

ÉCOLE DE TECHNOLOGIE SUPÉRIEURE
UNIVERSITÉ DU QUÉBEC

THÈSE PRÉSENTÉE À
L'ÉCOLE DE TECHNOLOGIE SUPÉRIEURE

COMME EXIGENCE PARTIELLE
À L'OBTENTION DU
DOCTORAT EN GÉNIE
Ph. D.

PAR
Youssef OUNEJJAR

CONVERTISSEUR ÉLECTRONIQUE DE PUISSANCE MULTINIVEAUX ET À FAIBLE
RÉPERCUSSION SUR LE RÉSEAU ÉLECTRIQUE

MONTREAL, LE 31 JANVIER 2011

© Tous droits réservés, Youssef Ounejjar, 2011

PRÉSENTATION DU JURY

CETTE THÈSE A ÉTÉ ÉVALUÉE

PAR UN JURY COMPOSÉ DE :

Kamal Al-Haddad, directeur de thèse
Département de génie électrique à l'École de technologie supérieure

Saad Maarouf, président du jury
Département de génie électrique à l'École de technologie supérieure

Ambrish Chandra, membre du jury
Département de génie électrique à l'École de technologie supérieure

Sheldon Williamson, examinateur externe
Department of Electrical & Computer Engineering, Concordia University

Ahmed Cheriti, examinateur externe
Université du Québec à Trois-Rivières

ELLE A FAIT L'OBJET D'UNE SOUTENANCE DEVANT JURY ET PUBLIC

LE 21 JANVIER 2011

À L'ÉCOLE DE TECHNOLOGIE SUPÉRIEURE

REMERCIEMENTS

Je tiens à exprimer mes remerciements les plus sincères à monsieur Kamal Al-Haddad, mon directeur de thèse, pour son soutien moral, scientifique, technique et financier sans lequel ce travail n'aurait pu aboutir. Ses encouragements et sa confiance me comblent et j'en suis très reconnaissant.

Ma gratitude et ma reconnaissance vont aussi à toute ma famille pour son aide et sa patience tout au long de ces années que j'ai passées au doctorat.

Je tiens aussi à exprimer mes remerciements au président et membres du jury pour avoir accepté juger ce travail.

CONVERTISSEUR ÉLECTRONIQUE DE PUISSANCE MULTINIVEAUX ET À FAIBLE RÉPERCUSSION SUR LE RÉSEAU ÉLECTRIQUE

Youssef OUNEJJAR

RÉSUMÉ

Une nouvelle topologie de conversion de l'énergie électrique à cellules en U empilées (PUC) est présentée dans cette dissertation. Cette topologie est très compétitive du fait qu'elle combine les multiples avantages des ses concurrentes. Elle est caractérisée par sa faible répercussion sur le réseau électrique, sa grande efficacité énergétique et par l'utilisation d'un nombre réduit de composants actifs et passifs. Se basant sur une modélisation moyenne des convertisseurs multiniveaux PUC, la technique de commande proposée permet d'avoir un courant de ligne presque parfaitement sinusoïdal avec une fréquence de modulation aussi basse que dix fois celle du réseau électrique. Les filtres peuvent être alors très réduits voir même évités ce qui résulte sur une grande efficacité énergétique et un faible coût d'installation.

Une étude comparative très détaillée est performée afin de mettre en valeur le gain en coût des convertisseurs PUC par rapport à ceux des topologies existantes, comme par exemple celle à capacités flottantes (FC), à point neutre callé par des diodes (NPC) et à celle à onduleurs en cascade (OC). Un autre avantage réside dans le fait que les convertisseurs PUC ont une taille physique réduite ce qui optimise l'espace de l'installation.

Une technique d'hystérésis à multibandes est aussi utilisée pour contrôler la topologie proposée comme il est décrit dans cette dissertation. En effet, des contrôleurs à hystérésis à six et à quatorze bandes sont conçus pour avoir un courant presque sinusoïdal, dans les deux modes onduleur et redresseur, et afin d'assurer un fonctionnement à facteur de puissance unitaire même variations brusques de la charge.

Un convertisseur issu d'une combinaison des topologies PUC et NPC est aussi présenté. La technique de commande proposée a été conçue pour assurer la régulation et l'équilibrage des tensions de sortie même sous variations de la charge et pour respecter un fonctionnement à facteur de puissance unitaire.

La topologie proposée a été vérifiée par simulations en utilisant l'environnement Matlab Simulink et l'outil Simpowersystems. La validation expérimentale a été performée par le biais de la plateforme dSpace DS1103 et de l'outil Matlab Real-Time Workshop (RTW).

Mots-clés : Convertisseurs multiniveaux, modélisation, efficacité énergétique, harmoniques, hystérésis

A MULTILEVEL POWER CONVERTER WITH REDUCED IMPACT ON SUPPLY NETWORK

Youssef OUNEJJAR

ABSTRACT

A new power conversion topology called PUC, as Packed U Cells, is presented in this dissertation. It is very competitive due to the combination of several advantages of concurrent topologies. It is characterized by a reduced impact on the utility supply, a good energetic efficiency and a small number of power switches and passive components. Based on an averaged modelling of the multilevel PUC converters, the proposed control technique allows a nearly sinusoidal line current with a modulating frequency as low as ten times the supply network one. Filters can then be smaller or even avoided which results on a high energetic efficiency and a reduced installation cost.

A detailed comparative study is performed to highlight the cost saving of the PUC topology against existent ones like Flying Capacitors (FC), Neutral Point Clamped (NPC) and classic and hybrid cascaded H-bridges (OC) topologies. Moreover, PUC converters have small physical size which reduces cumbersome of the installation.

An advanced multiband hysteresis technique is also used to control the proposed topology converters as it is detailed in the dissertation. In fact, a six and fourteen band hysteresis controller is presented to draw a nearly sinusoidal current, in both rectifier and inverter modes, and to insure a unity power factor operation even under load changes.

A multilevel converter resulting from the combination of the PUC and NPC topology is also presented. The control technique is designed to allow balanced and regulated output voltages even under sudden load variations and a unity power factor operation.

The proposed topology was verified by simulations using Matlab Simulink environnement and Simpowersystems toolbox. Experimental validation was performed using dSpace DS1103 kit and Matlab Real-Time Workshop (RTW) tool.

Keywords: Multilevel converters, modeling, energetic efficiency, harmonics, hysteresis

TABLE DES MATIÈRES

	Page
INTRODUCTION	2
CHAPITRE 1 HISTORIQUE DES CONVERTISSEURS STATIQUES NON-POLLUANTS ET REVUE BIBLIOGRAPHIQUE	3
1.1 Histoire des composants de l'électronique de puissance	3
1.2 Générations de convertisseurs statiques non-polluants	4
1.2.1 Première génération	4
1.2.1.1 Convertisseur proposé par Bird	5
1.2.1.2 Convertisseur proposé par Ametani	5
1.2.2 Deuxième génération	6
1.2.2.1 Convertisseur proposé par Dixon	7
1.2.2.2 Convertisseur proposé par Tou	8
1.2.2.3 Convertisseur proposé par Mohan	9
1.2.2.4 Convertisseur proposé par Kim	10
1.2.2.5 Convertisseur proposé par Salmon	10
1.2.2.6 Convertisseur proposé par Daniel	11
1.2.3 Troisième génération	12
1.2.3.1 Convertisseurs à point neutre callé par des diodes	13
1.2.3.2 Convertisseurs à capacités flottantes	15
1.2.3.3 Convertisseurs avec onduleurs monophasés en cascade	16
1.2.3.4 Convertisseur VIENNA	17
1.3 Conclusion	18
CHAPITRE 2 CONVERTISSEUR MULTINIVEAUX À POINT NEUTRE CALLÉ PAR DES DIODES	20
2.1 Modélisation du convertisseur NPC	20
2.2 Résultats de simulation	24
2.2.1 Convertisseur à quatre niveaux	24
2.2.2 Convertisseur à cinq niveaux	27
2.3 Limites et handicaps du convertisseur NPC	29
CHAPITRE 3 TOPOLOGIE MULTINIVEAUX NON-POLLUANTE À CELLULES EN U EMPILÉES	32
3.1 Présentation de la topologie de conversion multiniveaux à cellules en U	33
3.2 Convertisseur PUC à sept niveaux	37
3.2.1 Fonctionnement et modes opératoires	37
3.2.2 Modulation proposée	41
3.2.3 Mise en œuvre de l'onduleur PUC sans transformateurs à sept niveaux ...	43
3.2.3.1 Résultats de simulation	44
3.2.3.2 Validation expérimentale de l'onduleur PUC	47
3.3 Convertisseur PUC à quinze niveaux	51

3.3.1	Fonctionnement et modes opératoires	51
3.3.2	Résultats de simulation	52
3.4	Conclusion	56
CHAPITRE 4 ÉTUDE COMPARATIVE DE LA TOPOLOGIE PUC AVEC D'AUTRES TOPOLOGIES MULTINIVEAUX		57
4.1	Comparaison de la topologie PUC avec la topologie à point neutre callé par des diodes (NPC) et la topologie à capacités flottantes (FC).....	57
4.2	Comparaison de la topologie PUC avec la topologie à onduleurs en cascade	62
4.3	Comparaison avec des topologies proposées dans des brevets américains d'invention (US Patents).....	66
4.4	Conclusion	67
CHAPITRE 5 COMMANDE BASÉE SUR LA MODÉLISATION MOYENNE DES REDRESSEURS DE LA TOPOLOGIE PUC		68
5.1	Redresseur PUC à sept niveaux	68
5.1.1	Modélisation moyenne	68
5.1.2	Résultats de simulation	73
5.1.3	Validation expérimentale des résultats de simulation	77
5.2	Redresseur PUC à quinze niveaux.....	80
5.2.1	Modélisation moyenne	80
5.2.2	Résultats de simulation	84
5.3	Conclusion	88
CHAPITRE 6 COMMANDE DES CONVERTISSEURS DE LA TOPOLOGIE PUC BASÉE SUR LA TECHNIQUE D'HYSTÉRÉSIS MULTIBANDES		89
6.1	Convertisseur à sept niveaux	89
6.1.1	Fonctionnement en onduleur	89
6.1.2	Fonctionnement en redresseur	96
6.1.2.1	Présentation de la technique à hystérésis proposée	96
6.1.2.2	Résultats de simulation	99
6.2	Convertisseur à quinze niveaux	103
6.2.1	Fonctionnement en onduleur sans transformateurs	103
6.2.2	Fonctionnement en redresseur	109
6.3	Conclusion	115
CHAPITRE 7 NOUVEAU CONVERTISSEUR MULTINIVEAUX TRIPHASÉ BASÉ SUR LA COMBINAISON DES TOPOLOGIES PUC ET NPC		116
7.1	Opérations du convertisseur proposé.....	116
7.2	Modélisation et commande du convertisseur proposé.....	121
7.3	Résultats de simulation	126
7.4	Conclusion	132
CONCLUSIONS ET RECOMMANDATIONS.....		134
BIBLIOGRAPHIE		136

LISTE DES TABLEAUX

	Page
Tableau 3.1 Tensions des bus DC des différents convertisseurs de la topologie PUC.....	35
Tableau 3.2 Table de commutation.....	38
Tableau 3.3 Table de correspondance.....	43
Tableau 3.4 Paramètres de simulation	45
Tableau 3.5 Table de commutation de convertisseur quinze niveaux	52
Tableau 4.1 Gain en niveaux de tension en fonction du nombre de capacités	65
Tableau 4.2 Comparaison de la topologie PUC avec des topologies proposées dans des brevets américains	67
Tableau 6.1 Table de commutation de convertisseur	105
Tableau 7.1 Table de correspondance du convertisseur	117

LISTE DES FIGURES

	Page
Figure 1.1	Évolution des composants semi-conducteurs de puissance.4
Figure 1.2	Double pont triphasé proposé par Bird en 1969.5
Figure 1.3	Double pont triphasé proposé par Ametani en 1972.....6
Figure 1.4	Convertisseur monophasé à prélèvement sinusoïdal proposé par Dixon.....7
Figure 1.5	Convertisseur proposé par Tou.8
Figure 1.6	Double pont triphasé proposé par Mohan en 1993.9
Figure 1.7	Double pont triphasé proposé par Kim.10
Figure 1.8	Convertisseur proposé par Salmon.11
Figure 1.9	Convertisseur proposé par Daniel.12
Figure 1.10	Redresseur à point neutre callé par des diodes à trois niveaux.....14
Figure 1.11	Redresseur à points multiples callés par des diodes à quatre niveaux.....14
Figure 1.12	Redresseur à capacités flottantes à trois niveaux.....15
Figure 1.13	Redresseur à capacités flottantes à quatre niveaux.....16
Figure 1.14	Convertisseur avec onduleurs17
Figure 1.15	Bras du convertisseur vienna.18
Figure 1.16	Convertisseur vienna.....18
Figure 2.1	Modélisation d'un bras de convertisseur NPC à n niveaux.....21
Figure 2.2	Synoptique général de la technique proposée.23
Figure 2.3	Tensions aux bornes des capacités de sortie.24
Figure 2.4	Courants de lignes dans le plan $\alpha\beta$25
Figure 2.5	Courants de lignes avant et après la variation de la charge.25
Figure 2.6	La tension de la source et le courant de ligne correspondant.26

Figure 2.7	Contenu harmonique des courants de lignes avant (à gauche) et après (à droite) la variation de la charge.	26
Figure 2.8	Tensions aux bornes des capacités de sortie.	27
Figure 2.9	Courants de lignes avant et après la variation de la charge.	27
Figure 2.10	La tension de la source et le courant de ligne correspondant.	28
Figure 2.11	Contenu harmonique des courants de lignes avant (à gauche) et après (à droite) la variation de la charge.	28
Figure 2.12	Redresseur conventionnel à point	29
Figure 2.13	Redresseur conventionnel à cinq niveaux.....	30
Figure 2.14	Redresseur à point neutre callé par	31
Figure 3.1	Cellule en U.	34
Figure 3.2	Onduleur PUC sans transformateurs à sept niveaux.....	34
Figure 3.3	Redresseur PUC monophasé à sept niveaux.....	36
Figure 3.4	Onduleur PUC triphasé à sept niveaux.	36
Figure 3.5	Onduleur PUC sans transformateurs.....	37
Figure 3.6	Convertisseur PUC à.....	38
Figure 3.7	Tensions positives produites par le convertisseur PUC à sept niveaux.	39
Figure 3.8	Tensions négatives produites par le convertisseur PUC à sept niveaux. ...	40
Figure 3.9	Technique de modulation proposée.	41
Figure 3.10	MLI sinusoïdale à sept niveaux.	42
Figure 3.11	Forme d'onde du signal S.	42
Figure 3.12	Commande proposée pour l'onduleur PUC sans transformateurs.....	44
Figure 3.13	Formes d'onde obtenues par simulation.	45
Figure 3.14	Contenu harmonique de la tension de sortie.	46
Figure 3.15	Formes d'ondes lors de la variation de la charge.....	46

Figure 3.16	Diagramme de la réalisation expérimentale.....	48
Figure 3.17	Tenues en tensions des différents interrupteurs.....	49
Figure 3.18	Formes d'onde obtenues par expérimentation.....	49
Figure 3.19	Contenu harmonique de la tension de sortie.....	50
Figure 3.20	Formes d'onde expérimentales lors de la variation de la consigne de la tension.....	50
Figure 3.21	Formes d'onde expérimentales lors de la variation de la charge.....	51
Figure 3.22	Onduleur PUC sans.....	53
Figure 3.23	Tenue en tension des différents interrupteurs.....	54
Figure 3.24	Tension de sortie de l'onduleur proposé.....	54
Figure 3.25	Spectre harmonique de la tension de sortie.....	55
Figure 3.26	Allure du courant de charge.....	55
Figure 3.27	Spectre harmonique du courant de charge.....	56
Figure 4.1	Convertisseur FC à trois niveaux.....	58
Figure 4.2	Convertisseur FC à quatre niveaux.....	58
Figure 4.3	Convertisseur PUC à sept niveaux.....	59
Figure 4.4	Allure du gain en capacités.....	60
Figure 4.5	Allure du gain en interrupteurs.....	61
Figure 4.6	Évolution du gain g_1	61
Figure 4.7	Convertisseur OC à sept niveaux.....	63
Figure 4.8	Convertisseur OC hybride à sept niveaux.....	63
Figure 4.9	Convertisseur PUC à sept niveaux.....	64
Figure 4.10	Évolution du gain en capacités.....	65
Figure 4.11	Allure du gain en interrupteurs.....	66
Figure 5.1	Redresseur PUC à sept niveaux.....	69

Figure 5.2	Courant obtenu par modulation.	71
Figure 5.3	Technique de commande proposée.	73
Figure 5.4	Formes d'onde lors de la variation de la charge.	74
Figure 5.5	Évolution des tensions et du courant de ligne.....	75
Figure 5.6	Spectre harmonique du courant de ligne et allure des rapports cycliques.	76
Figure 5.7	Diagramme de la réalisation expérimentale.....	77
Figure 5.8	Formes d'onde expérimentale lors de la variation de la charge.....	78
Figure 5.9	Tensions et du courant obtenus par expérimentation.....	79
Figure 5.10	Spectre harmonique du courant de ligne.....	79
Figure 5.11	Redresseur PUC à quinze niveaux.....	81
Figure 5.12	Technique de commande proposée.	84
Figure 5.13	Tensions de sortie du redresseur.	85
Figure 5.14	Agrandissement sur les tensions des bus DC.....	85
Figure 5.15	Tension du réseau et courant de ligne avant et après variation.....	86
Figure 5.16	Contenu harmonique du courant de ligne	87
Figure 5.17	Somme des rapports cycliques.....	87
Figure 6.1	Technique à hystérésis à six bandes.....	90
Figure 6.2	Diagramme des états fonctionnels.	91
Figure 6.3	Système et technique proposée.	92
Figure 6.4	Évolution de la vitesse de rotation.	92
Figure 6.5	Vitesse de rotation lors de la variation de la charge.	93
Figure 6.6	Courants statoriques avant et après la variation.....	94
Figure 6.7	Courants statoriques dans la plan $\alpha\beta$	95
Figure 6.8	Tension statorique composée.....	95

Figure 6.9	Évolution du couple électromagnétique.....	96
Figure 6.10	Redresseur PUC à sept niveaux.	97
Figure 6.11	Technique à hystérésis à six bandes proposée.	98
Figure 6.12	Tensions de sortie.	99
Figure 6.13	Agrandissement sur le transitoire des tensions des.....	100
Figure 6.14	Courant de ligne avant et après la variation de la charge.	101
Figure 6.15	Spectre harmonique du courant avant la variation de la charge.	101
Figure 6.16	Spectre harmonique du courant après.....	102
Figure 6.17	Tension à l'entrée du redresseur.	102
Figure 6.18	Allure de la tension du réseau et du courant.....	103
Figure 6.19	Onduleur sans transformateur.....	104
Figure 6.20	Technique à hystérésis à quinze niveaux.	106
Figure 6.21	Diagramme des états fonctionnels.	107
Figure 6.22	Tensions des bus DC principal et auxiliaires.....	107
Figure 6.23	Tension de sortie.	108
Figure 6.24	Spectre harmonique de la tension de sortie.....	108
Figure 6.25	Courant de charge.	109
Figure 6.26	Redresseur PUC à quinze niveaux.....	110
Figure 6.27	Technique à hystérésis à quinze bandes proposée.	112
Figure 6.28	Tensions de sortie.	112
Figure 6.29	Tension à l'entrée du redresseur.	113
Figure 6.30	Spectre harmonique de la tension à l'entrée.....	113
Figure 6.31	Tension de source et courant de ligne.....	114
Figure 6.32	Courant de ligne.....	114

Figure 6.33	Spectre harmonique du courant de ligne.....	115
Figure 7.1	Mise en série du convertisseur PUC et NPC.	118
Figure 7.2	Convertisseur proposé.....	118
Figure 7.3	Tensions positives produites par le convertisseur proposé.	119
Figure 7.4	Tensions négatives produites par le convertisseur proposé.	120
Figure 7.5	Modulation sinusoïdale à sept niveaux.	121
Figure 7.6	Technique de modulation proposée.	121
Figure 7.7	Système triphasé proposé.....	123
Figure 7.8	Technique de commande proposée.	126
Figure 7.9	Tensions des bus DC et auxiliaires (essaie de déséquilibre).....	127
Figure 7.10	Tensions des bus DC et auxiliaires (essaie	128
Figure 7.11	Courants de lignes avant et après le déséquilibre	129
Figure 7.12	Courants de lignes dans le plan $\alpha\beta$	130
Figure 7.13	Composante active et réactive des courants de lignes.	130
Figure 7.14	Tension de phase et courant de ligne correspondant.	131
Figure 7.15	Tension composée à l'entrée du redresseur.	131
Figure 7.16	Tension simple à l'entrée du redresseur.....	132
Figure 7.17	Spectre harmonique du courant de ligne.....	132

LISTE DES ABRÉVIATIONS, SIGLES ET ACRONYMES

IGBT	Insulated gate bipolar transistor
GTO	Gate turn off
IEGT	Injection enhanced gate transistor
IGCT	Insulated gate commutated thyristor
SGCT	Symmetrical gate commutated thyristor
SCR	Silicon controlled rectifier
THD	Total harmonic distortion
PUC	Packed U cells
NPC	Neutral point clamped
OC	Onduleurs en cascade
FC	Flying capacitors
IEEE	Institute of electrical and electronics engineers
IEC	International electrotechnical commission
PWM	Pulse width modulation

INTRODUCTION

Jadis, les convertisseurs statiques causaient une grande pollution et influaient ainsi sur leur environnement, à savoir les réseaux de distribution de l'énergie électrique et les machines. Leur pollution réside essentiellement en l'induction d'harmoniques et la détérioration du facteur de puissance. Dès lors, les chercheurs ont porté une grande attention à ces inconvénients, surtout que des normes de restrictions des harmoniques, induites par les convertisseurs statiques, ont été imposées. Citons, entre autre, les normes EN61000-3-2 et IEC 1000-3-2 recommandées par IEEE (2004) et IEC (2005) respectivement. Les recherches se sont concentrées sur la dépollution de l'environnement des convertisseurs en développant des filtres passifs et actifs. Naguère, les chercheurs se sont penchés plutôt sur une autre technologie consistant à développer des convertisseurs qui génèrent des pollutions aux normes évitant ainsi d'investir davantage dans des filtres de dépollution, ce qui réduit énormément le coût des installations et augmente l'efficacité de la conversion de l'énergie électrique. Ainsi, on a vu apparaître des convertisseurs non-polluants, notamment, les topologies multiniveaux usuelles telles que celle à point neutre callé par des diodes (NPC), celle à capacités flottantes (FC) ou bien celle à onduleurs en cascade (OC). Ces convertisseurs permettent aussi d'atteindre avec efficacité des puissances assez élevées en utilisant des composants semi-conducteurs de moyenne puissance. Toutefois, l'utilisation des deux premières topologies s'avère trop contraignante une fois le nombre de niveaux dépasse trois, résultant sur un encombrement énorme à cause du nombre des composants en jeux et enfle énormément le prix des convertisseurs. D'autant plus, ce problème devient très consistant avec l'augmentation du nombre des éléments passifs comme les capacités pour la deuxième topologie. Après un aperçu sur l'historique de la conversion statique de l'énergie électrique, nous allons mettre en retrait les handicapes et limites des topologies existantes. Ensuite, nous allons présenter la topologie très prometteuse à cellules en U empilées (PUC) qui a fait l'objet d'un brevet d'invention américain. Cette topologie est caractérisée par ses convertisseurs assez optimisés permettant une grande efficacité énergétique. Des convertisseurs issus de la combinaison de la topologie PUC avec d'autres topologies feront l'objet du dernier chapitre.

CHAPITRE 1

HISTORIQUE DES CONVERTISSEURS STATIQUES NON-POLLUANTS ET REVUE BIBLIOGRAPHIQUE

Les convertisseurs statiques ont longtemps étaient considérés comme des sources de pollutions. Dès lors, ils étaient accompagnés d'une utilisation excessive des dispositifs de dépollution comprenant des filtres actifs, passifs ou hybrides. Ceci a un sérieux impact sur le coût des installations et handicape l'efficacité de la conversion de l'énergie électrique.

Avec l'avènement des nouveaux composants semi-conducteurs, le concept de la conversion statique non-polluante a vu le jour. L'idée était de réaliser des convertisseurs statiques qui assurent les fonctionnalités des anciens convertisseurs sans pour autant générer des émissions polluantes. Un redresseur non-polluant générera une tension de sortie continue avec un courant de ligne sinusoïdal et une tension réfléchi à son entrée de très faible taux de distorsion harmoniques (THD).

Avant de passer en revue l'historique de la conversion de l'énergie électrique, il est très utile de voir l'évolution des composants semi-conducteurs de l'électronique de puissance.

1.1 Histoire des composants de l'électronique de puissance

Les éléments semi-conducteurs utilisés dans la conversion électrique de puissance peuvent être classifiés dans deux grandes technologies, la technologie des transistors ou bien la technologie des éléments à commutation par tension (voltage switched technology) et la technologie des thyristors ou bien la technologie des éléments à commutation par courant (current switched technology).

La figure 1.1 montre le chronogramme de l'évolution des composants de puissance. Ainsi, on a vu apparaître la diode puis le thyristor classique aux alentours de l'année 1960. La technologie des transistors allait voir le jour vers la moitié des années 70. Avec l'avènement de la microélectronique, ces éléments ont été améliorés et on a vu naître ainsi le GTO et

l'IGBT basse tension. Dès lors les recherches ont été très pointues et on a vu naître l'IGCT et SGCT de la famille des thyristors et l'IGBT moyenne tension et l'IEGT de la famille des transistors.

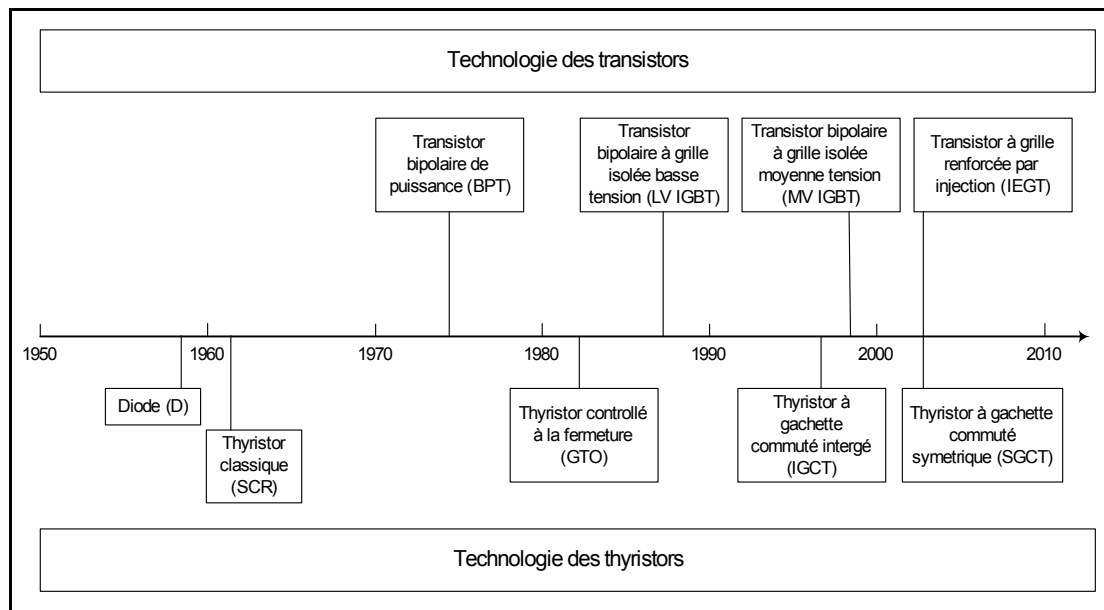


Figure 1.1 Évolution des composants semi-conducteurs de puissance.

Avant de mettre l'accent sur les convertisseurs multi-niveaux, nous passeront en revue l'histoire des convertisseurs non-polluants. Ces derniers peuvent être répertoriés en trois générations.

1.2 Générations de convertisseurs statiques non-polluants

1.2.1 Première génération

Étendue de 1969 à 1985, les redresseurs de cette génération utilise une source additionnelle qui permet d'injecter un courant de forme et de fréquence spécifique afin d'améliorer le contenu harmoniques des courants de ligne.

1.2.1.1 Convertisseur proposé par Bird

Afin d'améliorer le contenu harmonique des courants de lignes, Bird et Marsh (1969) ont présenté une topologie en 1969 (figure 1.2) utilisant une source externe qui injecte un courant de troisième harmonique qui vient s'ajouter au courant de charge. Les courants de lignes n'auront plus la forme rectangulaire, ainsi, le contenu harmonique devient plus réduit.

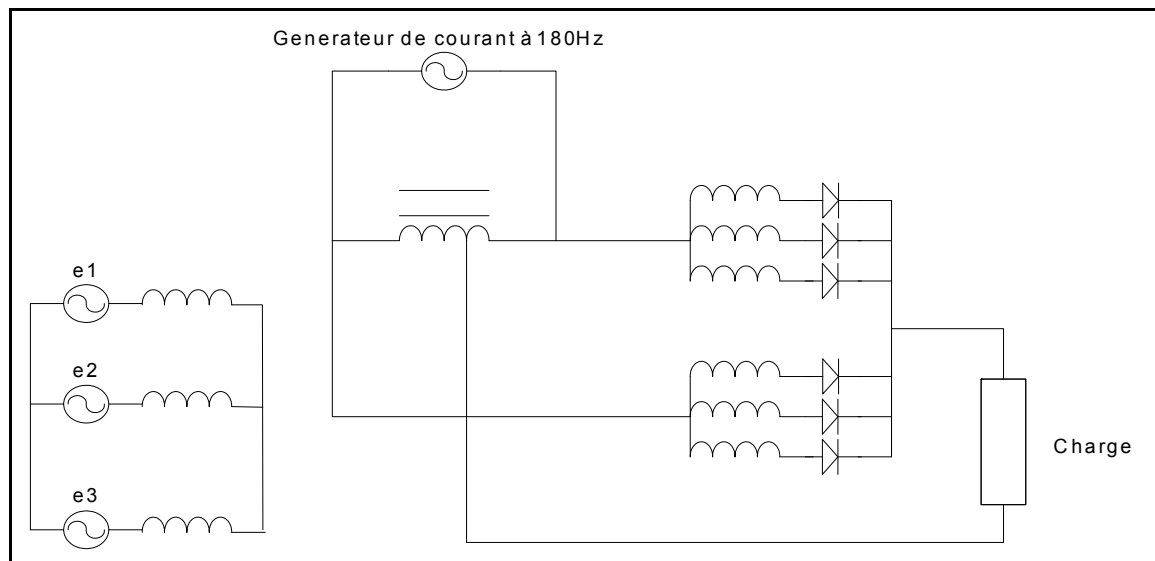


Figure 1.2 Double pont triphasé proposé par Bird en 1969.

1.2.1.2 Convertisseur proposé par Ametani

Un concept semblable à celui de Bird a été repris dans les travaux d'Ametani (1972). Ce principe consiste à injecter un courant de troisième harmonique au secondaire du transformateur triphasé, de sorte que le courant de ligne au côté primaire soit quasi-sinusoïdale (figure 1.3). En effet, si nous considérons l'alternance positive et l'intervalle $\frac{\pi}{6} < \omega t < \frac{5\pi}{6}$, la phase 1 est active. Nous avons alors

$$i_{pl} = i_{dc} + i_h \quad (1.1)$$

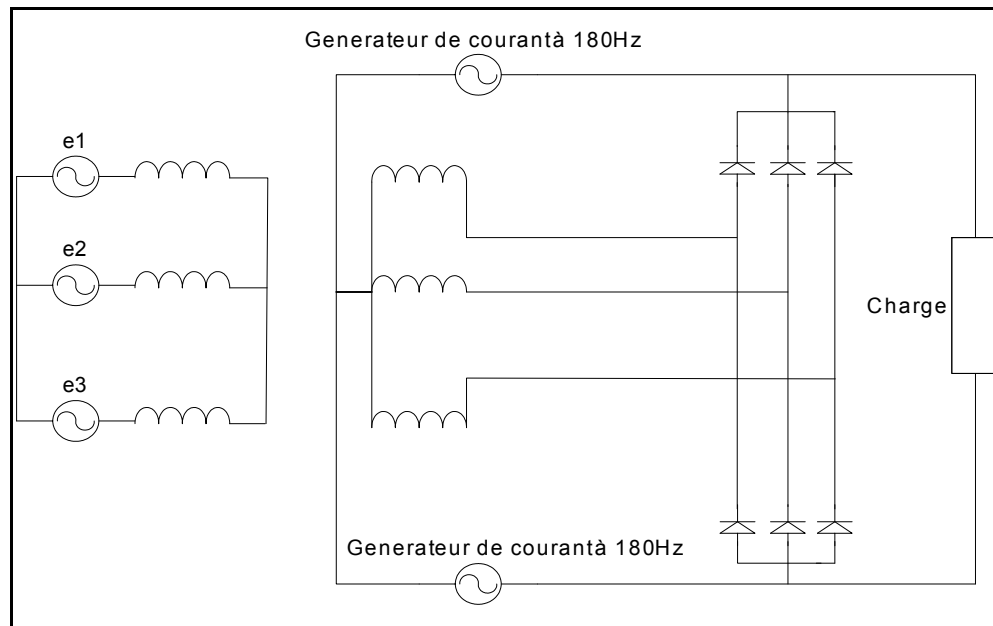


Figure 1.3 Double pont triphasé proposé par Ametani en 1972.

Durant les intervalles $0 < \omega t < \frac{\pi}{6}$ et $\frac{5\pi}{6} < \omega t < \pi$, la phase 1 est inactive, nous avons alors :

$$i_{p2} = i_{dc} + i_h \text{ et } i_{p3} = -i_{dc} + i_h \quad (1.2)$$

Ce qui implique :

$$i_{p1} = -2i_h \quad (1.3)$$

Par conséquent, la forme totale des courants de lignes est quasi-sinusoïdale.

Les convertisseurs de cette génération présente l'inconvénient d'utiliser une source externe.

Pour parer à ce problème, une deuxième génération a vu le jour.

1.2.2 Deuxième génération

La montée en fréquence des composants semi-conducteurs a permis d'utiliser des techniques de commandes par modulation plus performantes, au lieu d'utiliser une source additionnelle. Plusieurs travaux de recherches ont mené dans ce but. Plusieurs topologies de redresseurs ont

été proposées avec de techniques de commande qui permettent d'avoir un courant sinusoïdale avec un très faible taux d'harmoniques.

1.2.2.1 Convertisseur proposé par Dixon

Caractérisé par l'utilisation d'un pont de diodes et d'un hacheur survolteur, le convertisseur proposé par Dixon (1988) permet d'imposer l'allure du courant de ligne. En effet, si l'interrupteur S (figure 1.4) est conducteur, le courant dans l'inductance L ne peut qu'augmenter vue que la tension V_{sl} est toujours positive. L'équation du courant i_L s'écrit :

$$\frac{di}{dt} = \frac{V_{sl}}{L} > 0 \quad (1.4)$$

Par contre, lorsque l'interrupteur S est bloqué, le courant s'écrit :

$$\frac{di}{dt} = \frac{V_{sl} - V_{dc}}{L} < 0 \quad (1.5)$$

Ceci à condition que la tension V_{dc} soit supérieure à la tension crête de V_{sl} . Par conséquence, on peut à tout instant imposer une certaine évolution au courant en jouant sur le temps de conduction et du blocage de l'interrupteur S.

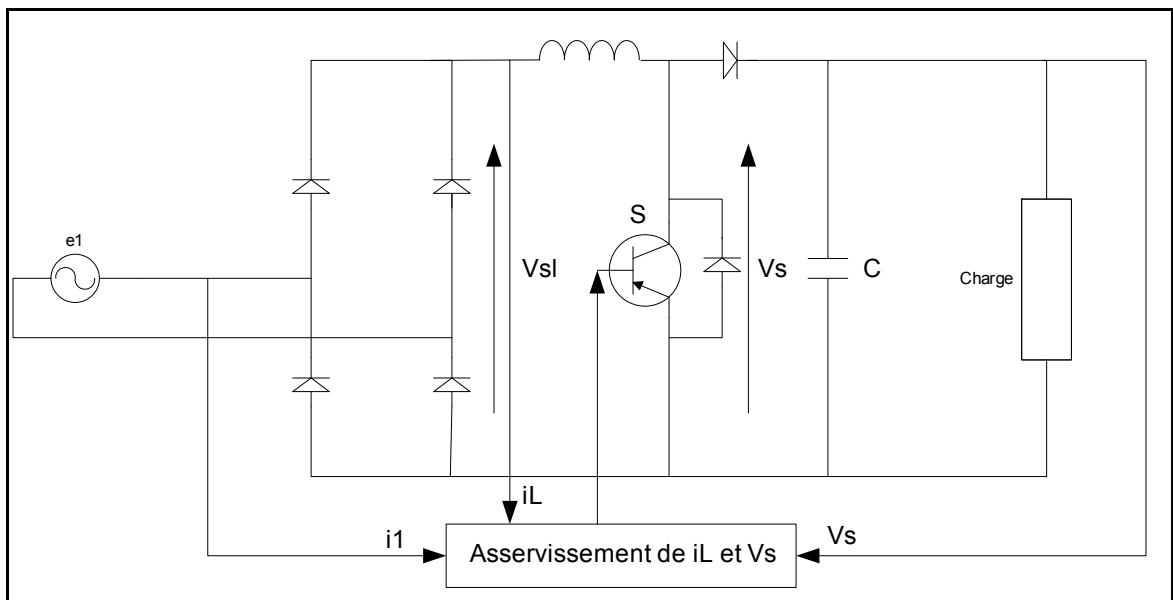


Figure 1.4 Convertisseur monophasé à prélèvement sinusoïdal proposé par Dixon.

1.2.2.2 Convertisseur proposé par Tou

Le convertisseur proposé par Tou, *et al.* (1995) est constitué comme le montre la figure 1-5 de :

- Redresseur triphasé à diodes.
- Un module actif de correction du facteur de puissance basé sur l'utilisation d'un hacheur survolteur dont l'interrupteur S est commandé à fréquence variable et fonctionne en mode discontinu.
- Un filtre passif d'entrée constitué de condensateurs connectés à chaque phase.

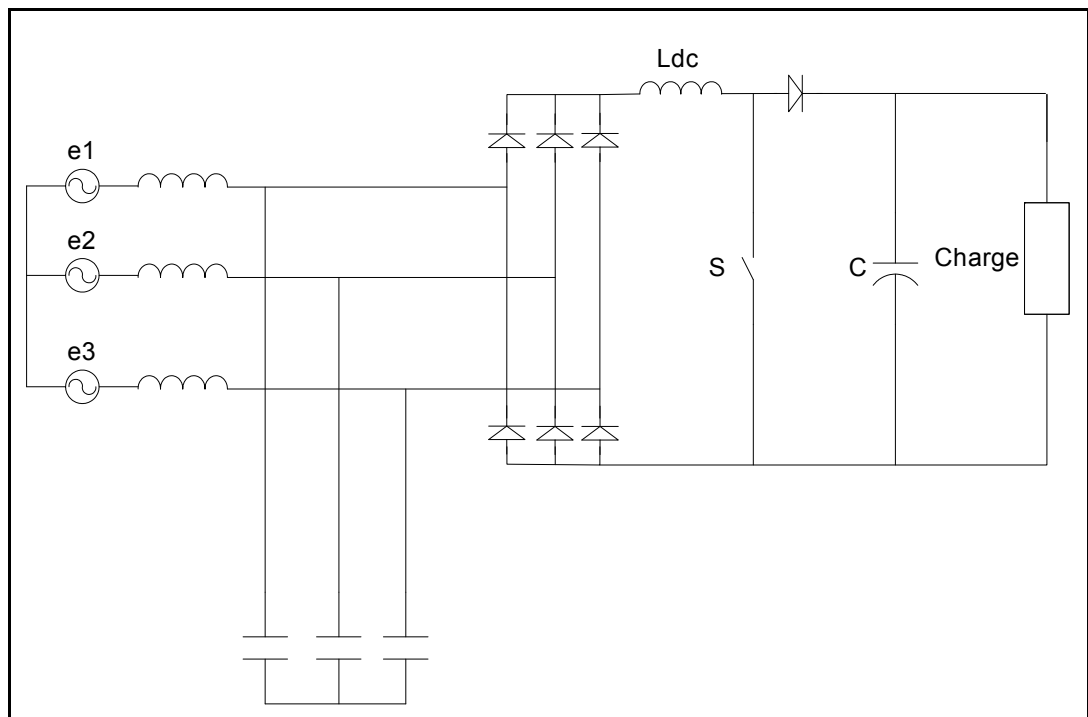


Figure 1.5 Convertisseur proposé par Tou.

Le fonctionnement du module actif consiste à transférer l'énergie des condensateurs d'entrée à l'inductance élévatrice L_{dc} . Ceci se produit lors de la fermeture de l'interrupteur S, et par conséquent, les condensateurs se déchargent en entrant en résonance avec L_{dc} . Dès le passage par zéro des tensions aux bornes des condensateurs, toutes les diodes du pont se mettent à

1.2.2.4 Convertisseur proposé par Kim

Utilisant le même principe des convertisseurs de la première génération, la topologie proposée par Kim, *et al.* (1994) est basée sur l'utilisation d'un transformateur connecté en Dy. Le courant prélevé de la sortie, qui est de troisième génération, vient s'injecter aux courants de lignes à travers le transformateur (figure 1.7). Quoique cette topologie ne nécessite pas l'utilisation d'une source externe, elle présente l'inconvénient d'utiliser un transformateur additionnel.

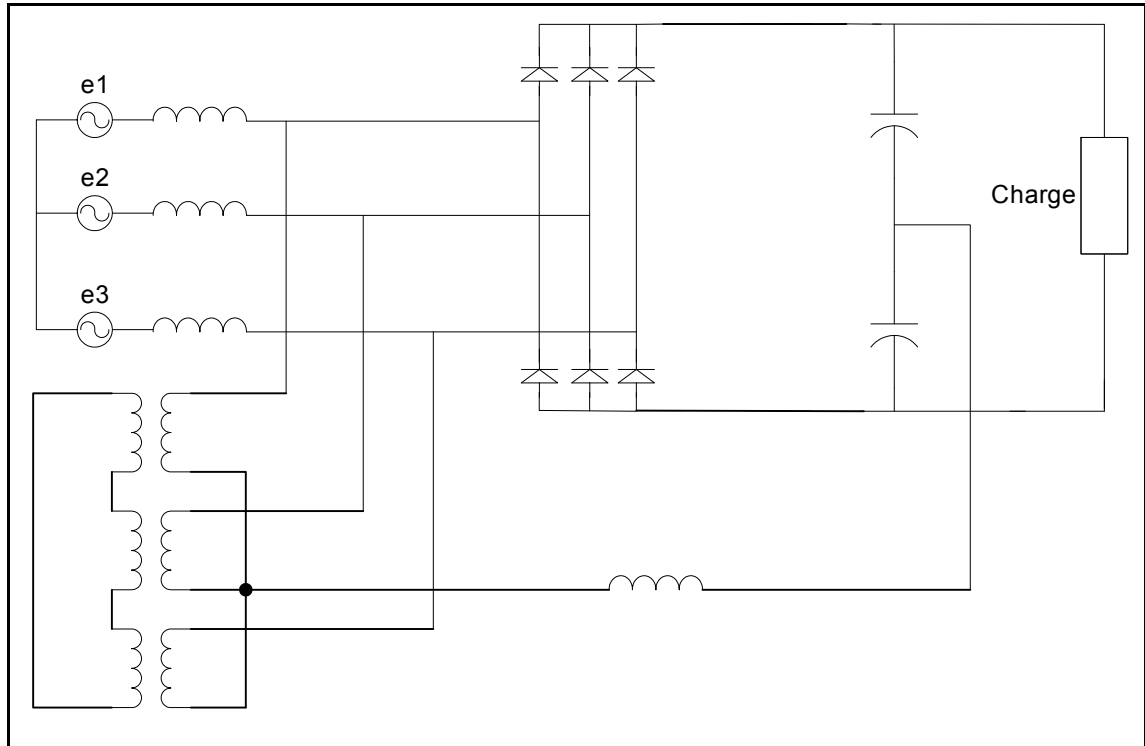


Figure 1.7 Double pont triphasé proposé par Kim.

1.2.2.5 Convertisseur proposé par Salmon

Inspiré de la topologie présentée par Mohan, Salmon (1995) propose un convertisseur caractérisé par l'utilisation d'éléments de commutation bidirectionnels (figure 1.8). Leur rôle majeur est d'éviter les discontinuités des courants de lignes. L'interrupteur S_a conduit

pendant 60 degrés : 30° avant le passage de la tension e_1 par zéro, et 30° après. Parmi les avantages de cette topologie, citons que les courants de lignes présentent un contenu harmonique faible. Tandis que l'inconvénient majeur est l'utilisation d'un nombre élevé d'éléments de commutation. Et c'est pour parer à ce problème que Daniel, *et al.* (1997) a proposé une nouvelle topologie.

1.2.2.6 Convertisseur proposé par Daniel

Ce convertisseur est basé sur l'utilisation d'un pont triphasé non commandé et de trois interrupteurs commandés reliés entre le point neutre capacitif de la sortie et les trois lignes de source (figure 1.9). Ceci permet d'éviter la discontinuité des courants de lignes et d'avoir, ainsi un bon taux de distorsion d'harmoniques. Cependant, et vue chaque interrupteur conduit pendant seulement 60° , la tension du bus DC est affectée.

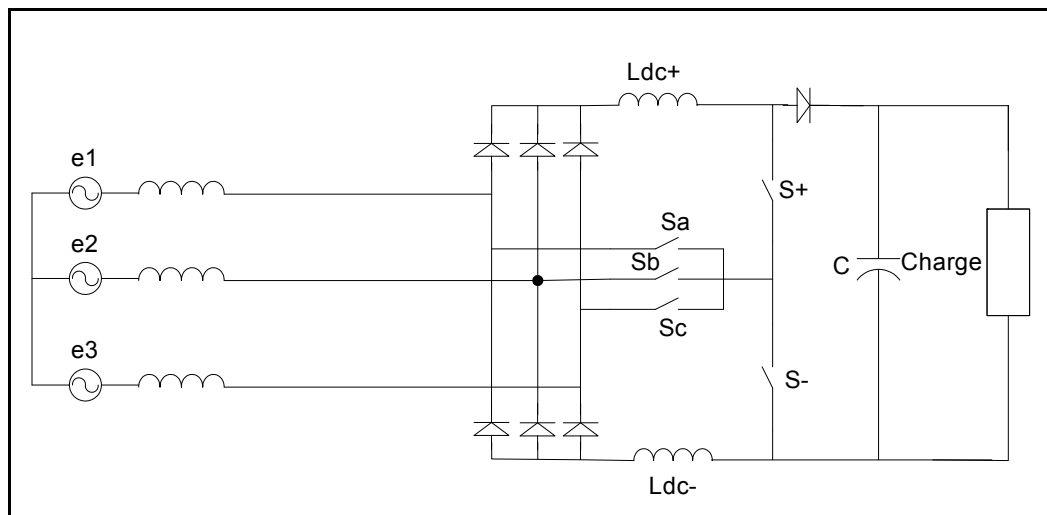


Figure 1.8 Convertisseur proposé par Salmon.

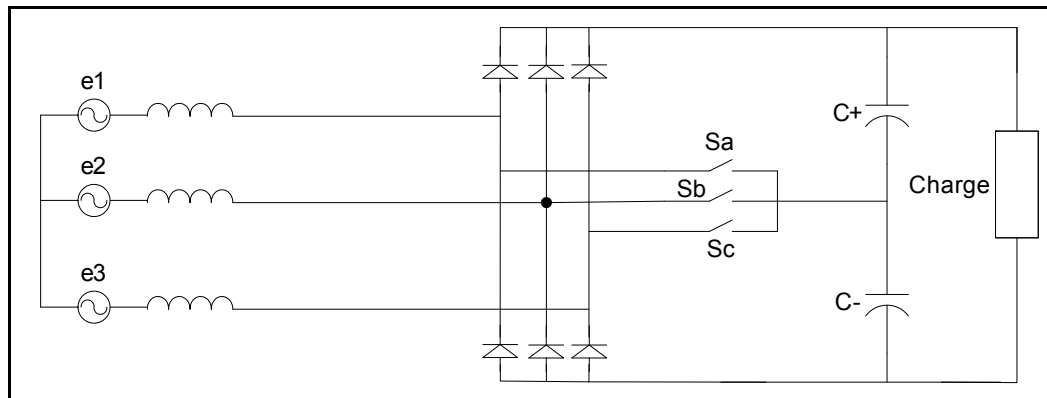


Figure 1.9 Convertisseur proposé par Daniel.

1.2.3 Troisième génération

Les redresseurs, à deux niveaux, de la deuxième génération présentent des limites vue que les composants semi-conducteurs ne peuvent commuter de hautes valeurs de puissances à une fréquence de modulation raisonnable. Les topologies multi-niveaux viennent résoudre ce problème en diminuant les contraintes sur les composants de puissances. En plus, les topologies multi-niveaux produisent une tension d'entrée avec plusieurs paliers pour imposer un courant très proche de la sinusoïde, et par conséquent un très bons taux de distorsion d'harmonique. Cependant, les redresseurs multi-niveaux présentent des inconvénients du point de vue encombrement, du fait du nombre élevé des composants de puissance, et du point de vue du déséquilibre des tensions aux bornes des capacités de sortie. La génération des convertisseurs multi-niveaux a été introduite pour la première fois en 1981 par Nabae, *et al.* (1981). Il a présenté le convertisseur à point neutre callé par des diodes. Dès lors, les chercheurs ont compris que la nouvelle topologie présentait plusieurs avantages et on a vu ainsi apparaître de nouvelles topologies multi-niveaux. Comme mentionné par plusieurs auteurs et notamment par Celanovic (September 2000), les recherches portent une attention particulière pour trois classes de convertisseurs: le convertisseur à point neutre callé par des diodes, le convertisseur à capacités flottantes et le convertisseur avec onduleur monophasé en cascade.

1.2.3.1 Convertisseurs à point neutre callé par des diodes

C'est la topologie multi-niveaux la plus étudiée et utilisée Konduru (2002). Les figures 1.10 et 1.11 montrent un convertisseur à point neutre callé par des diodes à trois et à quatre niveaux. En général, pour un convertisseur à point neutre callé par des diodes à N niveaux, la tension aux bornes de chaque capacité en régime permanent est $\frac{V_{dc}}{N-1}$, où V_{dc} est la tension du bus DC. De ce fait, chaque interrupteur de puissance ne doit supporter que $\frac{V_{dc}}{N-1}$. La première description de cette topologie se limitait au cas trois niveaux Nabae, *et al.* (1981) dans laquelle on utilise deux capacités entre les bornes de la tension du bus DC, créant ainsi un point neutre entre les deux capacités. D'où l'appellation « point neutre callé ». Cependant, pour les niveaux de tensions paires, le point neutre n'est plus accessible. On utilise alors le terme « points multiples callés ». En général, pour un convertisseur à point neutre callé par des diodes à N niveaux, on doit avoir sur chaque bras $2(N-1)$ interrupteurs de puissance et $2(N-2)$ diodes de calage, et à la sortie (N-1) capacités. Lorsque N devient grand, le nombre des interrupteurs, des diodes et des capacités devient aussi important pour rendre l'implémentation du convertisseur impraticable. Pour le nombre de niveaux supérieur ou égal à 4, les diodes de calage ne bloquent plus la même tension, ce qui crée un déséquilibre, par exemple, pour le convertisseur à 4 niveaux, les diodes D1 et D4 (figure 1.11) vont bloquer $\frac{V_{dc}}{3}$, alors que D2 et D3 doivent bloquer $\frac{2V_{dc}}{3}$. Par conséquent la tenue en tension des diodes s'élève à $\frac{(N-1)V_{dc}}{N}$.

De plus, sachant que le courant de charge doit passer à travers ces diodes et que ces dernières doivent être très rapides, ceci devient un sérieux déficit lors de la réalisation du point de vue temps de recouvrement inverse Konduru (2002).

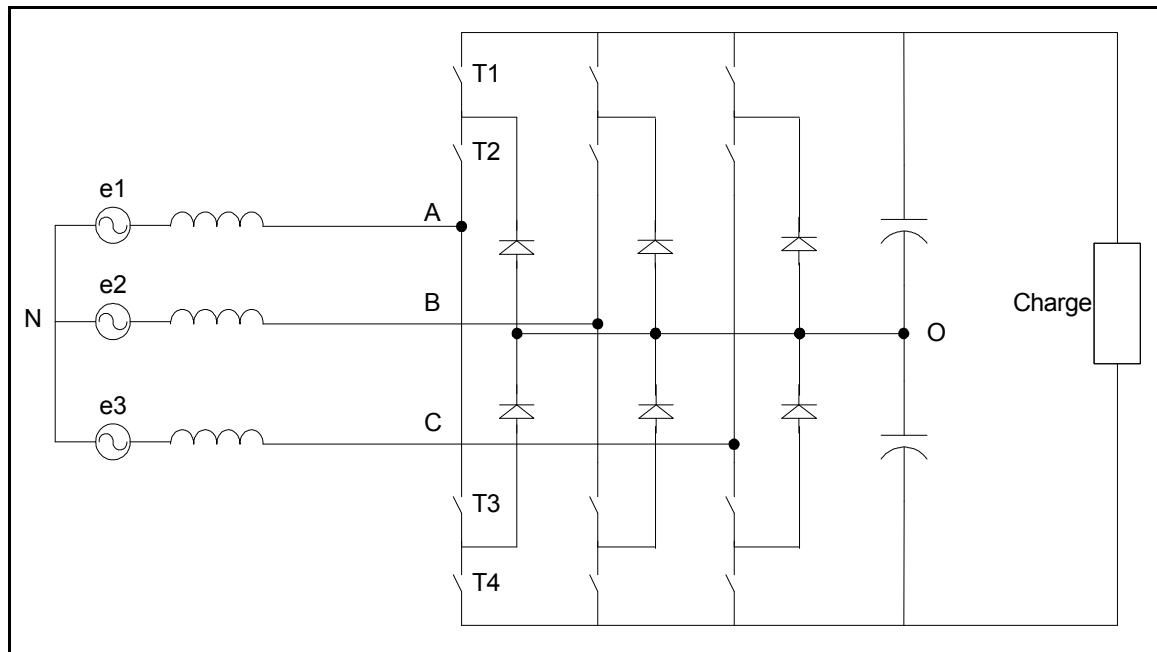


Figure 1.10 Redresseur à point neutre callé par des diodes à trois niveaux.

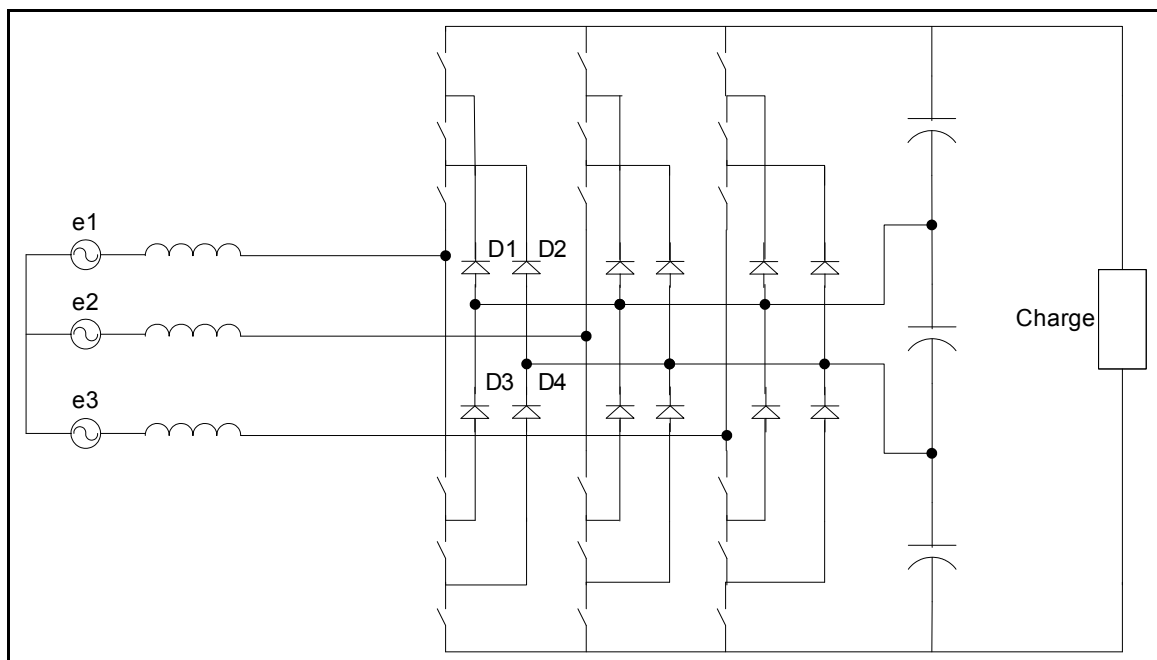


Figure 1.11 Redresseur à points multiples callés par des diodes à quatre niveaux.

1.2.3.2 Convertisseurs à capacités flottantes

Le convertisseur à capacités flottantes a été introduit pour la première fois en 1992 par Meynard et Foch (1992). Il présente une bonne alternative pour le convertisseur à point neutre callé par des diodes. Les figures 1.12 et 1.13 montrent un convertisseur à capacités flottantes à trois et à quatre niveaux.

En général, pour un convertisseur à capacités flottantes à N niveaux, on doit avoir sur chaque bras $2(N-1)$ interrupteurs de puissance et $(N-2)$ capacités. Cette topologie permet d'éliminer quelques inconvénients de la topologie à point neutre callé par des diodes, comme le problème du temps de recouvrement inverse et du déséquilibre de la tenue en tension des diodes.

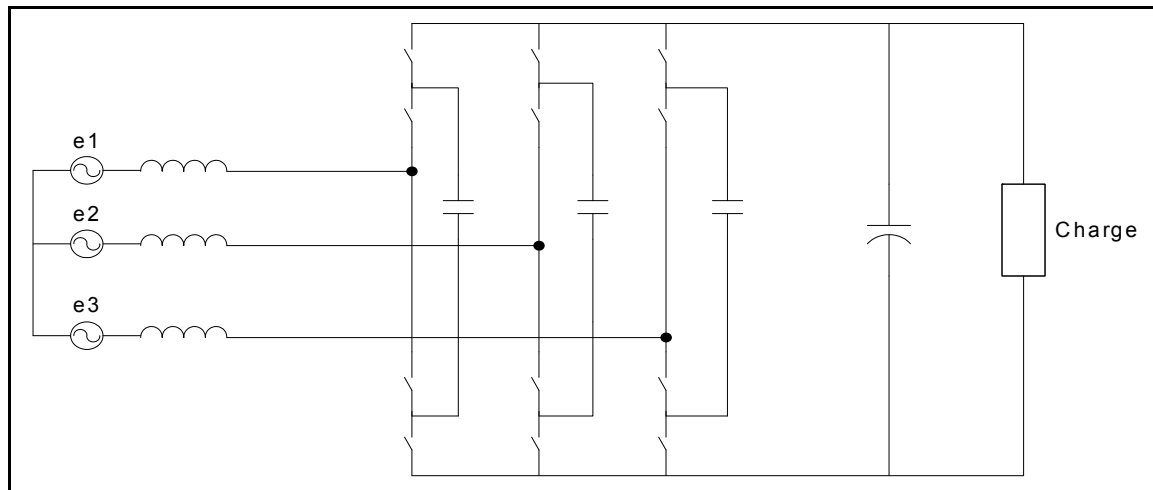


Figure 1.12 Redresseur à capacités flottantes à trois niveaux.

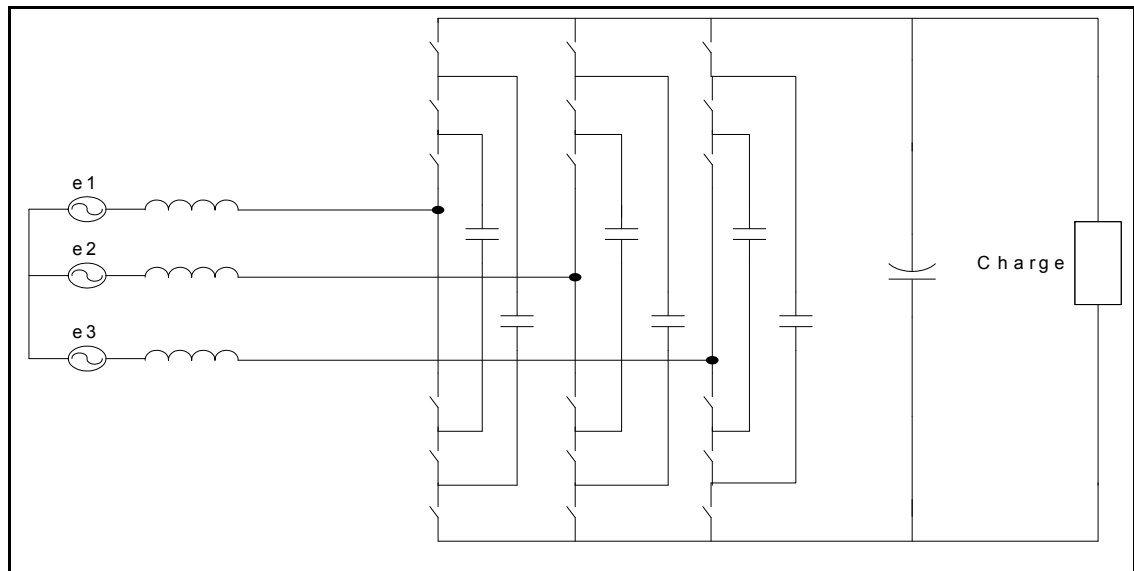


Figure 1.13 Redresseur à capacités flottantes à quatre niveaux.

1.2.3.3 Convertisseurs avec onduleurs monophasés en cascade

Le principe de la topologie à onduleurs monophasés en cascade est basé sur la mise en cascade de plusieurs onduleurs monophasés générant chacun trois niveaux de tension Manjrekar, *et al.* (2000). Si k est le nombre d'onduleurs utilisés par phase, le convertisseur est alors à $2k+1$ niveaux. La figure 1.14 montre un convertisseur avec trois onduleurs monophasés en cascade, dans ce cas $k=3$ donc le convertisseur est à sept niveaux.

On remarque que pour le même nombre d'interrupteurs et sans diodes de calage ni capacités, la topologie avec onduleurs en cascade permet d'atteindre un nombre de niveaux de tensions plus élevé. En effet, si on obtient avec les deux premières topologies m niveaux, la présente topologie permet d'atteindre $(2m-1)$ niveaux soit $(m-1)$ niveaux supplémentaires avec moins de composants. Ceci permet d'avoir un taux d'harmonique très faible avec moins d'encombrement lors du packaging.

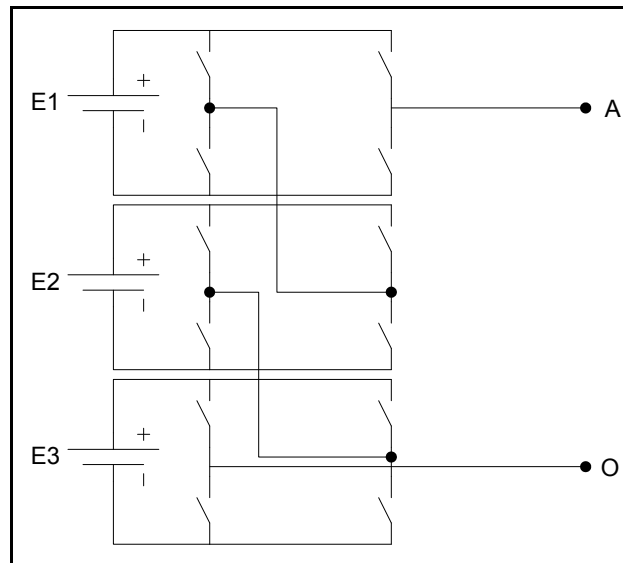


Figure 1.14 Convertisseur avec onduleurs monophasés en cascade à sept niveaux.

1.2.3.4 Convertisseur VIENNA

Chaque bras du convertisseur VIENNA comme présenté par Youssef, *et al.* (2008), Kolar et Zach (1997), Rodriguez, *et al.* (2002), Ide, *et al.* (2000) et Qiao et Smedley (2000) est composé de deux diodes et d'un interrupteur bidirectionnel en courant (figure 1.15). Si T1 conduit et i_1 est positif, alors le courant i_2 est égal à i_1 vue que D1, T1 et D4 sont conducteurs. Par contre, si i_1 est négatif, alors D3, T1 et D2 sont conducteurs et donc i_2 est égal à $-i_1$. Ceci dans le cas où l'interrupteur T1 est conducteur. Cependant, si T1 est bloqué, alors i_2 est nul. Si i_1 est positif, alors D1 et D5 sont conductrices et donc i_3 est égal à i_1 . Par contre si i_1 est négatif, alors D3 et D6 sont conductrices et donc i_4 est égal à i_1 .

La figure 1.16 représente un convertisseur VIENNA triphasé. Ce convertisseur permet d'atteindre de bons taux de distorsion d'harmoniques, cependant, il présente l'inconvénient d'utiliser un nombre élevé d'interrupteurs.

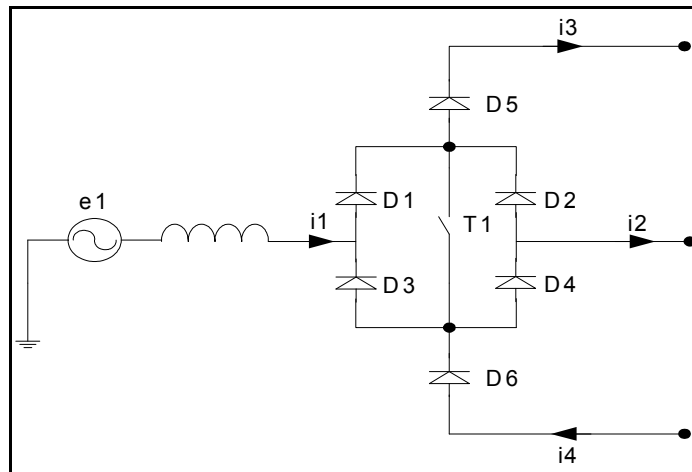


Figure 1.15 Bras du convertisseur vienna.

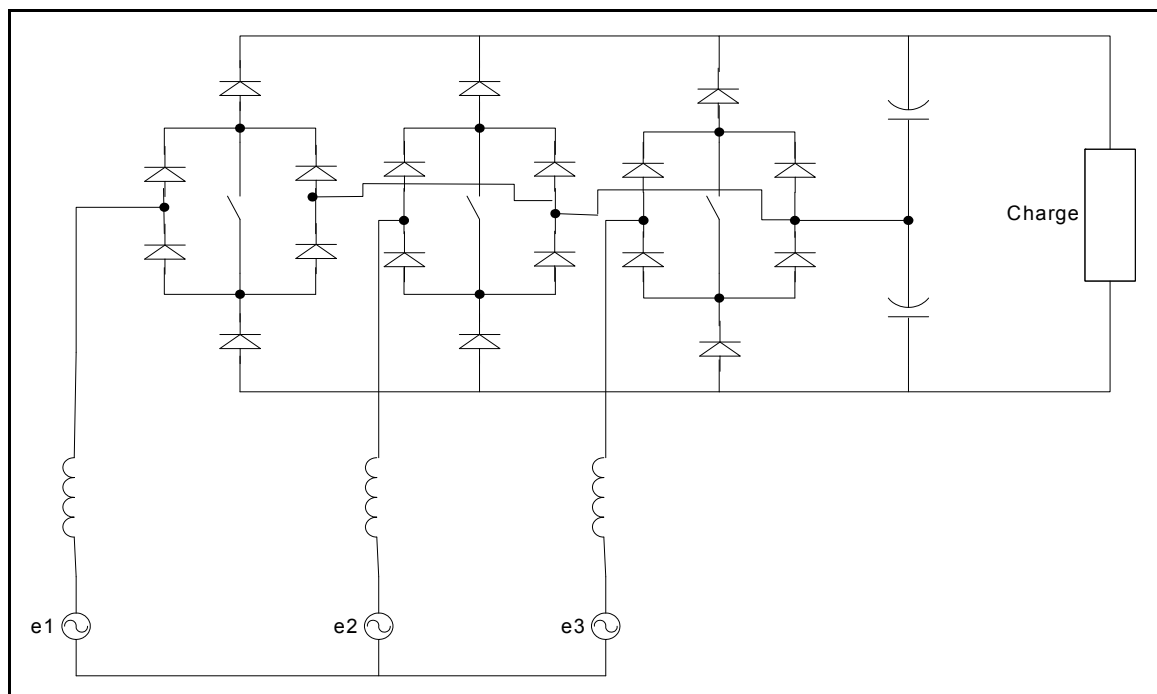


Figure 1.16 Convertisseur vienna.

1.3 Conclusion

Les convertisseurs non-polluants présentent une grande efficacité énergétique comparativement aux convertisseurs usuels. Ils permettent d'atteindre de grandes puissances tout en diminuant le stress sur les composants semi-conducteurs. Toutefois ils souffrent,

essentiellement le convertisseur à point neutre callé par des diodes d'un grand inconvénient dès que le nombre de niveaux dépasse trois. Cet handicap réside dans la difficulté de l'équilibrage des tensions de sortie. Le chapitre suivant mettra l'accent sur ce problème et proposera une solution pour une variation limitée de la charge.

CHAPITRE 2

CONVERTISSEUR MULTINIVEAUX À POINT NEUTRE CALLÉ PAR DES DIODES

Dans ce chapitre nous allons mettre l'accent sur le convertisseur à point neutre callé par des diodes (NPC). Ses applications sont très variées. Elles couvrent les domaines du filtrage active comme proposé par Vodyakho et Mi (2009), Srikanthan et Mishra (2010) et Silva, *et al.* (2010), du conditionnement de la puissance comme proposé par Jiang, *et al.* (2010), Dai, *et al.* (2006) ainsi que l'entraînement électrique comme proposé par Behera et Das (2010), Padilha, *et al.* (2009) et Schroder, *et al.* (2010). Toutefois, l'utilisation du convertisseur NPC reste restreinte à trois niveaux de tensions, au-delà, ce convertisseur montre ses limites. Plusieurs techniques ont été proposée afin de surmonter ce problème, mais, il est à noter que c'est toujours la configuration à double convertisseurs qui est proposée, autrement, il est impossible d'assurer un bon équilibrage des tensions de sortie surtout pour une large plage de variation de la charge.

Nous allons essayer de toucher à ce problème avec la configuration à un seul convertisseur en limitant la variation de la charge. Une technique d'équilibrage des tensions de sortie du convertisseur NPC à quatre et à cinq niveaux sera présentée suivie d'une validation par simulation.

2.1 Modélisation du convertisseur NPC

Le convertisseur NPC à n niveaux peut être modélisé comme montré à la figure 2.1.

En considérant les fonctions de commutation H_{ij} , on peut écrire :

$$I_0 = H_{a0} \cdot i_a \text{ où: } \begin{cases} H_{a0} = 1 & \text{si } a \text{ est relié1} \\ H_{a0} = 0 & \text{ailleurs} \end{cases} \quad (2.1)$$

Et :

$$I_1 = H_{a1} \cdot i_a \text{ où: } \begin{cases} H_{a1} = 1 & \text{si } a \text{ est relié1} \\ H_{a1} = 0 & \text{ailleurs} \end{cases} \quad (2.2)$$

De façon générale:

$$I_{n-1} = H_{a(n-1)} \cdot i_a \quad \text{où:} \quad \begin{cases} H_{a(n-1)} = 1 & \text{si } a \text{ est relié } 1 \\ H_{a(n-1)} = 0 & \text{ailleurs} \end{cases} \quad (2.3)$$

D'où :

$$[I_0 \ I_1 \ \dots \ I_{n-1}] = [H_{a0} \ H_{a1} \ \dots \ H_{a(n-1)}] i_a \quad (2.4)$$

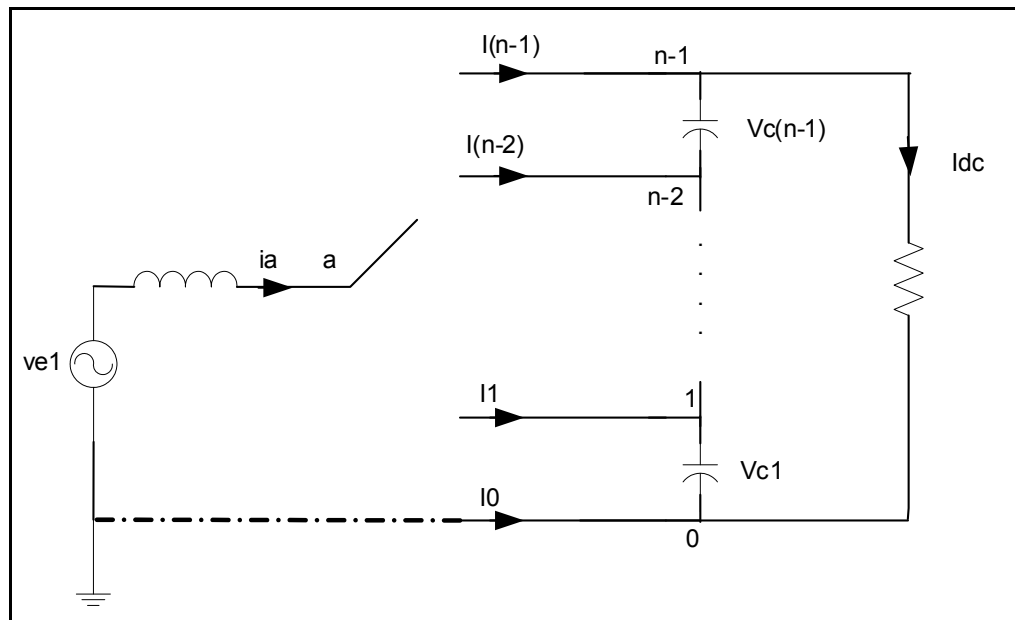


Figure 2.1 Modélisation d'un bras de convertisseur NPC à n niveaux.

Pour les trois phases, on aura :

$$[I_0 \ I_1 \ \dots \ I_{n-1}] = [H_{a0} \ H_{a1} \ \dots \ H_{a(n-1)}] i_a + [H_{b0} \ H_{b1} \ \dots \ H_{b(n-1)}] i_b + [H_{c0} \ H_{c1} \ \dots \ H_{c(n-1)}] i_c \quad (2.5)$$

Pour les tensions, et en procédant de la même façon, on aura :

$$\begin{cases} v_{a0} = H_{a1} v_{c1} \\ v_{a0} = 2H_{a2} v_{c2} \\ \vdots \\ v_{a0} = (n-1)H_{a(n-1)} v_{c(n-1)} \end{cases} \quad (2.6)$$

D'où :

$$\boxed{v_{a0} = \begin{bmatrix} H_{a1} & H_{a2} & \dots & H_{a(n-1)} \end{bmatrix} \cdot \begin{bmatrix} v_{c1} \\ v_{c2} \\ \vdots \\ v_{c(n-1)} \end{bmatrix}} \quad (2.7)$$

Ce qui résulte ainsi sur l'équation (2.8). La technique de commande est basée sur le contrôle des courants de lignes. En effet, après avoir généré les courants de référence triphasés, cette technique permettra aux courants de lignes de suivre ceux de références. L'amplitude des courants de référence sera de ce fait donnée par l'équation (2.9).

$$\left\{ \begin{array}{l} v_{a0} = \begin{bmatrix} H_{a1} & H_{a2} & \dots & H_{a(n-1)} \end{bmatrix} \cdot \begin{bmatrix} v_{c1} \\ v_{c2} \\ \vdots \\ v_{c(n-1)} \end{bmatrix} \\ v_{b0} = \begin{bmatrix} H_{b1} & H_{b2} & \dots & H_{b(n-1)} \end{bmatrix} \cdot \begin{bmatrix} v_{c1} \\ v_{c2} \\ \vdots \\ v_{c(n-1)} \end{bmatrix} \\ v_{c0} = \begin{bmatrix} H_{c1} & H_{c2} & \dots & H_{c(n-1)} \end{bmatrix} \cdot \begin{bmatrix} v_{c1} \\ v_{c2} \\ \vdots \\ v_{c(n-1)} \end{bmatrix} \end{array} \right. \quad (2.8)$$

$$I_{\max}(t) = \sum_{i=1}^{n-1} (k_p \Delta v_{ci}(t) + k_i \int \Delta v_{ci}(\tau) d\tau) \quad (2.9)$$

Où :

$$\Delta v_{ci} = \frac{V_{dc}}{n-1} - v_{ci} \quad (2.10)$$

Une fois l'erreur entre les tensions des capacités et la valeur $\frac{V_{dc}}{n-1}$ est calculée, elle passe par un compensateur afin d'éliminer les fluctuations et de limiter la fréquence de commutation comme montré à la figure 2.2. Un régulateur PI est ensuite appliqué dans le but de générer l'amplitude des courants de référence.

L'utilisation d'une PLL permet d'avoir des courants de références en phase avec les tensions du réseau et permet aussi d'éliminer les harmoniques vu qu'on ne prend que le fondamental des tensions. En appliquant ensuite la technique de contrôle par hystérésis, on génère ainsi les impulsions de commande.

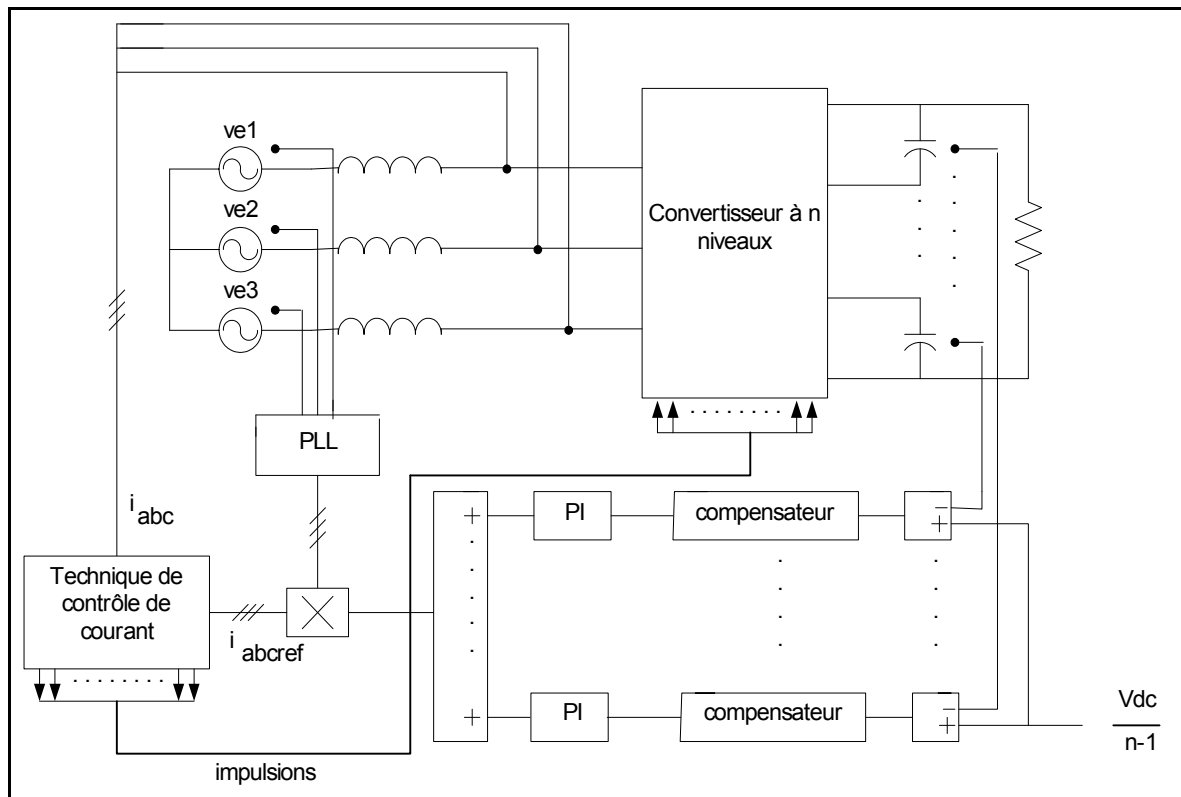


Figure 2.2 Synoptique général de la technique proposée.

2.2 Résultats de simulation

2.2.1 Convertisseur à quatre niveaux

Les paramètres de simulation sont:

- $L=3\text{mH}$: inductance de ligne.
- $C=4000\mu\text{F}$: capacité de sortie.
- $V_{\text{max}}=280\text{V}$: amplitude des tensions du réseau.

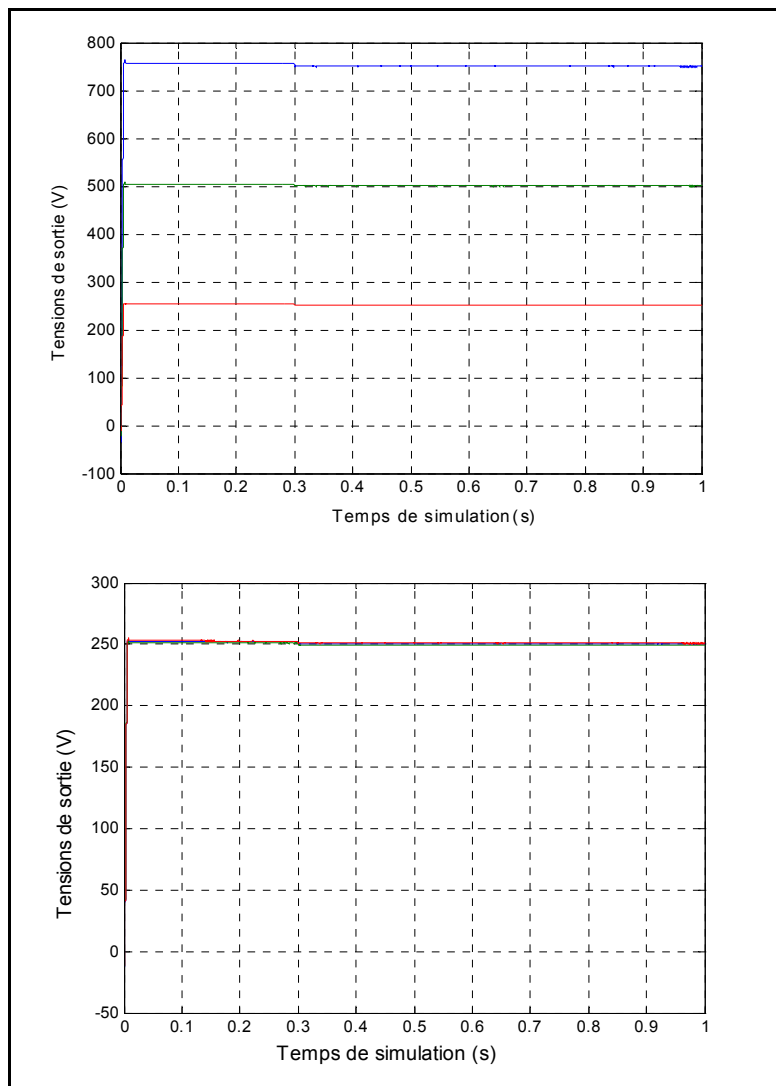


Figure 2.3 Tensions aux bornes des capacités de sortie.

A l'instant $t=0,3s$, on fait varier la charge de 100Ω à 20Ω . Les trois tensions aux bornes des capacités de sortie sont parfaitement équilibrées et atteignent leur valeur de référence ($250V$) très rapidement (figure 2.3). Après la variation de la charge, les trois tensions restent bien équilibrées, alors que les courants de lignes augmentent (figure 2.4, 2.5).

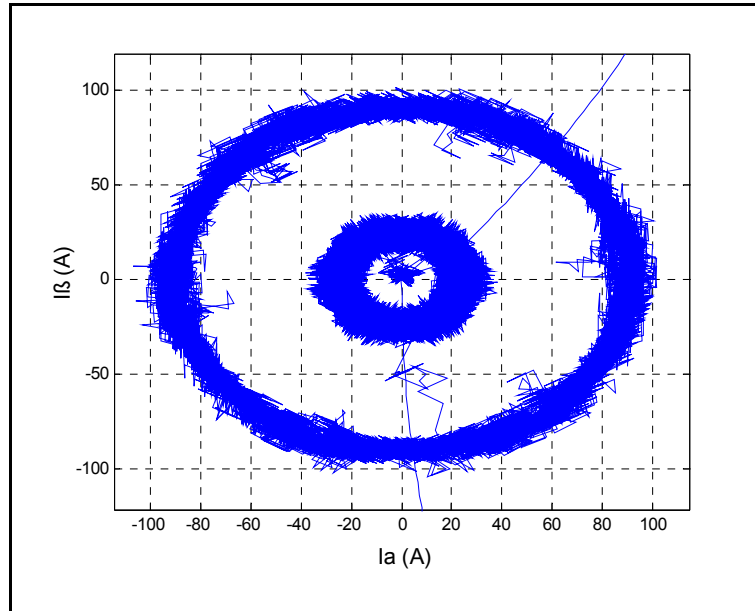


Figure 2.4 Courants de lignes dans le plan $\alpha\beta$.

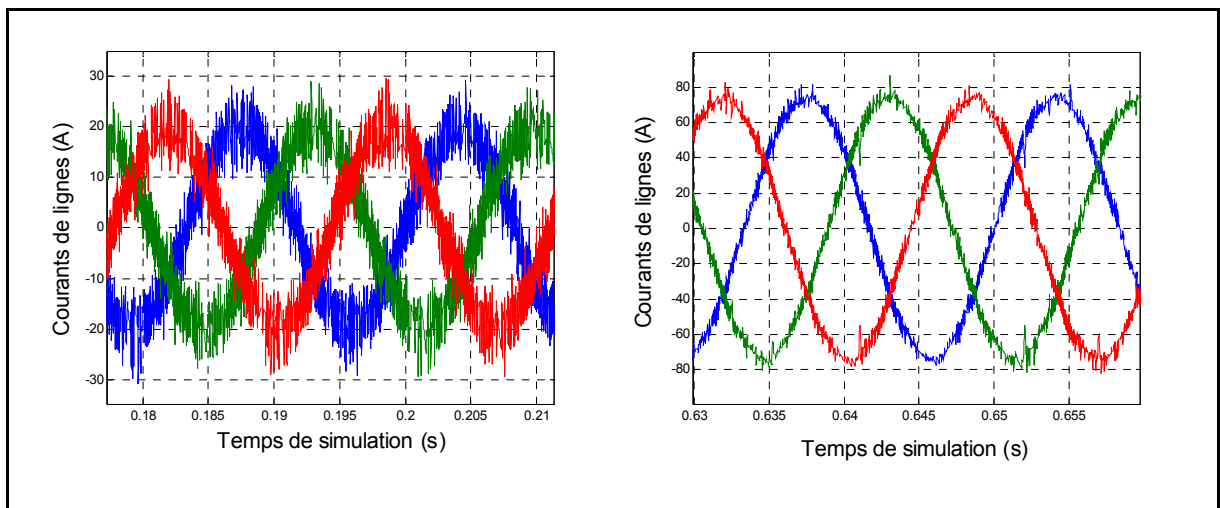


Figure 2.5 Courants de lignes avant et après la variation de la charge.

Le facteur de puissance reste toujours unitaire. En effet, les courants de lignes sont en phase avec leurs tensions de phases respectives (figure 2.6). Cependant, avant la variation de la charge, le taux d'harmonique des courants de lignes est relativement grand (7,87%), ceci est dû au fait que l'amplitude du courant est faible. Après la variation de la charge, le contenu harmonique s'améliore nettement (figure 2.7).

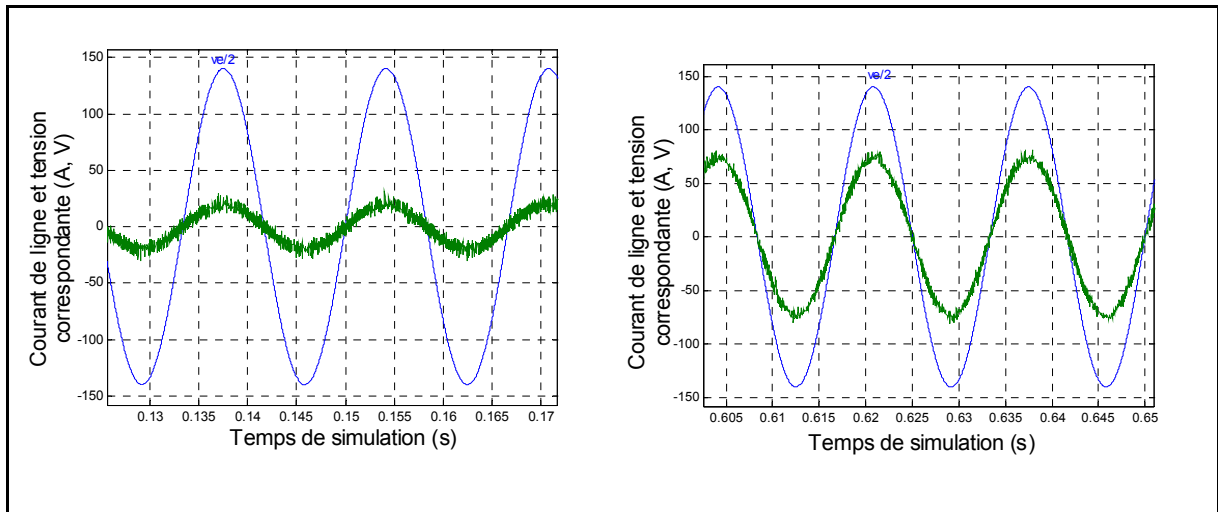


Figure 2.6 La tension de la source et le courant de ligne correspondant.

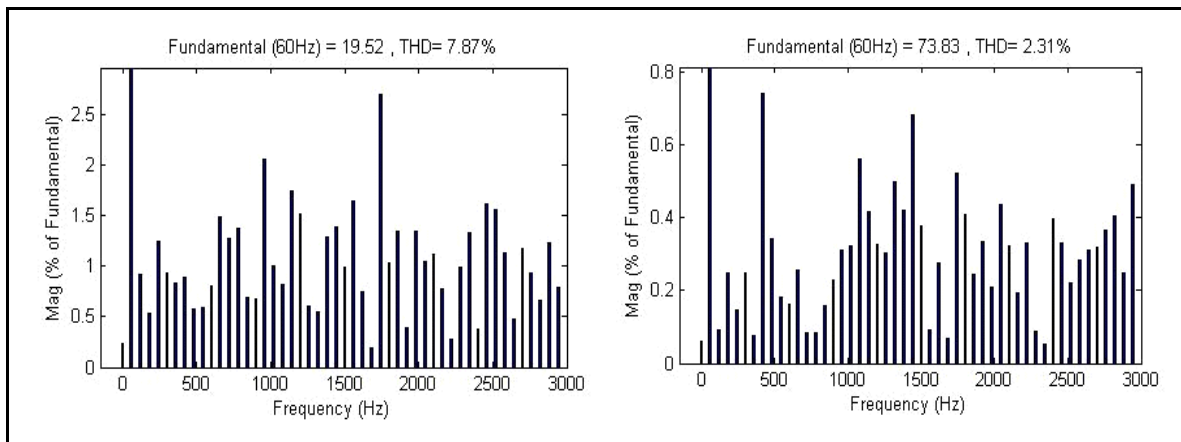


Figure 2.7 Contenu harmonique des courants de lignes avant (à gauche) et après (à droite) la variation de la charge.

2.2.2 Convertisseur à cinq niveaux

Les paramètres de la simulation sont:

- $L=3\text{mH}$: inductance de ligne.
- $C=4000\mu\text{F}$: capacité de sortie.
- $V_{\text{max}}=280\text{V}$: amplitude des tensions du réseau.

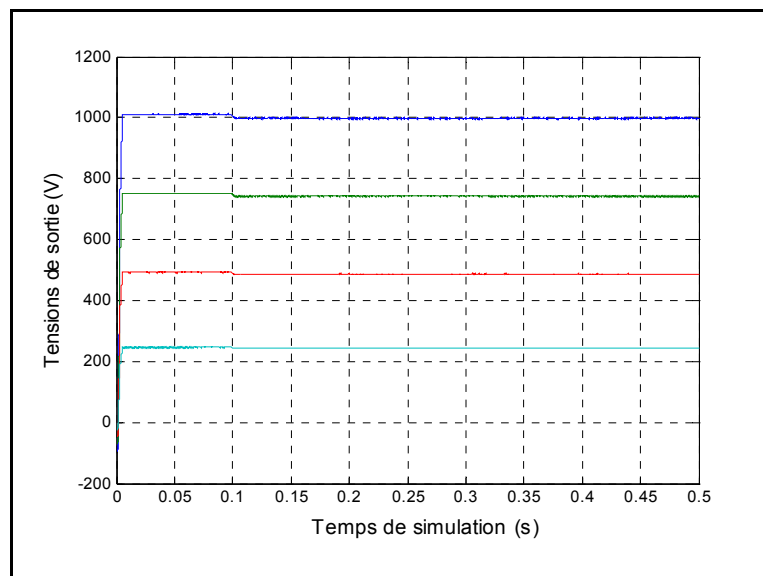


Figure 2.8 Tensions aux bornes des capacités de sortie.

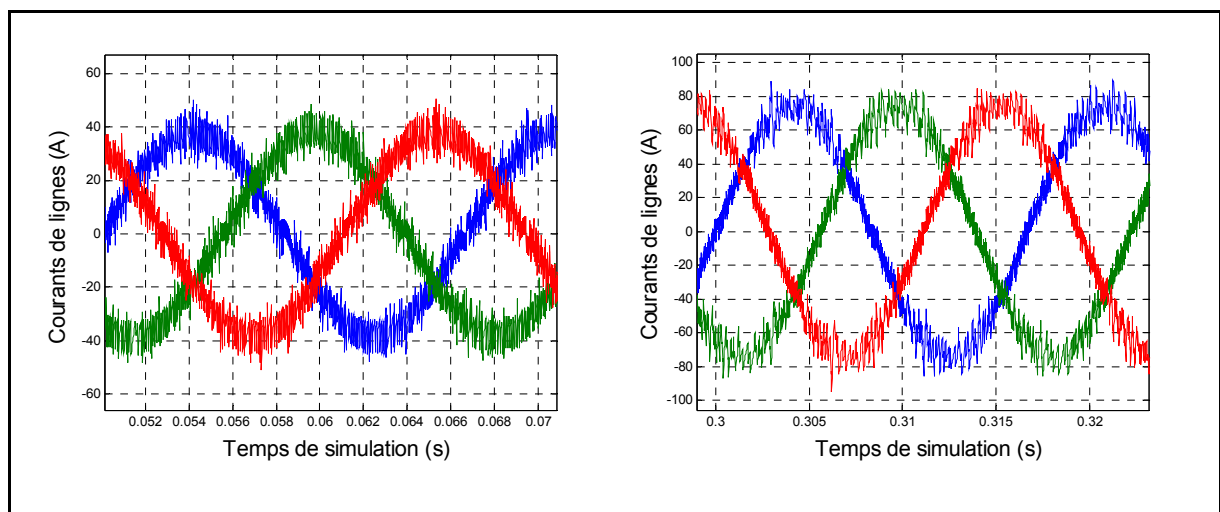


Figure 2.9 Courants de lignes avant et après la variation de la charge.

A l'instant $t=0,3s$, on fait varier la charge de 120Ω à 40Ω . Les quatre tensions aux bornes des capacités de sortie sont relativement équilibrées et atteignent leur valeur de référence (250V) très rapidement (figure 2.8). Après la variation de la charge, les trois tensions restent bien équilibrées, alors que les courants de lignes augmentent (figure 2.9). Les courants de lignes sont en phase avec leurs tensions de phases respectives (figure 2.10), ce qui confirme le fonctionnement à facteur de puissance unitaire. Le contenu harmonique reste très bon (figure 2.11).

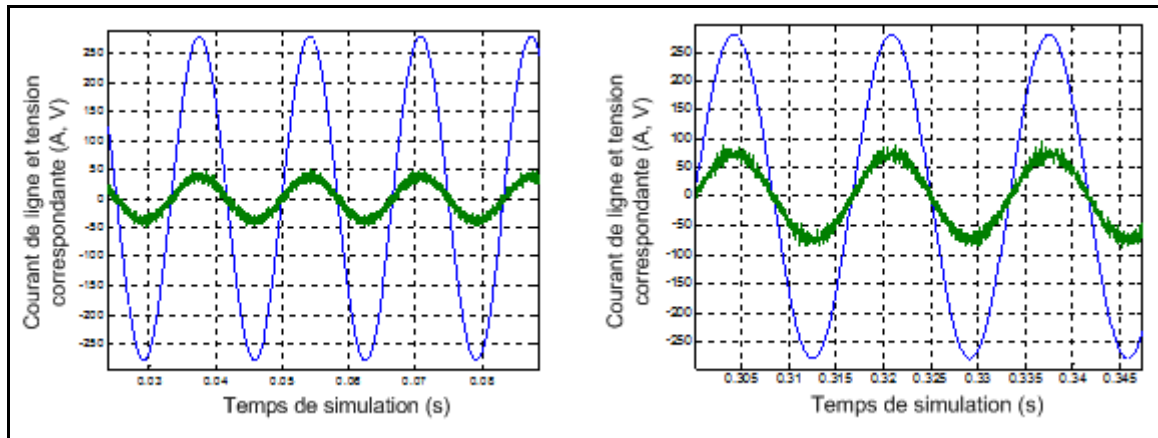


Figure 2.10 La tension de la source et le courant de ligne correspondant.

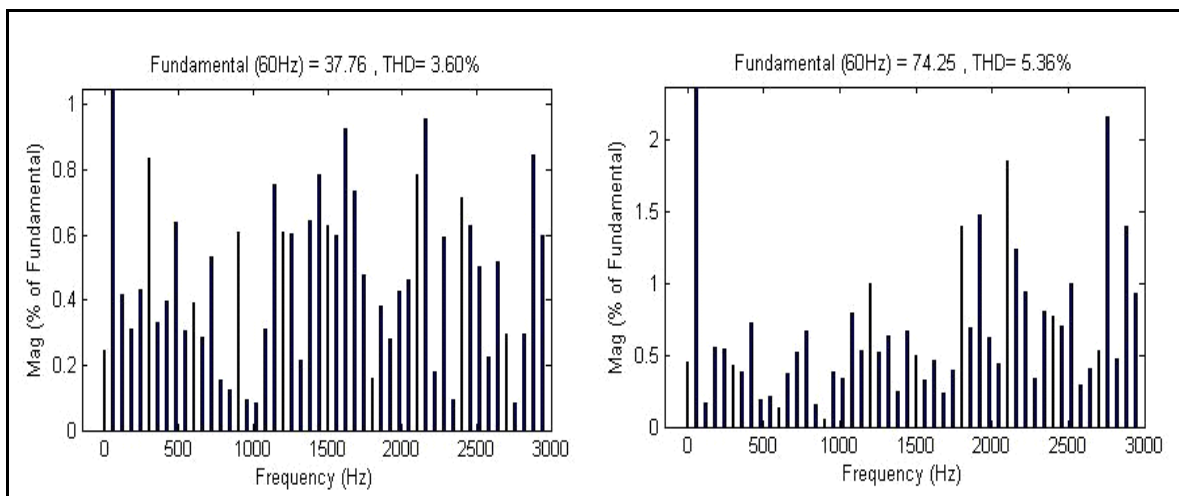


Figure 2.11 Contenu harmonique des courants de lignes avant (à gauche) et après (à droite) la variation de la charge.

2.3 Limites et handicaps du convertisseur NPC

Parmi les problèmes les plus conséquents de la topologie NPC on citera notamment le problème du déséquilibre de la tenue en tension des diodes de calage. En effet, dès qu'on dépasse trois niveaux, on se heurte à ce problème du fait que la diode D2, figure 2.12, doit supporter trois fois plus de tension que la diode D1.

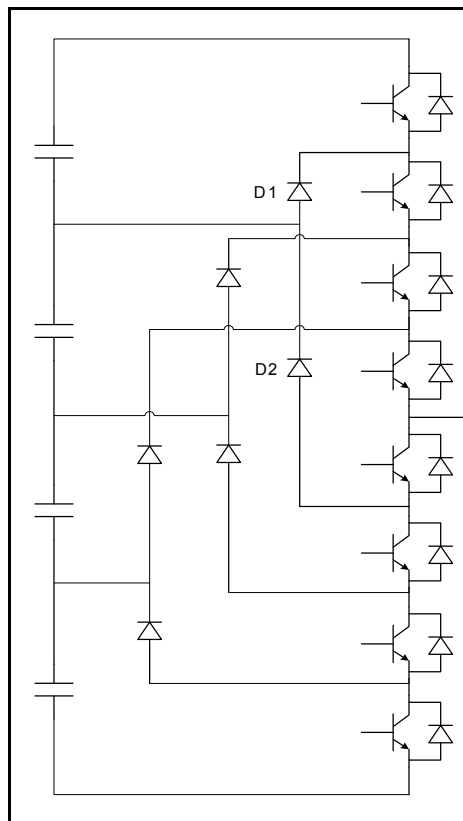


Figure 2.12 Redresseur conventionnel à point neutre callé par des diodes à cinq niveaux.

Généralement, la tension que doit supporter une diode dépend de sa position dans le convertisseur, et est donnée par la formule suivante :

$$V_{diode} = \frac{N-1-k}{N-1} V_{dc} \quad (2.11)$$

Où : N est le nombre de niveaux

K est la position de la diode dans le convertisseur, peut prendre les valeurs de 1 jusqu'à N-2.

V_{dc} est la tension du bus DC.

Afin de palier à ce problème, on trouve dans plusieurs littératures une topologie pareille mais avec des diodes de calage en série Lai et Peng (1996) comme le montre la figure 2.13.

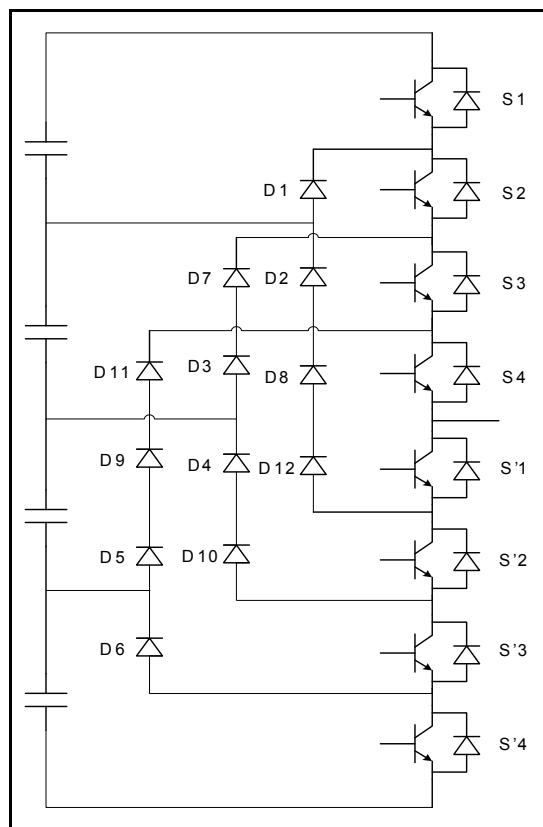


Figure 2.13 Redresseur conventionnel à cinq niveaux avec mise en série des diodes de calage.

Yuan et Barbi (1999, 2000) ont proposés un convertisseur à cinq niveaux caractérisé par des diodes ayant la même tenue en tension $\frac{V_{dc}}{4}$ (figure 2.14). Prenons l'exemple où le point A est relié au point O à travers les interrupteurs S3, S4, S'1 et S'2. Dans ce cas, les diodes D3, D4, D7, D8, D9, D10, D11 et D12 vont bloquer zéro volt. Tandis que les diodes D2 et D5

vont bloquer $\frac{V_{dc}}{4}$. Vu que S1 et S'4 sont bloqués, les diodes D1 et D6 vont bloquer zéro volt.

Toutefois le grand problème, qui peut être vu comme un emblème, de la topologie NPC est le fameux déséquilibre des tensions de sortie. Cet handicap limite l'utilisation de cette topologie dans l'industrie au convertisseur à trois niveaux. Dans le chapitre suivant nous allons détailler une nouvelle topologie très prometteuse proposée pour pallier à ce problème.

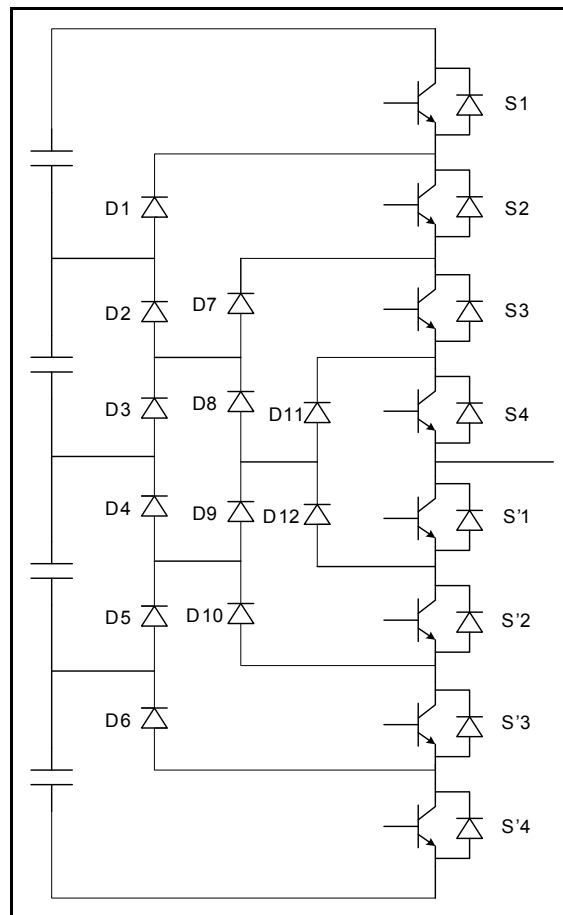


Figure 2.14 Redresseur à point neutre callé par des diodes à cinq niveaux proposé par Yuan.

CHAPITRE 3

TOPOLOGIE MULTINIVEAUX NON-POLLUANTE À CELLULES EN U EMPLIÉES

Avec la crise énergétique que nous vivons, et le besoin grandissant d'une source d'énergie pour le développement social et industriel, le problème de l'efficacité énergétique des convertisseurs d'énergie se pose, et aussi le problème de la répercussion harmonique de ces convertisseurs sur le réseau. Les raisons citées démontrent l'intérêt grandissant de développer des unités de conversion très performantes en termes de topologie et de commande et très efficace en termes de génération des perturbations environnementales.

Les topologies multiniveaux usuelles telles que celle à point neutre callé par des diodes proposée par Nabae, *et al.* (1981), celle à capacités flottantes proposée par Meynard et Foch (1992) ou bien celle à onduleurs en cascade proposée par Peng, *et al.* (1996) permettent de réduire le contenu harmonique des courants et tensions tout en améliorant les contraintes imposées aux éléments semi-conducteurs.

Toutefois, l'utilisation de ces derniers s'avère trop contraignante une fois le nombre de niveaux dépasse trois, résultant sur un encombrement énorme et enfle énormément le prix des convertisseurs. D'autant plus, ce problème devient très consistant avec l'augmentation du nombre des éléments passifs comme les capacités pour la deuxième topologie ou bien les transformateurs pour la troisième.

Nous avons relevé le défi d'améliorer l'efficacité de ces convertisseurs en proposant une topologie de conversion très prometteuse qui permettra de résoudre ces problèmes tout en restant très compétitive. La topologie des cellules en U empilées (PUC de l'abréviation anglaise Packed U Cells, Ounejjar, *et al.* (2010)) sera présentée dans ce chapitre.

3.1 Présentation de la topologie de conversion multiniveaux à cellules en U empilées (PUC)

La topologie PUC, Ounejjar et Al-Haddad (2008), est subdivisée en plusieurs convertisseurs multiniveaux suivant le nombre de niveaux de tension atteignable. Une cellule en U est présentée à la figure 3.1. La figure 3.2 présente l'onduleur PUC sans transformateurs à sept niveaux. Le terme sans transformateurs (transformerless) indique que ce convertisseur n'a pas besoin de transformateurs pour générer et isoler les tensions continues des bus DC. En effet dans les onduleurs multiniveaux, les sources DC doivent être isolées ce qui mène à l'utilisation de transformateurs. La topologie PUC permet d'éviter ce problème vu que ces tensions DC peuvent être interconnectées et donc régulées aux valeurs désirées.

Les figures 3.3 et 3.4 présentent le redresseur PUC à sept niveaux monophasé et triphasé respectivement. Tandis que la figure 3.5 montre l'onduleur PUC à trente-et-un niveaux.

Le nombre de niveaux de tension atteignables est régi par une suite géométrique de la forme:

$$\begin{aligned} u_n &= a.u_{(n-1)} + b \\ u_0 &= U \end{aligned} \quad (3.1)$$

Son terme général peut être écrit comme suit:

$$u_n = a^n U + b \frac{1 - a^n}{1 - a} \quad (3.2)$$

Donc:

$$N_i = 2^{N_{c_i} + 1} - 1 \quad (3.3)$$

Où N_{c_i} étant le nombre de capacité, N_i le nombre de niveaux de tension et i est un nombre entier.

De même le nombre de niveaux de tension atteignables en fonction du nombre de semi-conducteurs N_{swi} peut être donné par l'équation (3-4).

$$N_i = 2^{\frac{N_{sw_i}}{2}} - 1 \quad (3.4)$$

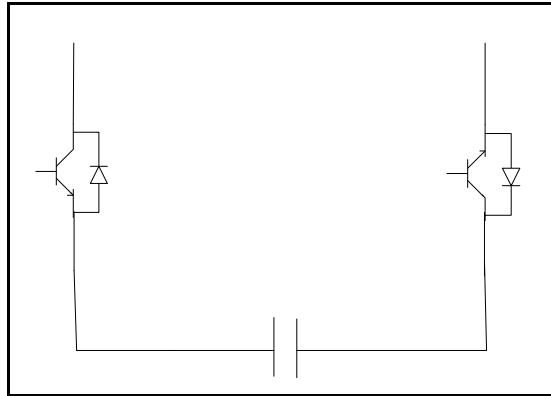


Figure 3.1 Cellule en U.

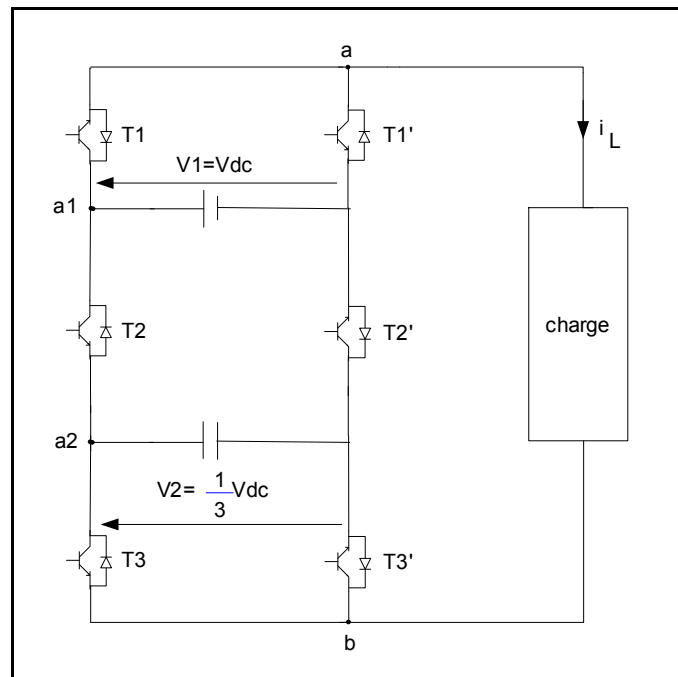


Figure 3.2 Onduleur PUC sans transformateurs à sept niveaux.

Les convertisseurs de la topologie PUC sont classifiés dans le tableau 3.1 suivant l'ordre croissant de niveaux de tension produits. Les valeurs de tensions auxquelles doivent être asservies les tensions des capacités y sont données. Par exemple, le convertisseur à quinze niveaux nécessite huit semi-conducteurs et trois capacités. Les tensions de ces dernières doivent être égale à V_{dc} , $V_{dc}\frac{3}{7}$ et $V_{dc}\frac{1}{7}$ respectivement.

Tableau 3.1 Tensions des bus DC des différents convertisseurs de la topologie PUC

Nombre de capacités (Nc)	Nombre de semi-conducteurs (Nsw)	Nombre de niveaux de tension (N)	V1	V2	V3	.	.	V _(n-1)	V _n
0 ¹	-	1	-	-	-	.	.	-	-
1	4	3	Vdc	-	-	.	.	-	-
2	6	7	Vdc	$\frac{Vdc}{3}$	-	.	.	-	-
3	8	15	Vdc	$Vdc \frac{3}{7}$	$Vdc \frac{1}{7}$.	.	-	-
.
.
.
Nc _(i-1)	Nsw _(i-1)	N _(i-1)	Vdc	$Vdc \frac{N_{(i-3)}}{N_{(i-2)}}$	$Vdc \frac{N_{(i-4)}}{N_{(i-2)}}$.	.	$\frac{3Vdc}{N_{(i-2)}}$	$\frac{Vdc}{N_{(i-2)}}$
Nc _i = Nc _(i-1) + 1	Nsw _i = Nsw _(i-1) + 2	N _i = 2N _{i-1} + 1	Vdc	$Vdc \frac{N_{(i-2)}}{N_{(i-1)}}$	$Vdc \frac{N_{(i-3)}}{N_{(i-1)}}$.	.	$\frac{3Vdc}{N_{(i-1)}}$	$\frac{Vdc}{N_{(i-1)}}$

¹ Conventionnellement, nous avons attribué un seul niveau de tension pour le nombre zéro capacités

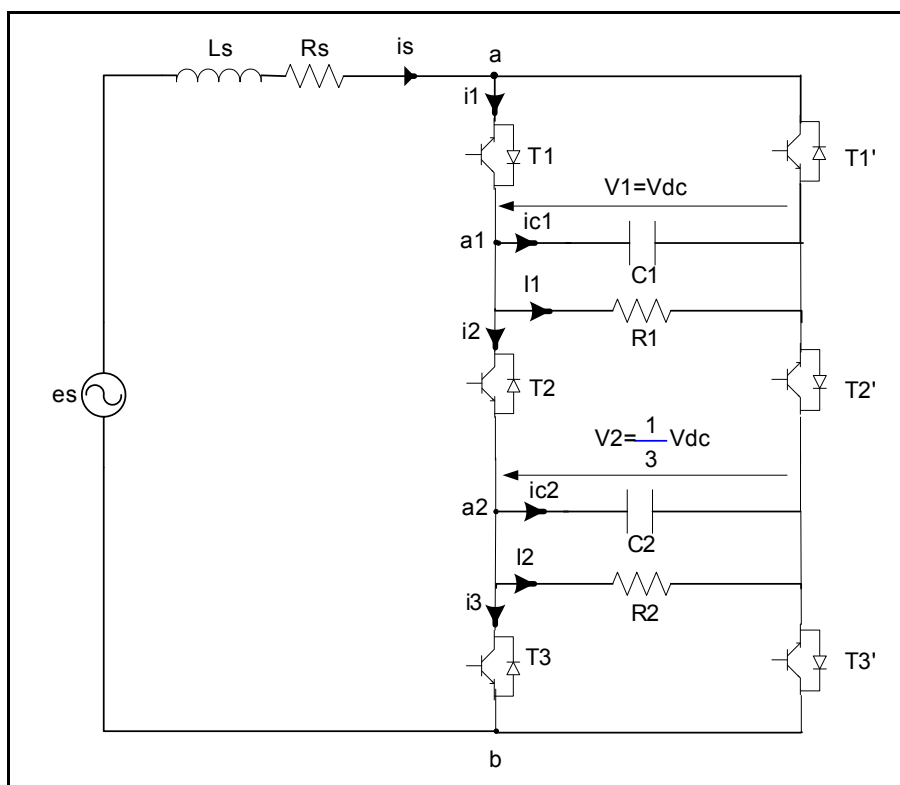


Figure 3.3 Redresseur PUC monphasé à sept niveaux.

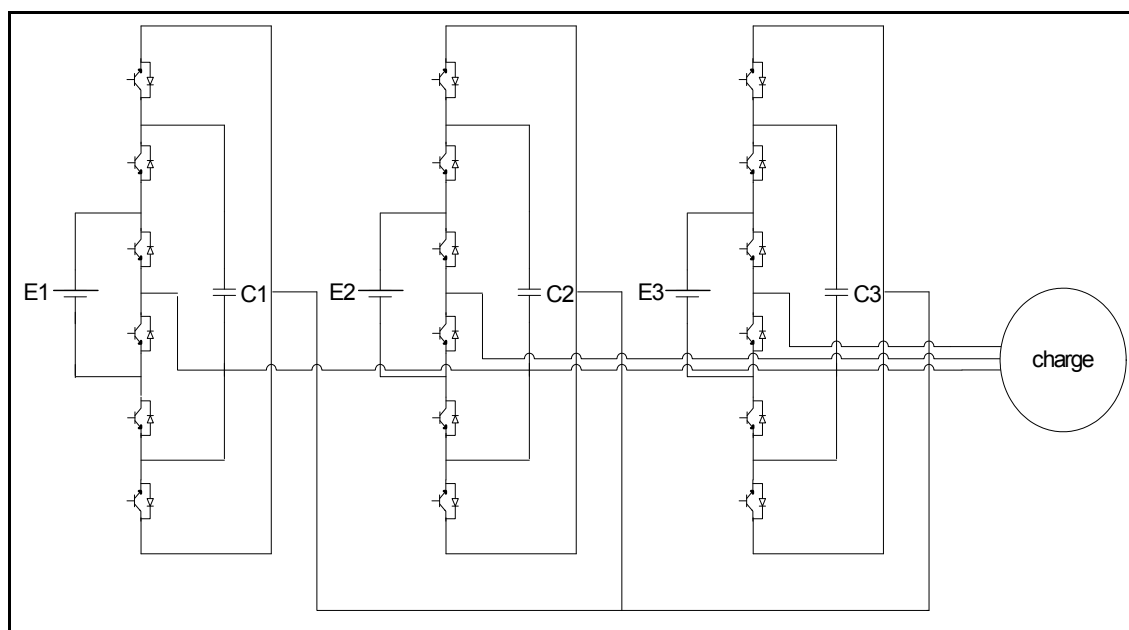


Figure 3.4 Onduleur PUC triphasé à sept niveaux.

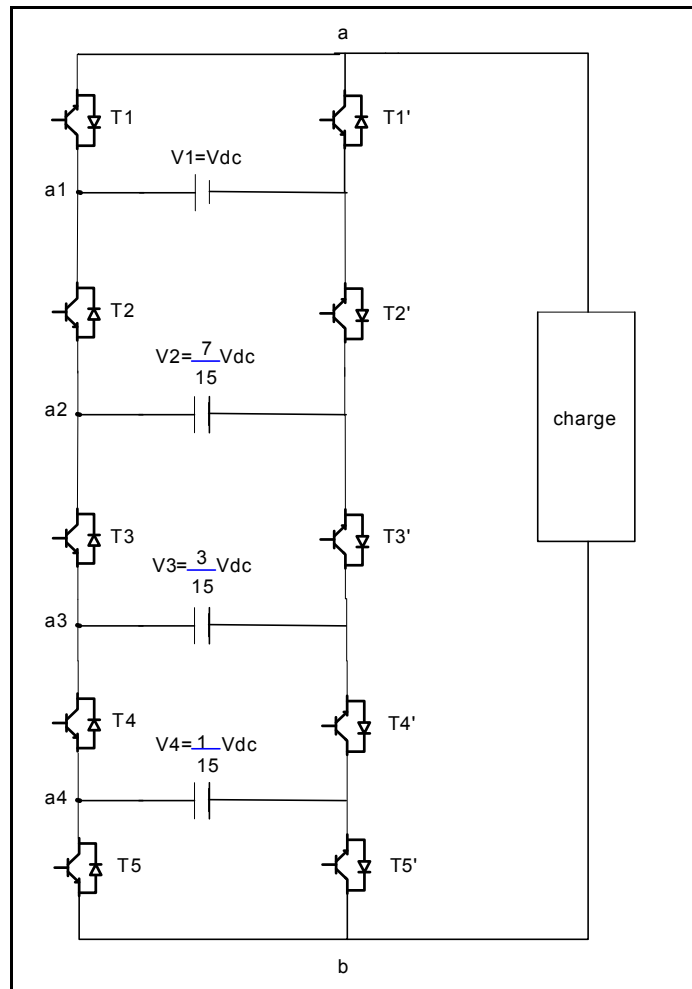
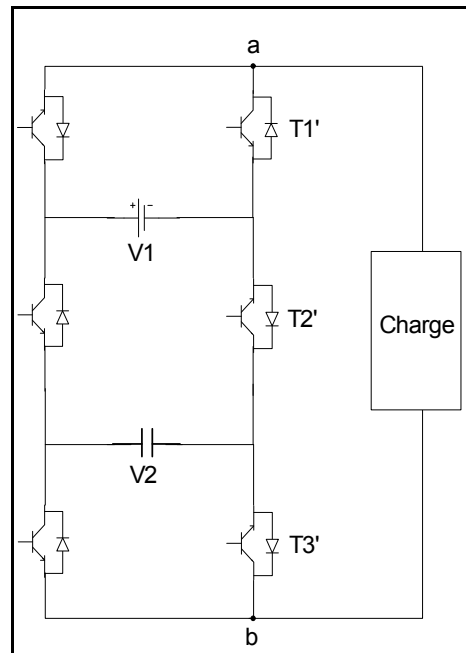


Figure 3.5 Onduleur PUC sans transformateurs à trente-et-un niveaux.

3.2 Convertisseur PUC à sept niveaux

3.2.1 Fonctionnement et modes opératoires

Le convertisseur PUC à sept niveaux est constitué de six interrupteurs (voir figure 3.6). Chaque interrupteur ne peut avoir que deux états, à savoir un état où il est bloqué et un autre où il est saturé, ce qui permet d'atteindre (2^3) huit états dont deux redondants. Le tableau 3.2 montre les sept niveaux de tension produits en fonction des états des interrupteurs. Les figures 3.7 et 3.8 mettent en retrait les huit états du convertisseur PUC à sept niveaux.



**Figure 3.6 Convertisseur PUC
à sept niveaux.**

Tableau 3.2 Table de commutation

V_{ab}	T1	T2	T3
V1	1	0	0
V1-V2	1	0	1
V2	1	1	0
0	1	1	1
0	0	0	0
-V2	0	0	1
V2-V1	0	1	0
-V1	0	1	1

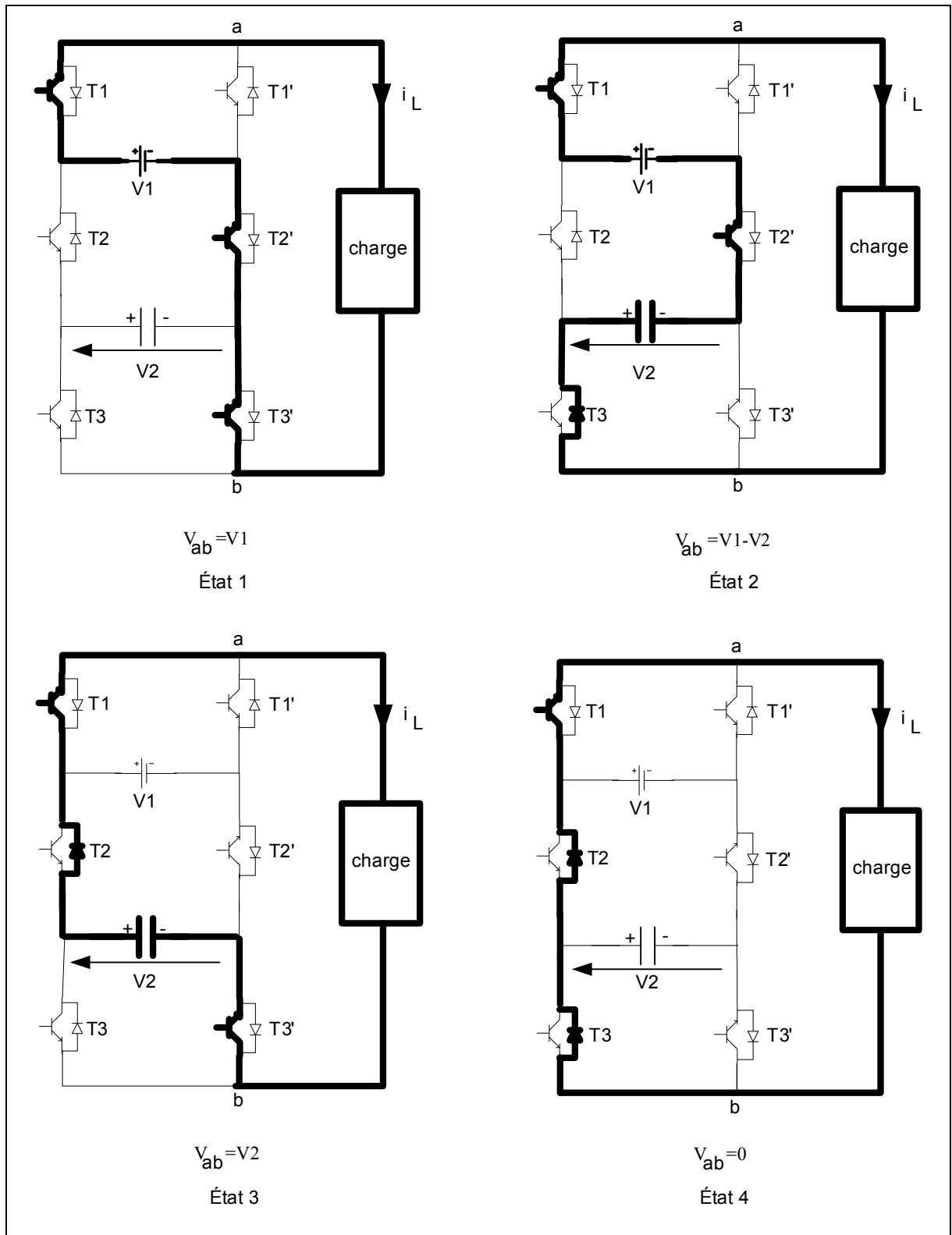


Figure 3.7 Tensions positives produites par le convertisseur PUC à sept niveaux.

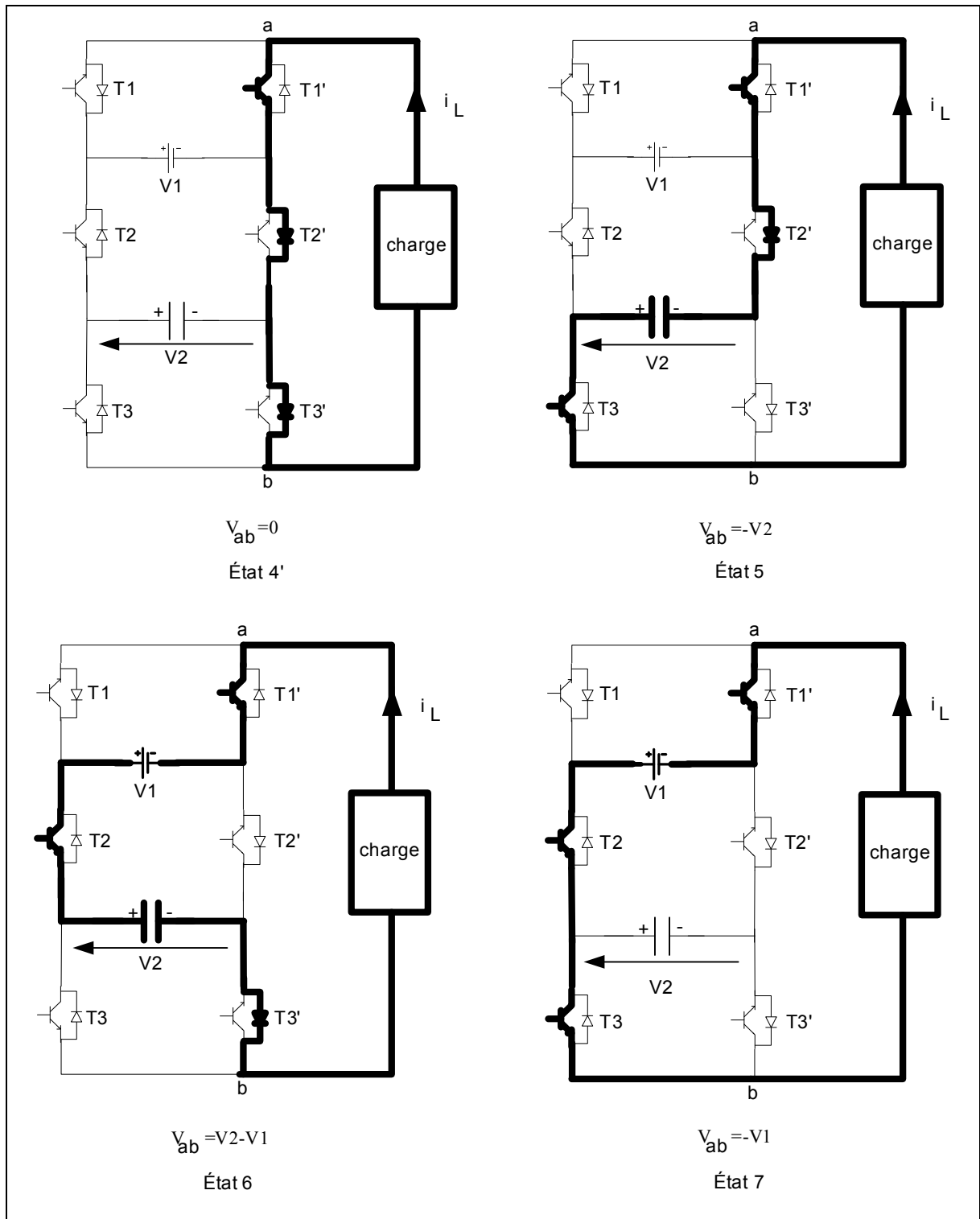


Figure 3.8 Tensions négatives produites par le convertisseur PUC à sept niveaux.

3.2.2 Modulation proposée

En subdivisant la sinusoïde désirée en six parties, trois positives et trois négatives, et en utilisant la modulation sept niveaux on peut générer six signaux. Nous faisons en sorte que quelques signaux issus de l'alternance positive prennent la valeur 1 ou 2 et de même pour l'alternance négative prennent la valeur -1 ou -2. Les autres signaux auront la valeur 0 ou 1 pour l'alternance positive et -1 ou 0 pour l'alternance négative comme montré à la figure 3.9. La somme de ces signaux résulte sur un signal unique qu'on notera avec la lettre S. Ce signal est constitué de huit niveaux qui correspondent à ceux désirés pour la tension de sortie. Il est à noter qu'il y a deux niveaux (2 et -2) qui sont redondant et réfèrent le niveau de tension nul (voir figure 3.10). La forme d'onde du signal S est donnée à la figure 3.11.

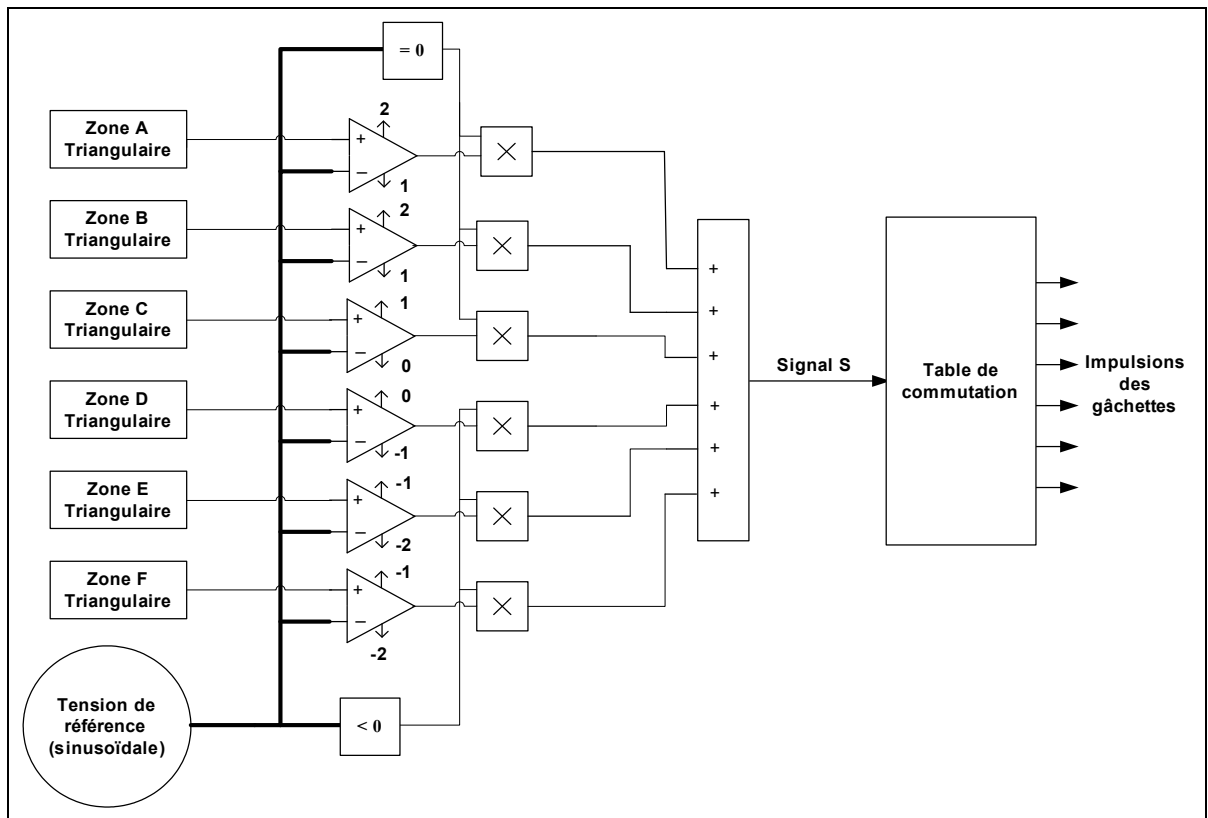


Figure 3.9 Technique de modulation proposée.

Après la génération de ce signal S , les impulsions des gâchettes sont obtenues à travers une table de commutation. Le tableau 3.3 montre la correspondance entre les états fonctionnels, le signal S et les tensions produites par le convertisseur PUC.

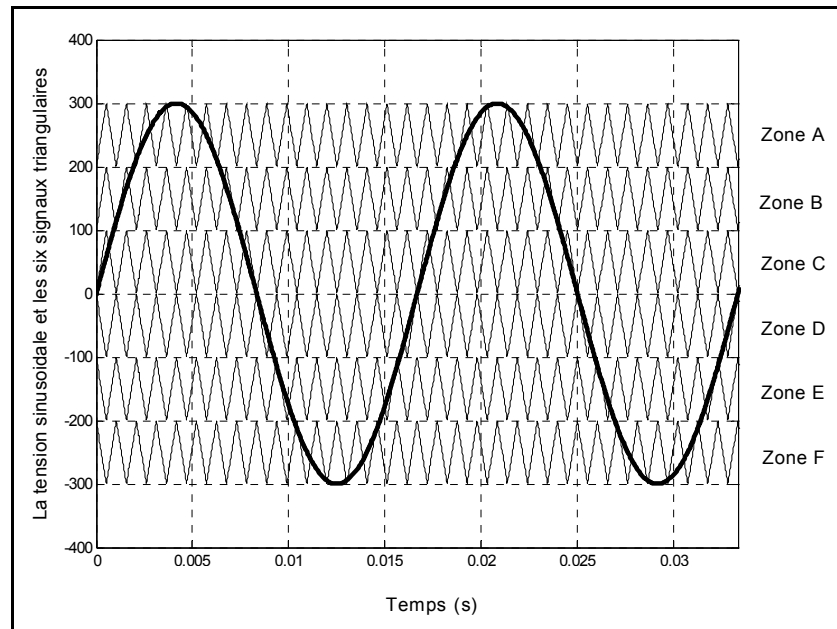


Figure 3.10 MLI sinusoïdale à sept niveaux.

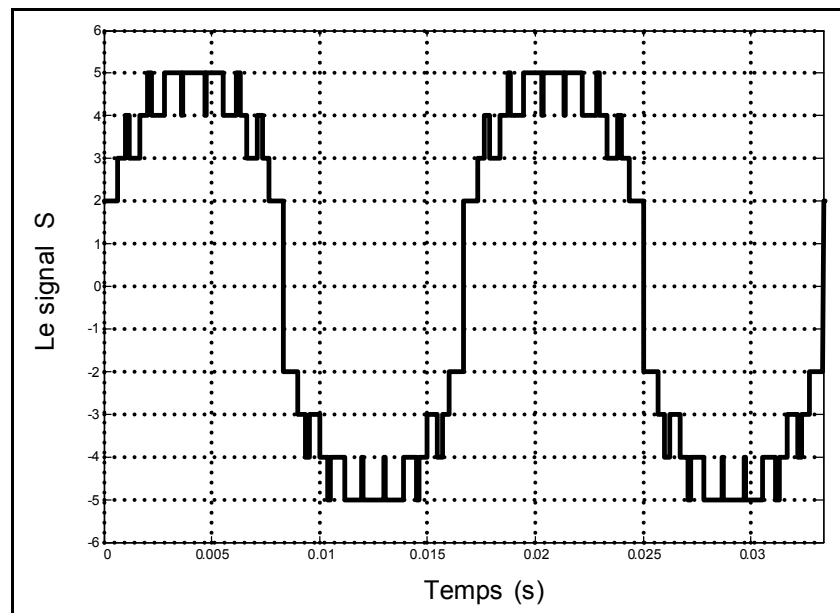


Figure 3.11 Forme d'onde du signal S .

Tableau 3.3 Table de correspondance

État	Signal S	Tension produite
1	5	V1
2	4	V1-V2
3	3	V2
4	2	0
4'	2-	0
5	3-	-V2
6	4-	V2-V1
7	5-	-V1

3.2.3 Mise en œuvre de l'onduleur PUC sans transformateurs à sept niveaux

L'onduleur sans transformateurs PUC à sept niveaux est illustré à la figure 3.6. La tension d'entrée V1 est générée à partir du réseau de distribution à travers un redresseur à diodes en pont comme indiqué à la figure 3.12. La tension du bus auxiliaire V2 doit être régulée au tiers de V1 afin de générer une tension alternative à sept niveaux. Afin d'assurer un courant sinusoïdale et un facteur de puissance unitaire, une tension unitaire est extraite de la tension de source.

L'amplitude du courant est générée à travers une régulation PI de la tension V2. Les impulsions des gâchettes sont obtenues en appliquant la modulation décrite au paragraphe précédent.

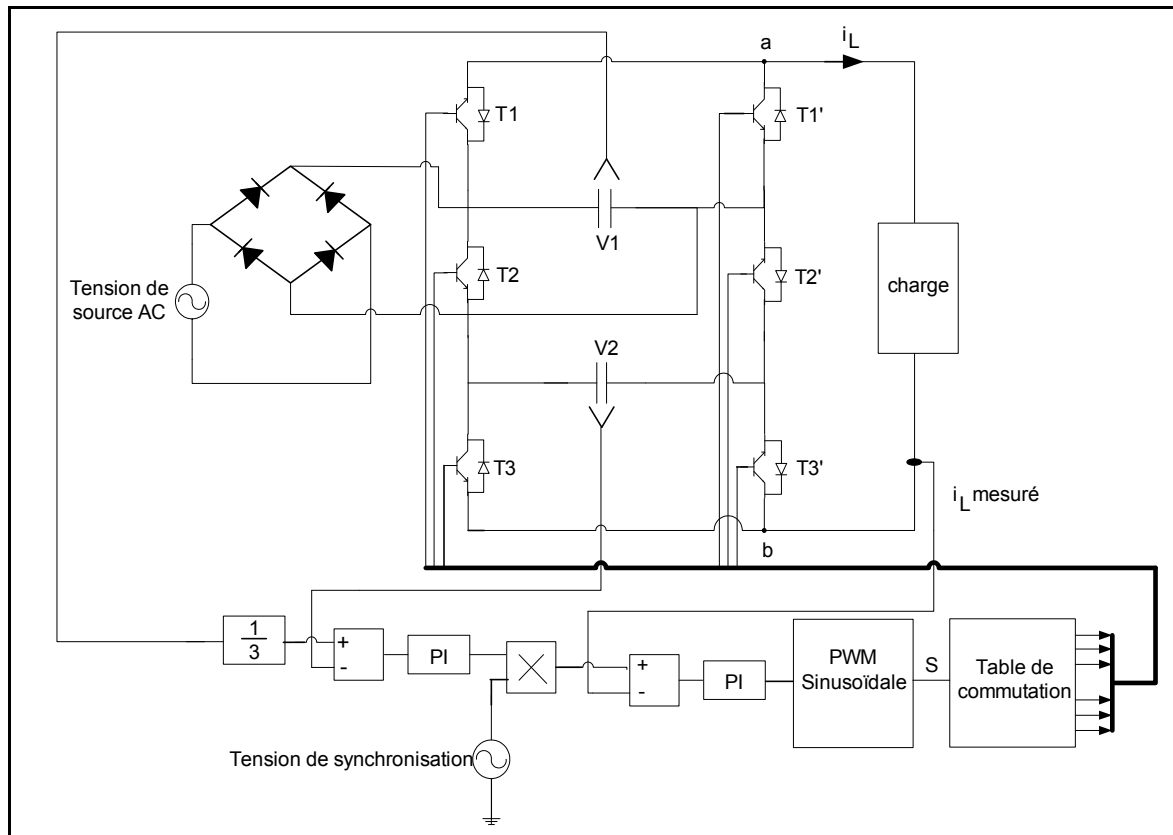


Figure 3.12 Commande proposée pour l'onduleur PUC sans transformateurs.

3.2.3.1 Résultats de simulation

Les paramètres de simulation sont donnés au tableau 3.4. La tension du bus auxiliaire, qui est chargé par une résistance d'une valeur 40Ω , est réglée au tiers de la tension du bus principal. Cette dernière est maintenue à 150V. La charge alternative est constituée par une résistance de 20Ω et une inductance de 12mH. La fréquence de modulation est fixée à 1kHz. La simulation a été performé dans l'environnement Simulink en utilisant SimPowerSystems du logiciel Matlab.

La figure 3.13 montre les allures de la tension de sortie V_{ab} , du courant de charge i_L et des tensions des bus DC V1 et V2. On remarque que la tension du bus auxiliaire V2 suit bien sa consigne après un certain régime transitoire. La tension de sortie V_{ab} est constitué de sept niveaux ce qui résulte sur THD de 24,32% comme le montre la figure 3.14.

Tableau 3.4 Paramètres de simulation

Capacités des bus DC	5 000 μF
Inductance de charge	12 mH
Resistance de charge	20 ~ 80 Ω
Tension du réseau	~ 120 V
Fréquence de modulation	1 kHz

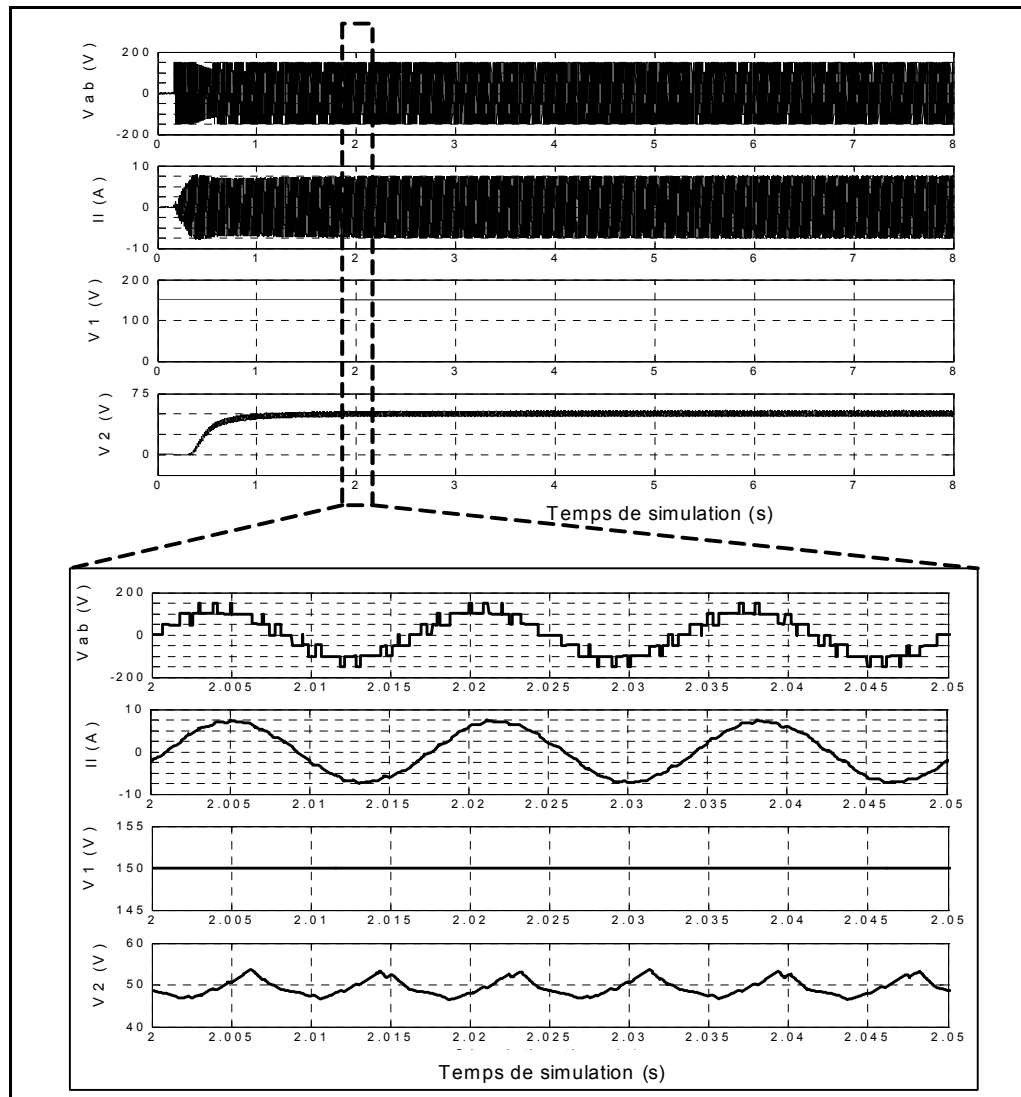


Figure 3.13 Formes d'onde obtenues par simulation.

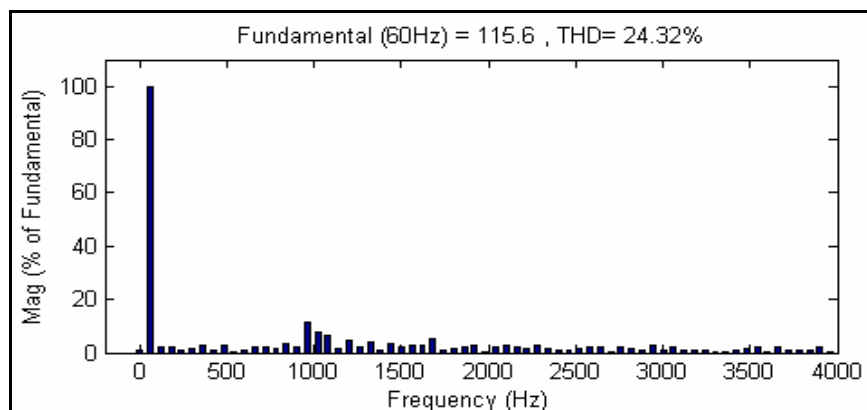


Figure 3.14 Contenu harmonique de la tension de sortie.

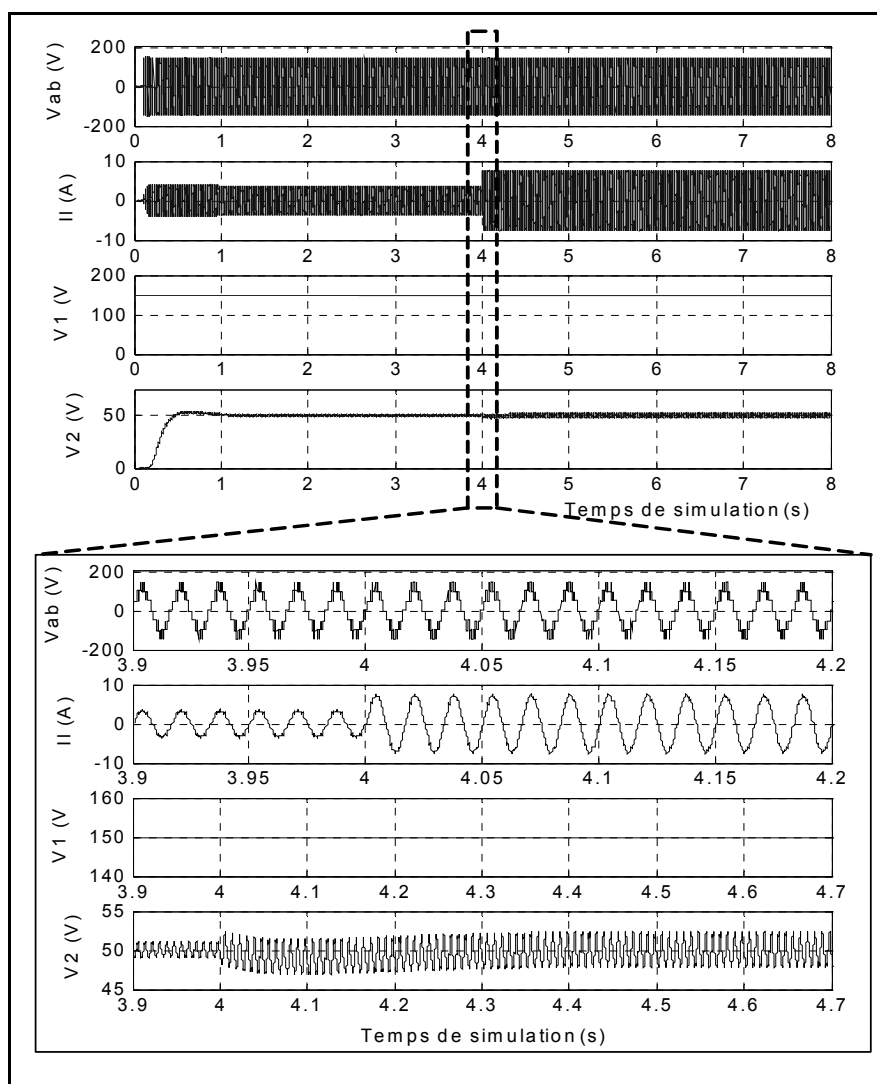


Figure 3.15 Formes d'ondes lors de la variation de la charge.

Les harmoniques de grandes valeurs sont centrés autour de la fréquence de modulation et de ses multiples.

Le système présente une bonne dynamique vérifiée avec une variation brusque de la charge (figure 3.15). En effet, après un bref régime transitoire, la tension du bus auxiliaires retourne à sa valeur de référence et le courant prend sa nouvelle valeur. La tension de sortie redevient alors à sept niveaux.

3.2.3.2 Validation expérimentale de l'onduleur PUC sans transformateur

Après avoir conçu la commande du convertisseur, le code C est généré en utilisant Real-Time Workshop (RTW) du logiciel Matlab en vue de l'implémentation en temps réel (voir figure 3.16). Le kit DS1103 de dSpace avec un processor MP8240 assure l'interface entre la partie logicielle et la partie matérielle de puissance comme indiqué par Yacoubi (2004).

Des cartes électroniques sont conçues pour capter les tensions des bus DC et de source et le courant de charge. Ensuite, ces signaux sont convertis en signaux numériques en utilisant les convertisseurs analogique-numérique de dSpace. Un étage optoélectrique assure l'isolation entre la partie électronique et la partie de puissance. Les six entrée/sortie numériques sont utilisées pour commander les gâchettes des transistors MOSFETs. Le transistor PolarHV™ HiPerFET IXF44N50P a été choisit comme élément de commutation. Les valeurs des composants passifs et la fréquence de modulation sont les mêmes que ceux du tableau 3.4. La tension sept niveaux imposée aux bornes de la charge ainsi que les tenues en tension des trois transistors T1, T2 et T3 sont montrées à la figure 3.17. On remarque que le transistor T1 a la plus grande tenue en tension, par contre il ne commute que deux fois par cycle. De plus, le transistor T3 qui a la plus grande fréquence de commutation ne doit supporter qu'un tiers de la tension du bus DC, ce qui constitue un des avantages de la topologie PUC. La figure 3.18 montre l'allure de la tension de sortie et du courant de charge. On remarque que la première est constituée de sept niveaux ce qui résulte sur courant à faible THD. Le spectre harmonique de la tension de sortie est donné à la figure 3.19. On remarque que les principaux

harmoniques sont centrés autour de la fréquence de modulation et de ses multiples. Le THD calculé pour cette tension est 22,45%. Ces résultats corroborent ceux obtenus par simulation, il suffit de comparer les figures 3.18 et 3.19 avec les figures 3.13 et 3.14 respectivement. Suite à la variation de la tension du bus principal de 50V à 100V puis à 50V, on remarque que la tension du bus auxiliaire reste bien régulée et se maintient au tiers de la première comme le montre la figure 3.20. Un effet d'agrandissement montre la tension à sept niveaux et le courant de charge. Suite à la variation de la charge, le système passe par un régime transitoire puis la tension du bus auxiliaire retourne à sa référence qui est 50V comme le montre la figure 3.21. La tension de sortie est alors constituée de sept niveaux de tension ce qui résulte sur un courant à faible THD. La comparaison entre la figure 3.15 et la figure 3.21 montre une grande concordance entre la simulation et l'expérimentation ce qui valide le concept proposé.

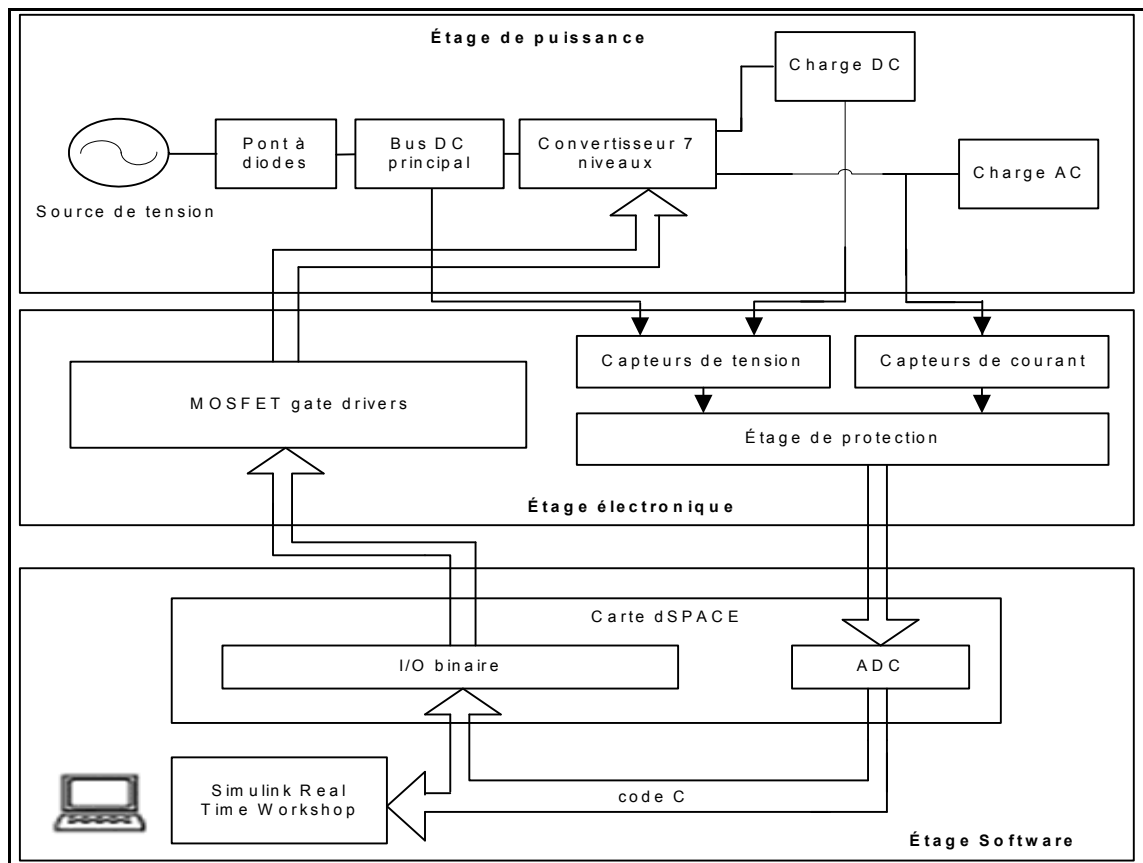


Figure 3.16 Diagramme de la réalisation expérimentale.

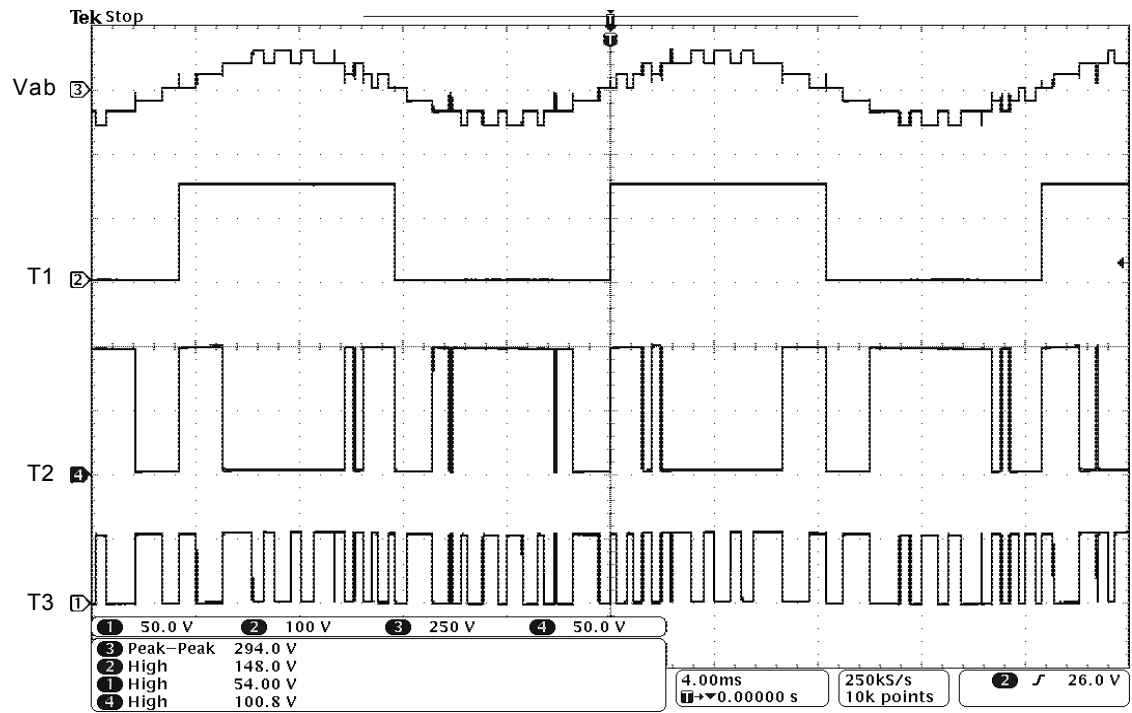


Figure 3.17 Tenues en tensions des différents interrupteurs.

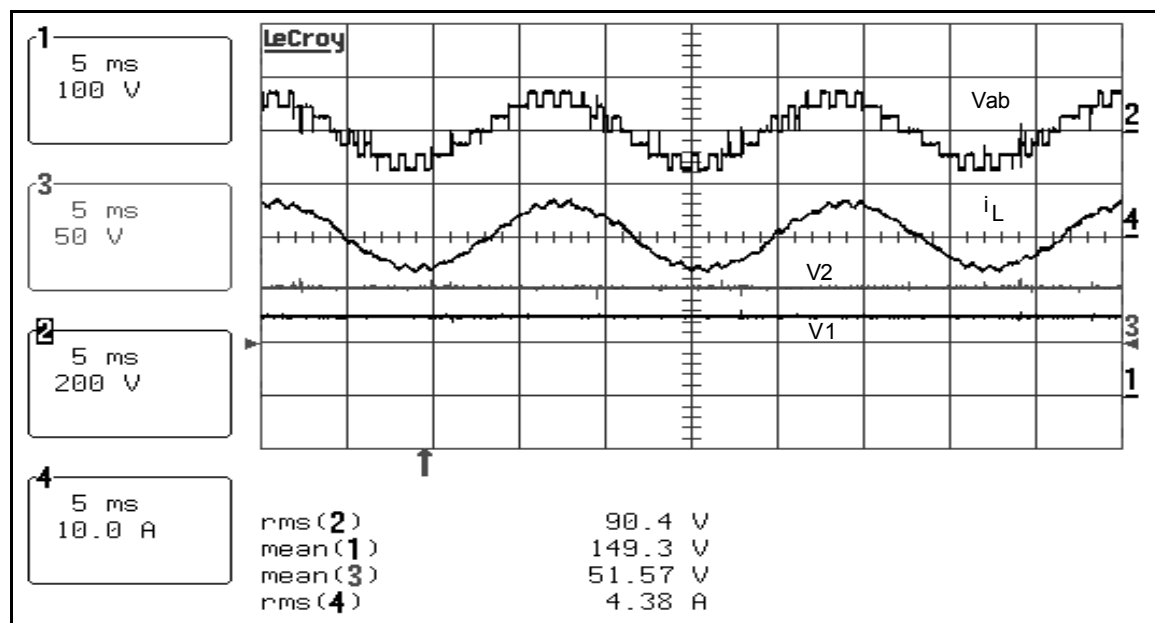


Figure 3.18 Formes d'onde obtenues par expérimentation.

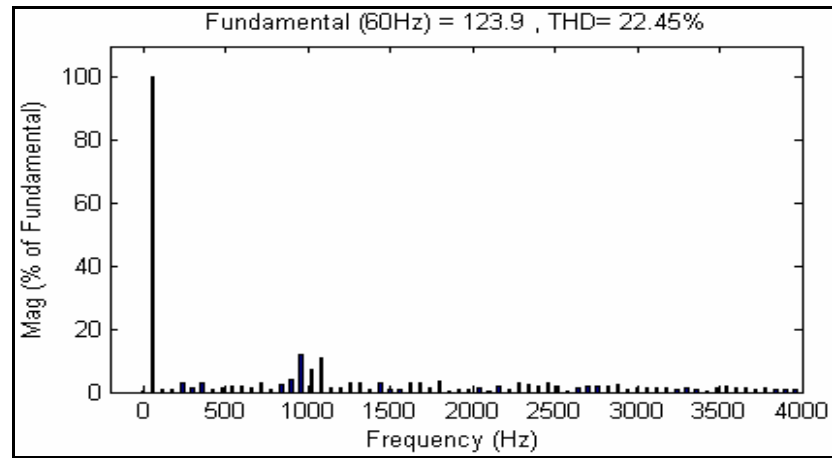


Figure 3.19 Contenu harmonique de la tension de sortie.

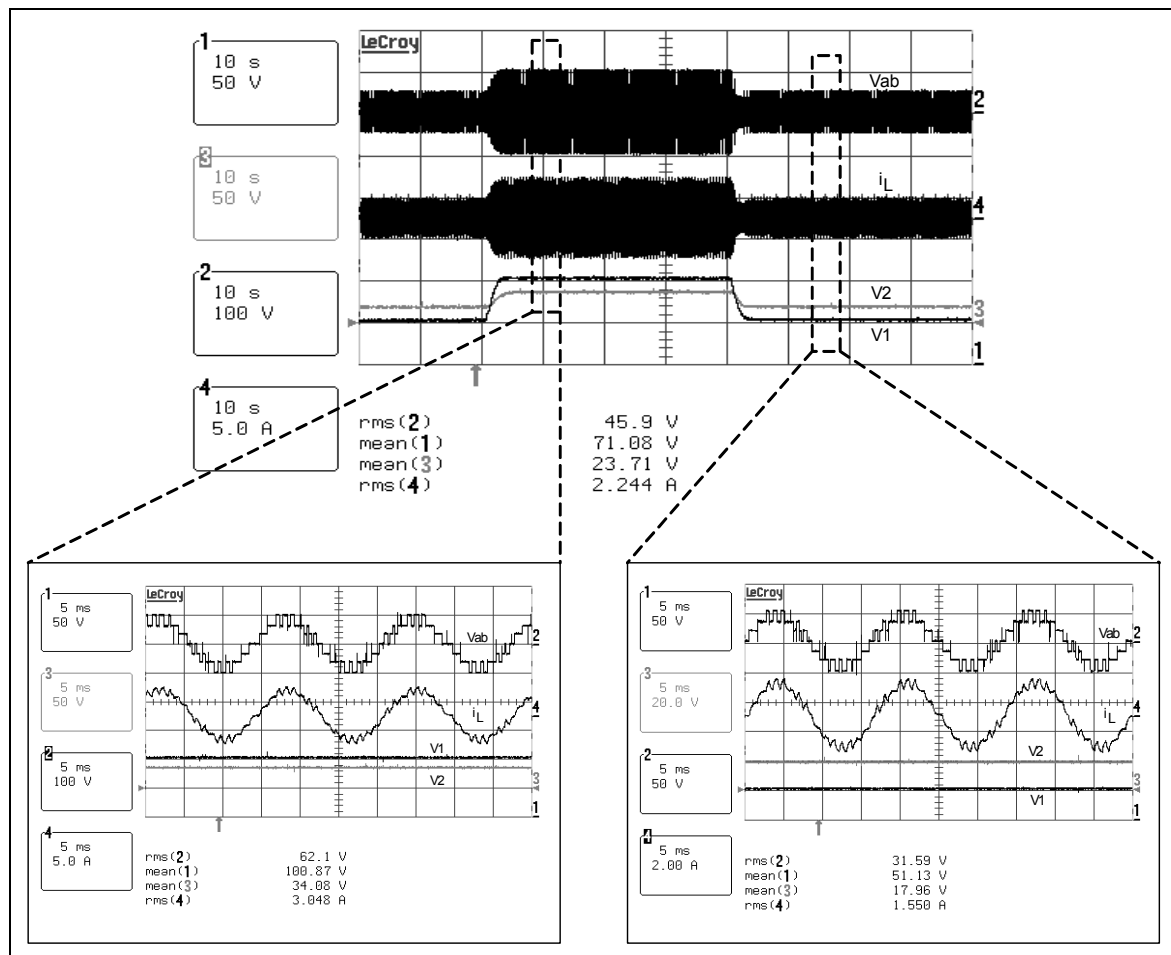


Figure 3.20 Formes d'onde expérimentales lors de la variation de la consigne de la tension.

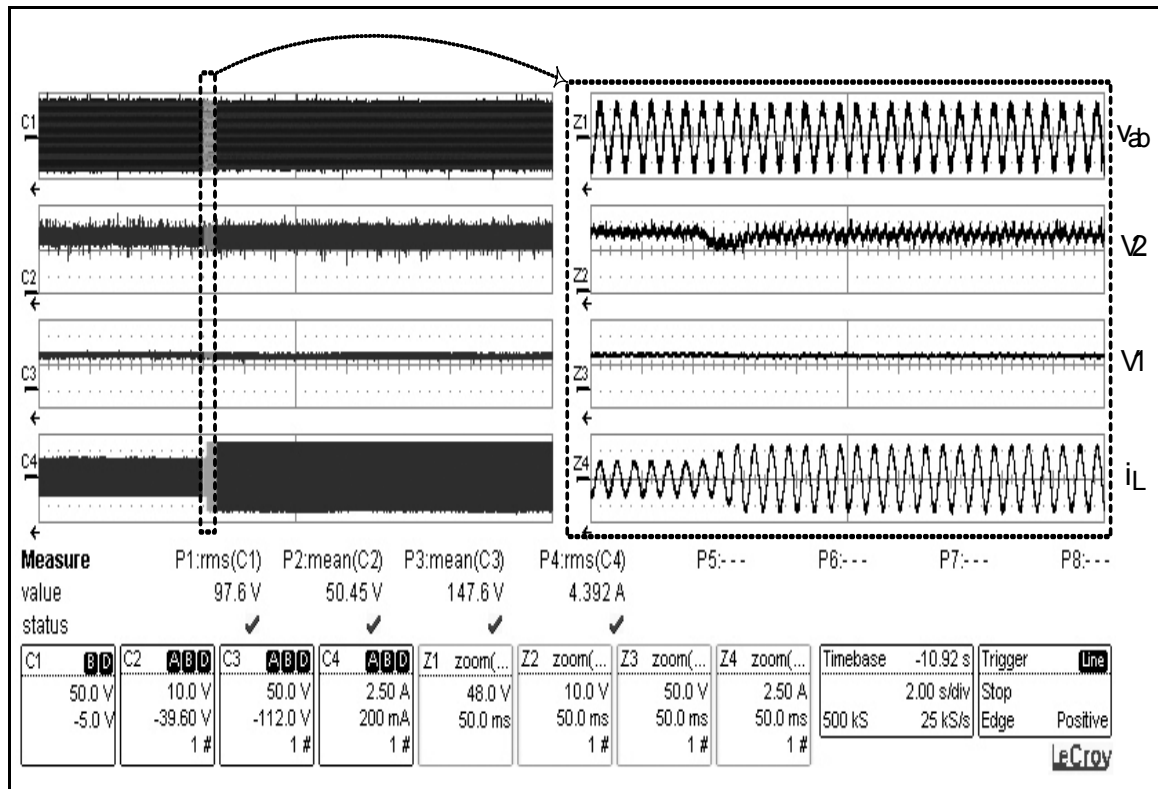


Figure 3.21 Formes d'onde expérimentales lors de la variation de la charge.

3.3 Convertisseur PUC à quinze niveaux

3.3.1 Fonctionnement et modes opératoires

Le convertisseur PUC à quinze niveaux, Ounejjar et Al-haddad (2009), est constitué de huit interrupteurs (voir figure 3.22). Chaque interrupteur ne peut avoir que deux états, à savoir un état où il est bloqué et un autre où il saturé, ce qui permet d'atteindre (2^4) seize états dont deux redondants. Le tableau 3.5 montre les quinze niveaux de tension produits en fonction des états des interrupteurs.

Tableau 3.5 Table de commutation de convertisseur quinze niveaux

Niveau de tension	Combinaison	État des interrupteurs			
		T1	T2	T3	T4
1	V1	1	0	0	0
2	V1-V2+V3	1	0	1	0
3	V1-V3	1	0	0	1
4	V1-V2	1	0	1	1
5	V2	1	1	0	0
6	V3	1	1	1	0
7	V2-V3	1	1	0	1
8	0	1	1	1	1
9	V3-V2	0	0	1	0
10	-V3	0	0	0	1
11	-V2	0	0	1	1
12	V2-V1	0	1	0	0
13	V3-V1	0	1	1	0
14	V2-V3-V1	0	1	0	1
15	-V1	0	1	1	1

3.3.2 Résultats de simulation

Les paramètres utilisés durant la simulation sont : $R=2\Omega$; $L=5\text{mH}$ et $V_1=700\text{V}$. Selon le tableau 3.1, les tensions V_2 et V_3 doivent être égales à $V_2=\frac{3}{7}V_1$ et $V_3=\frac{1}{7}V_1$. La tenue en tension des différents interrupteurs est donnée à la figure 3.23. On remarque que l'interrupteur T1, qui doit supporter toute la tension V_1 , ne commute que deux fois par cycle, alors que l'interrupteur T2, qui commute six fois par cycle, ne doit supporter que $\frac{4}{7}V_1$. Les

interrupteurs qui doivent commuter plus que six fois par cycle ne doivent supporter que

$$\frac{2}{7}V_1 \text{ ou } \frac{1}{7}V_1.$$

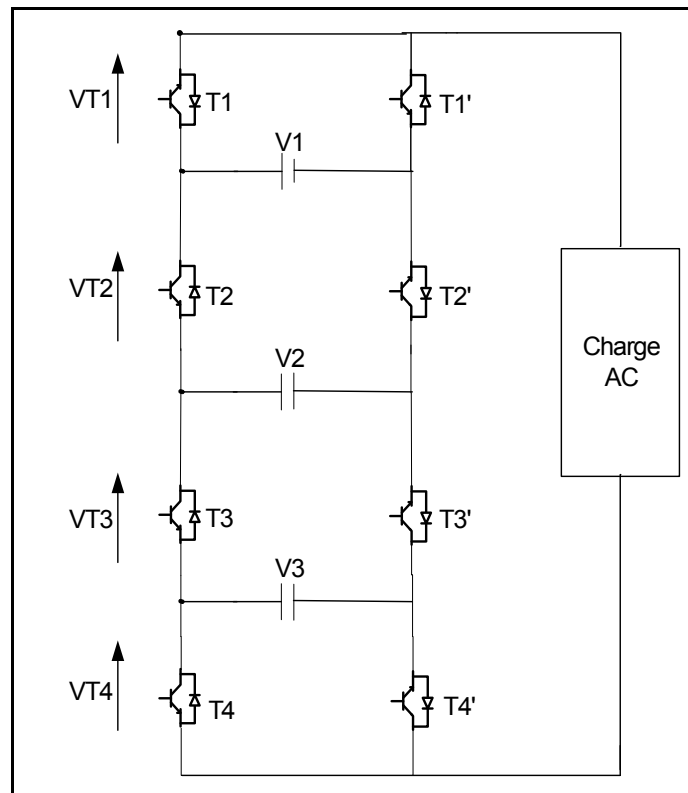


Figure 3.22 Onduleur PUC sans transformateurs à quinze niveaux.

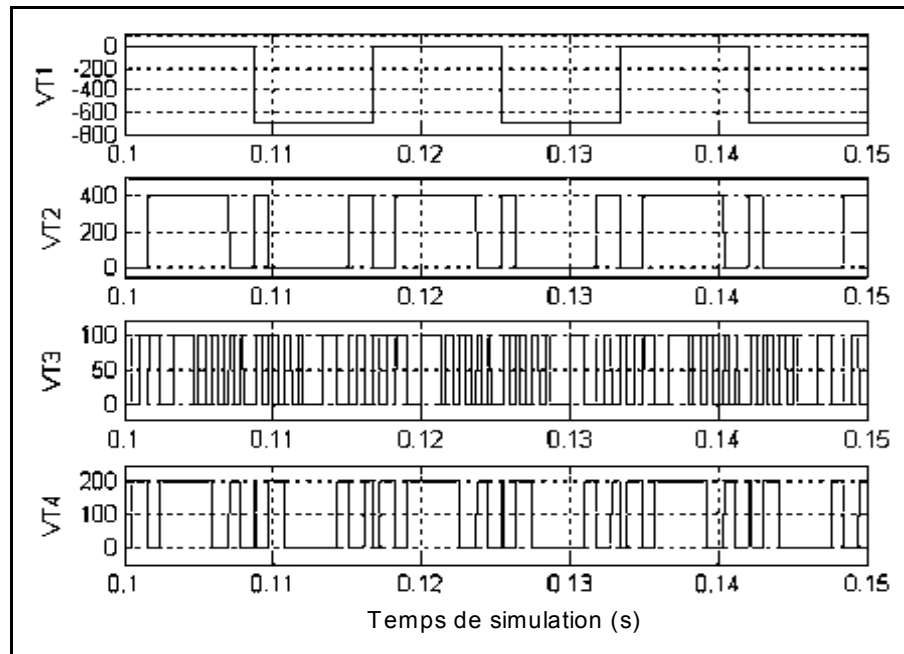


Figure 3.23 Tenue en tension des différents interrupteurs.

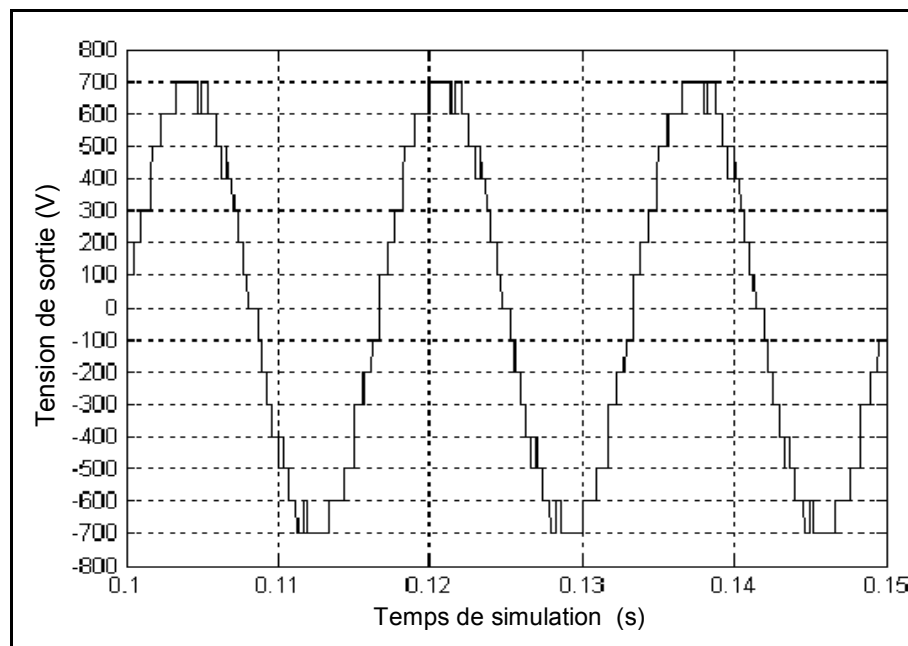


Figure 3.24 Tension de sortie de l'onduleur proposé.

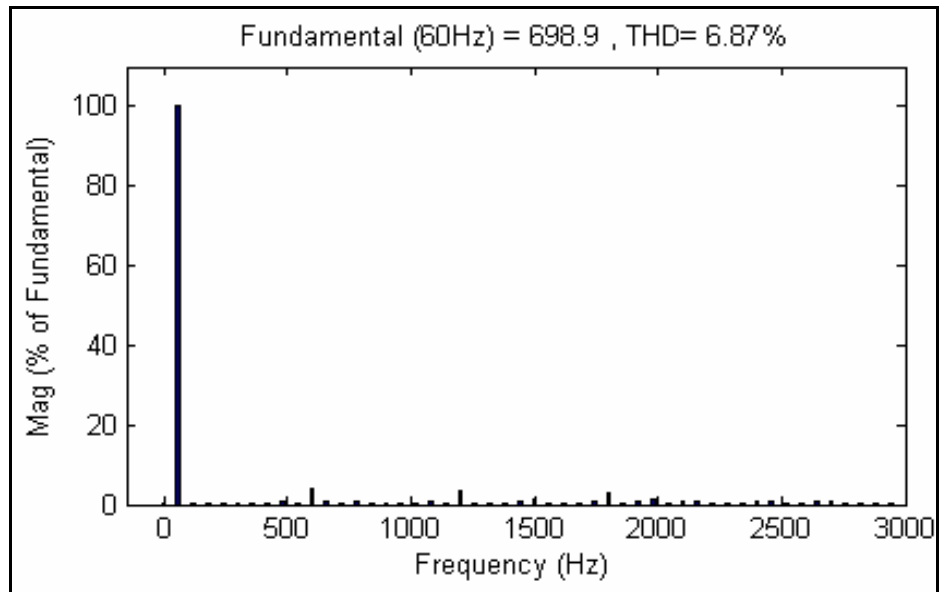


Figure 3.25 Spectre harmonique de la tension de sortie.

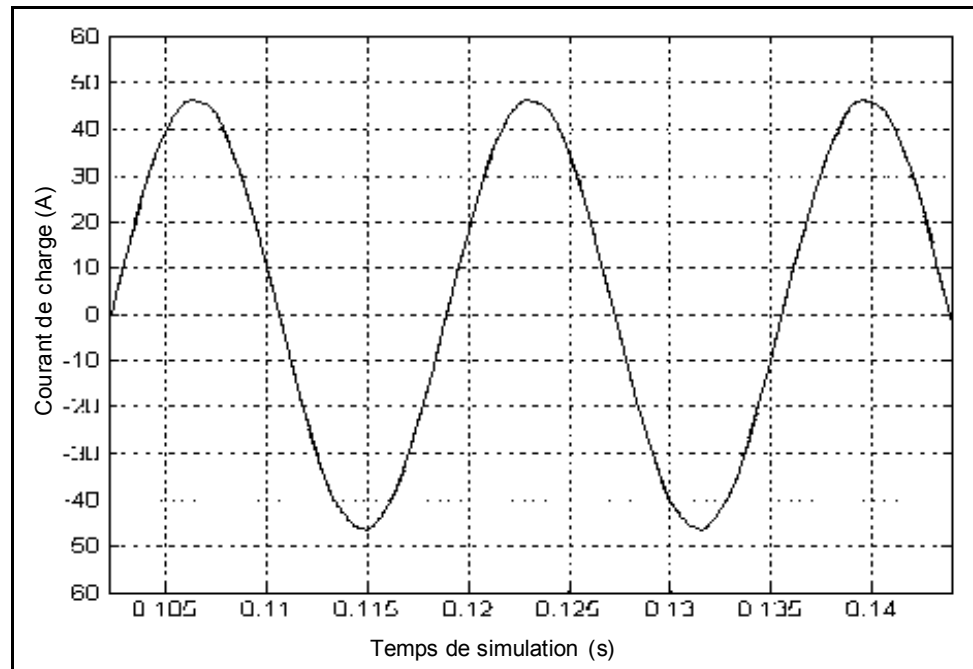


Figure 3.26 Allure du courant de charge.

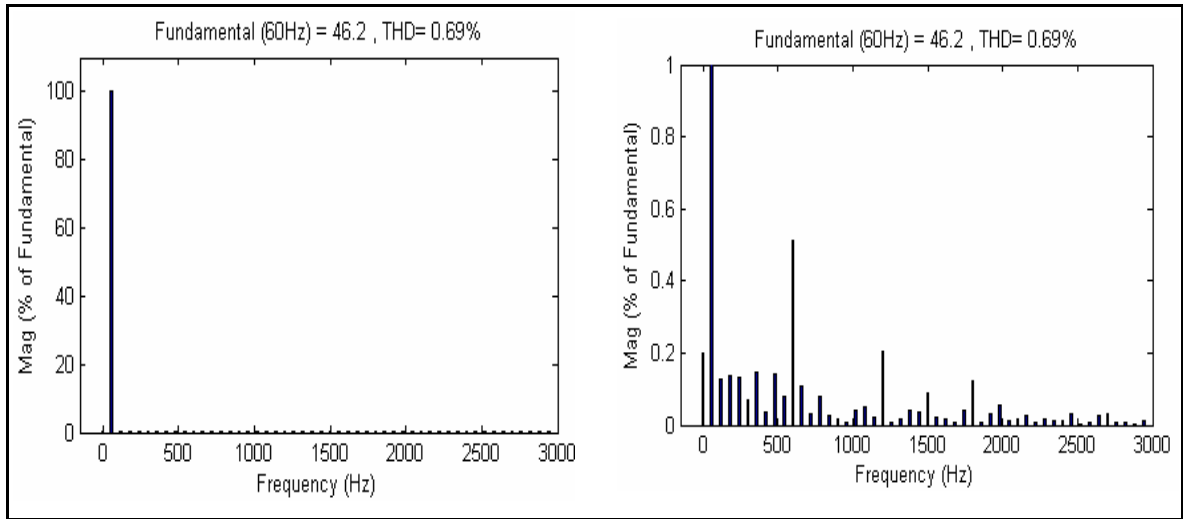


Figure 3.27 Spectre harmonique du courant de charge.

La tension de sortie est formée de quinze niveaux ce qui réduit le THD à 6,87% comme on pourra le constater aux figures 3.24 et 3.25. Ceci résulte sur un courant de charge quasi-sinusoïdal avec un THD très faible au alentour de 0,69% comme le montre les figures 3.26 et 3.27. On remarque que les principaux harmoniques sont centrés autour de la fréquence de modulation qui est aussi basse que 600Hz.

3.4 Conclusion

Une topologie très compétitive non-polluante multiniveaux à cellules en U empilées (PUC) a été présentée dans ce chapitre. Une modulation multiniveaux a été proposée pour le control de la topologie proposée. Les résultats de simulation et expérimentation sont très satisfaisants et ont permis de valider le concept proposé.

CHAPITRE 4

ÉTUDE COMPARATIVE DE LA TOPOLOGIE PUC AVEC D'AUTRES TOPOLOGIES MULTINIVEAUX DE CONVERSION STATIQUE

La topologie PUC, comme toute autre topologie multiniveaux notamment la topologie à point neutre callé par des diodes (NPC), la topologie à capacités flottantes (FC) et la topologie à onduleurs en cascade (OC), présente plusieurs avantages en autre la réduction du stress sur les composants actifs et l'atteinte de très grandes puissances avec une qualité d'onde et une efficacité assez élevées. Dans ce chapitre, une étude comparative avec ces topologies permettra de mettre en valeur les atouts de la topologie proposée.

4.1 Comparaison de la topologie PUC avec la topologie à point neutre callé par des diodes (NPC) et la topologie à capacités flottantes (FC)

La topologie NPC présente plus d'inconvénients que la topologie FC notamment concernant les diodes additionnelles de calage. Par conséquent, l'étude se contentera à la comparaison avec la topologie FC.

Dans un convertisseur FC (e.g. à trois niveaux montré à la figure 4.1 et à quatre niveaux montré à la figure 4.2), la tension nulle ne peut être produite que par la soustraction de la tension de la capacité flottante et de la moitié de la tension du bus DC. Ceci crée une dépendance entre la tension des capacités flottantes et celle du bus DC. Cette dépendance peut être évitée en ajoutant deux interrupteurs afin d'assurer la séquence nulle, ce qui amène à la topologie proposée. Par exemple, à partir du convertisseur FC à trois niveaux, l'ajout de deux interrupteurs résulte sur le convertisseur PUC à sept niveaux illustré la figure 4.3.

Afin de générer sept niveaux, la topologie FC nécessite douze interrupteurs et six capacités alors que la topologie PUC n'en demande que six interrupteurs et deux capacités, ce qui résulte sur une réduction du coût de 200% pour les composants passifs et de 100% pour les composants actifs.

Un autre gain réside dans la réduction de la taille physique du convertisseur, ce qui permet de concevoir des unités de conversions très compactes optimisant l'espace de l'installation.

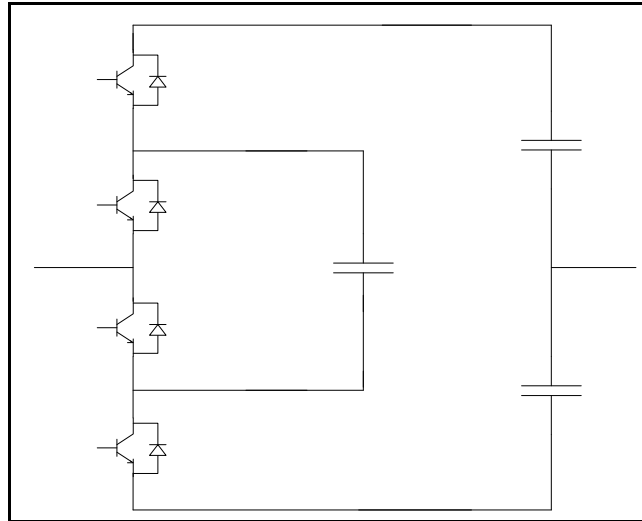


Figure 4.1 Convertisseur FC à trois niveaux.

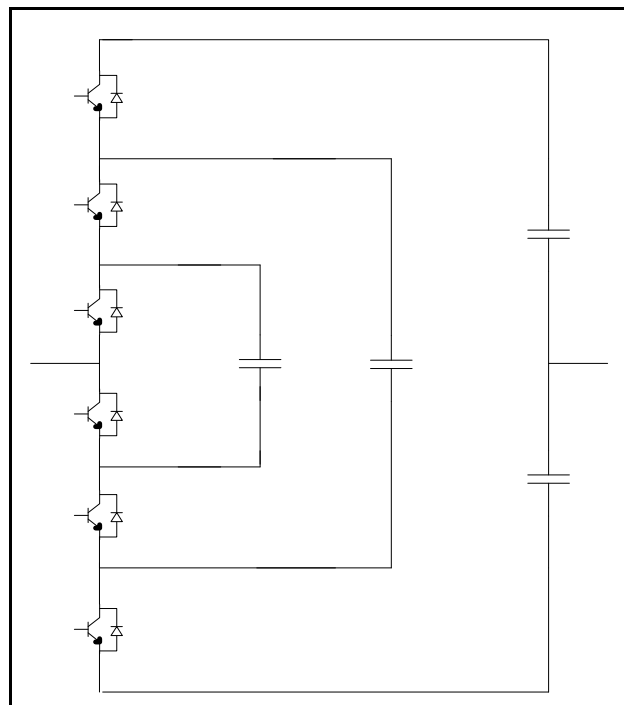


Figure 4.2 Convertisseur FC à quatre niveaux.

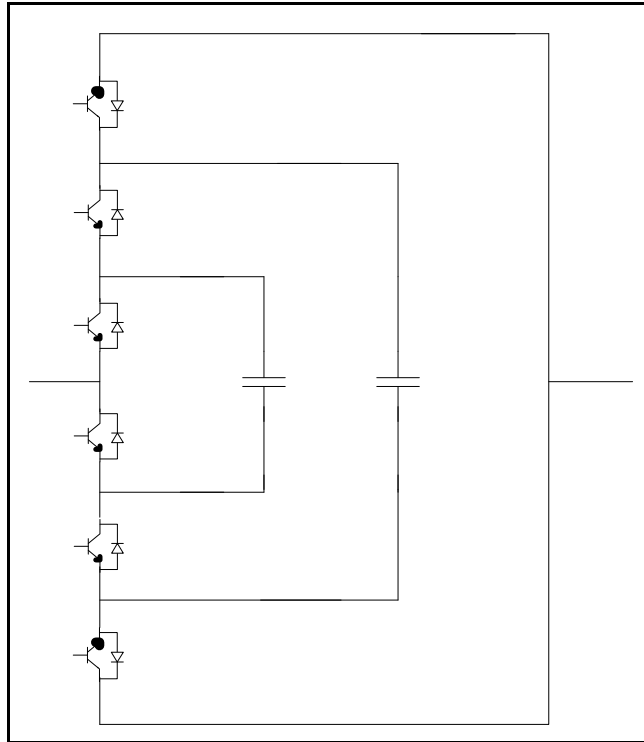


Figure 4.3 Convertisseur PUC à sept niveaux.

Le gain en termes de capacités en fonction du nombre de niveaux de tension peut être donné par l'équation suivante:

$$g_c = (N - \log_2(N + 1)) \times pc \quad (4.1)$$

Où : pc : est le prix unitaire d'une capacité.

N : est le nombre de niveaux de tension désiré

$$\log_2(x) = \frac{\log(x)}{\log(2)} \quad (4.2)$$

Ce gain peut être exprimé en pourcent par l'équation suivante :

$$g_c (\text{en}\%) = 100 \times \frac{N - \log_2(N + 1)}{\log_2(N + 1) - 1} \quad (4.3)$$

Par exemple, pour $N=7$, l'utilisation de la topologie PUC épargnera 4 capacités faisant un gain de 200% tout en réduisant l'encombrement du convertisseur. La figure 4.4 montre l'allure du gain g_c (en %).

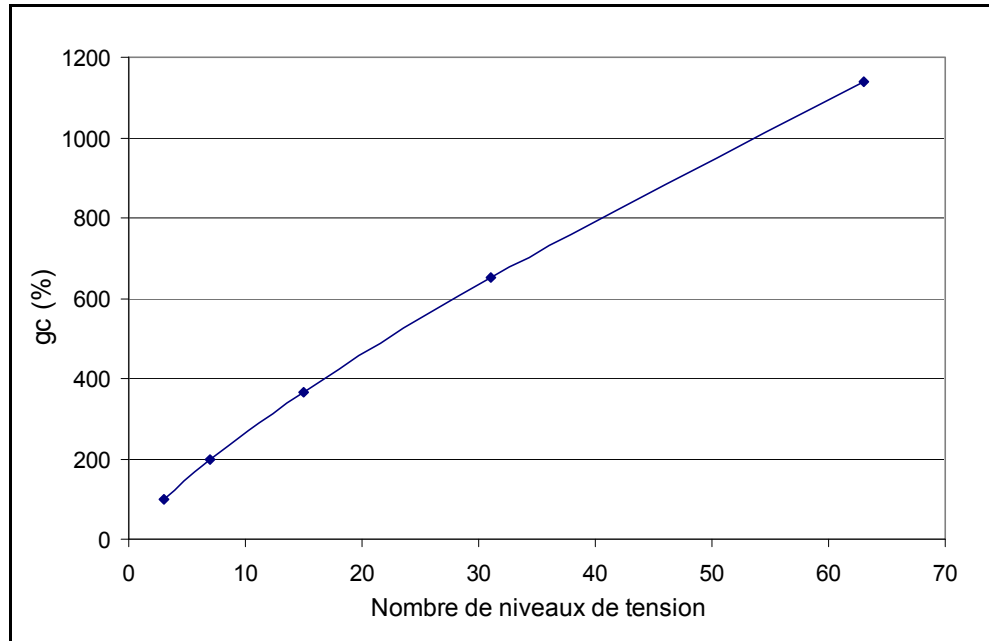


Figure 4.4 Allure du gain en capacités.

Le gain en termes d'interrupteurs en fonction du nombre de niveaux de tension peut être donné par l'équation suivante:

$$g_{sw} = (2 \times (N - 1 - \log_2(N + 1))) \quad (4.4)$$

L'allure de ce gain, comme le montre la figure 4.5, met en retrait l'intérêt de la topologie PUC en termes de réduction de l'encombrement des convertisseurs.

Le nombre de niveaux de tension en fonction du nombre de capacités d'un convertisseur FC peut être donné par l'équation suivante :

$$N = N_c + 1 \quad (4.5)$$

Tandis que celui d'un convertisseur PUC peut se mettre sous la forme suivante :

$$N = 2^{N_c+1} - 1 \quad (4.6)$$

Le gain en termes de niveaux de tension en fonction du nombre de capacités se déduit en faisant la soustraction de l'équation (4.5) de l'équation (4.6), ce qui mène à l'équation suivante :

$$g_q = 2^{N_c+1} - N_c - 2 \quad (4.7)$$

Par conséquent, l'utilisation de la topologie PUC aux dépens de la topologie FC permet d'améliorer la tension de sortie, avec un surplus de niveaux de tension égal à :

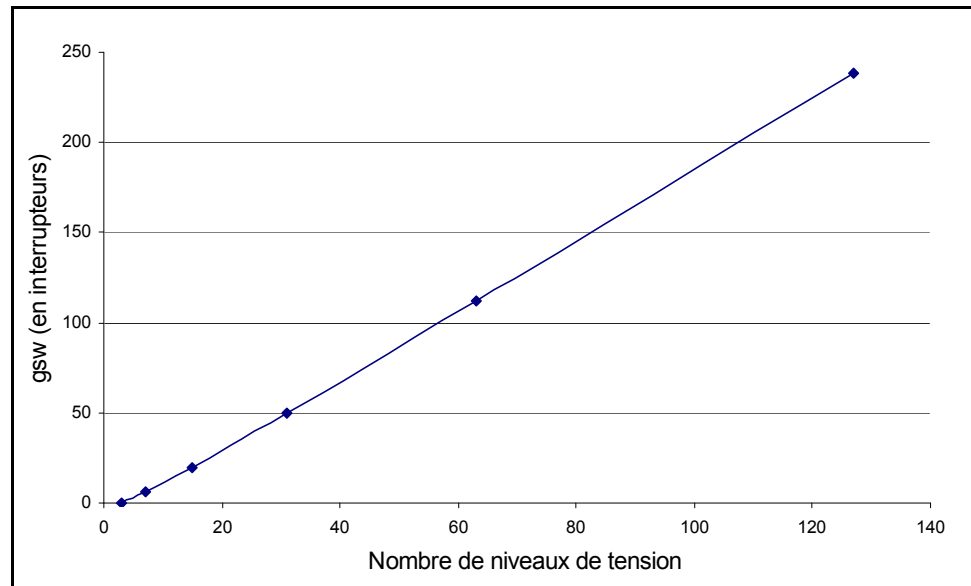


Figure 4.5 Allure du gain en interrupteurs.

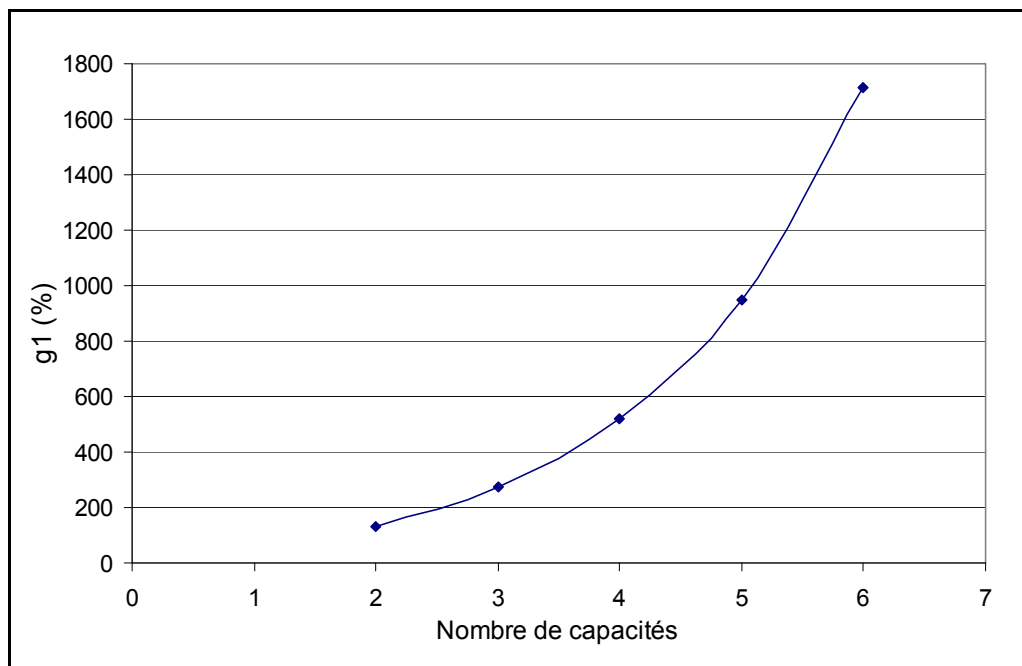


Figure 4.6 Évolution du gain g_1 .

$$g_1 = 100 \times \frac{2^{N_c+1} - N_c - 2}{N_c + 1} \% \quad (4.8)$$

L'évolution de gain est présentée à la figure 4.6. Ainsi, pour un nombre de capacités égal à trois ($N_c=3$), le choix de la topologie PUC aux dépens de la topologie FC permet d'améliorer la tension de sortie avec onze niveaux additionnels.

4.2 Comparaison de la topologie PUC avec la topologie à onduleurs en cascade (OC)

La figure 4.7 montre un convertisseur à onduleurs en cascade classique à sept niveaux. Afin de produire le même nombre de niveaux de tension, un convertisseur à onduleurs en cascade hybride utilisera moins de composants passifs et actifs comme le montre la figure 4.8 où E_2 est égale au tiers de E_1 . Le convertisseur PUC utilisera moins de composants actifs que le convertisseur OC hybride comme présenté à la figure 4.9.

Pour un convertisseur OC classique, le nombre de niveaux de tension en fonction du nombre de capacités peut être écrit comme suit :

$$N = 2N_c + 1 \quad (4.9)$$

Où N_c est le nombre de capacités.

Comme exemple, si le nombre de capacités est deux ($N_c=2$), alors le convertisseur OC classique produit une tension de sortie à cinq niveaux ($N=5$).

Par conséquent, pour un nombre de capacités donné, le gain en termes du surplus de niveaux de tension peut être écrit comme suit :

$$g_{qh} = 2^{N_c+1} - 2N_c - 2 \quad (4.10)$$

Ce gain peut se mettre en pourcent, alors il aura la forme suivante :

$$g_2 = 100 \times \frac{2^{N_c+1} - 2N_c - 2}{2N_c + 1} \% \quad (4.11)$$

Le tableau 4.1 montre quelques valeurs du gain g_{qh} , alors que la figure 4.10 présente l'évolution du gain g_2 .

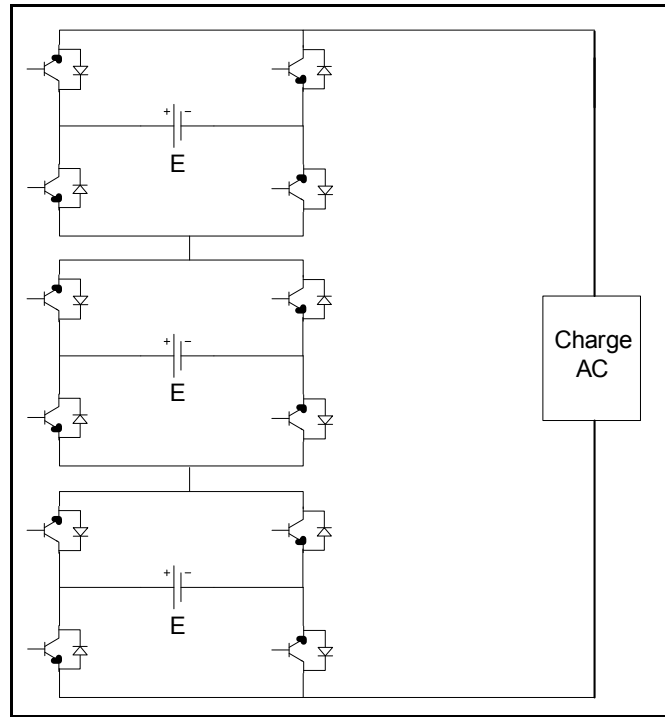


Figure 4.7 Convertisseur OC à sept niveaux.

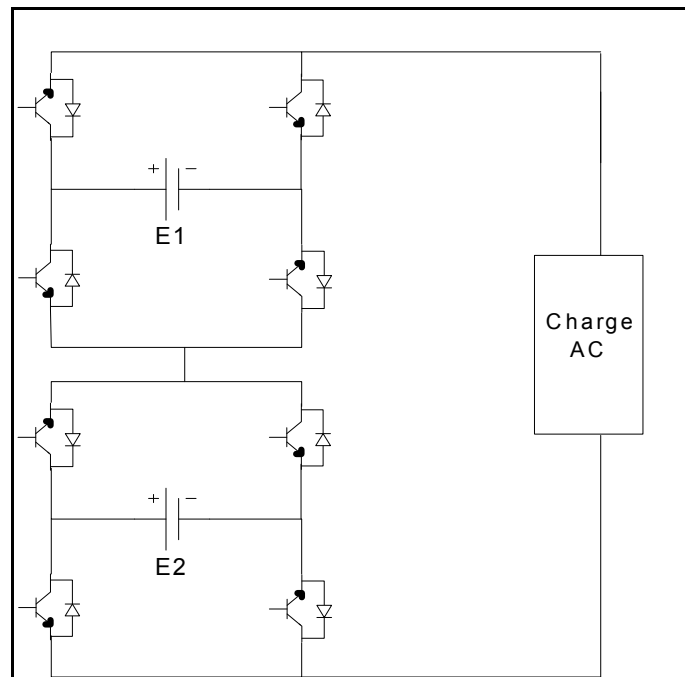


Figure 4.8 Convertisseur OC hybride à sept niveaux.

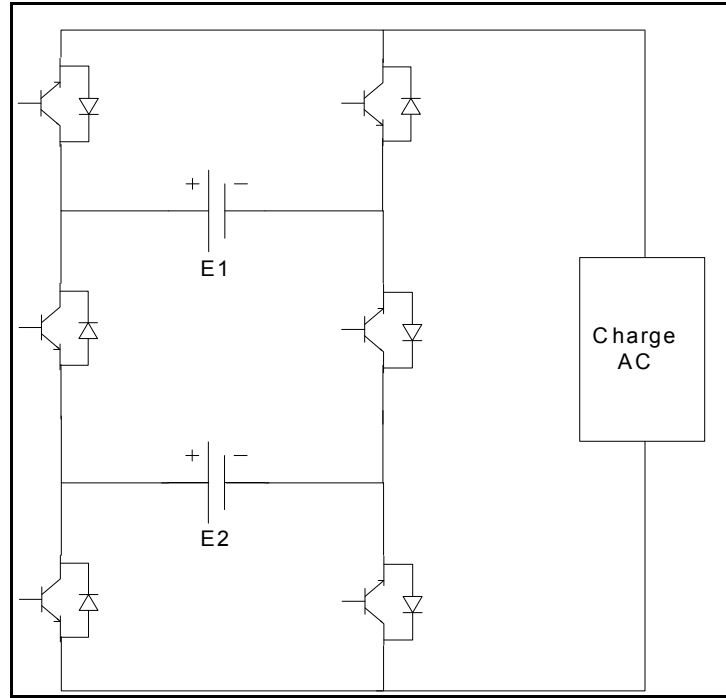


Figure 4.9 Convertisseur PUC à sept niveaux.

Inversement, pour un nombre de niveaux de tension donné, le gain en termes de capacités épargnées peut être donné par la relation suivante :

$$g_{ch} = \left(\frac{N+1}{2} - \log_2(N+1) \right) \times pc \quad (4.12)$$

Où 'pc' est le prix unitaire d'une capacité.

Si, par exemple, on choisit la topologie OC classique pour fabriquer un convertisseur à 31 niveaux, le coût de onze capacités sera perdue ce qui représente une perte de 275%.

Dans le cas du convertisseur OC hybride, le nombre de niveaux de tension produit en fonction du nombre d'interrupteurs peut être donné par l'équation suivante :

$$N = 2^{\frac{N_{sw}}{4} + 1} - 1 \quad (4.13)$$

Où N_{sw} est le nombre d'interrupteurs.

Pour un nombre donné d'interrupteurs, le gain en termes de niveaux de tension s'écrit comme suit:

$$g_{qhh} = 2^{\frac{N_{sw}}{2}} - 2^{\frac{N_{sw}}{4}+1} \quad (4.14)$$

Ce gain peut être exprimé en pourcent par l'équation (4.15).

Tableau 4.1 Gain en niveaux de tension en fonction du nombre de capacités

N_c	N (topologie OC)	N (topologie PUC)	g_{qh}
1	3	3	0
2	5	7	2
3	7	15	8
.	.	.	.
.	.	.	.
n	$2.n+1$	$2^{n+1}-1$	$2^{n+1}-2.n-2$

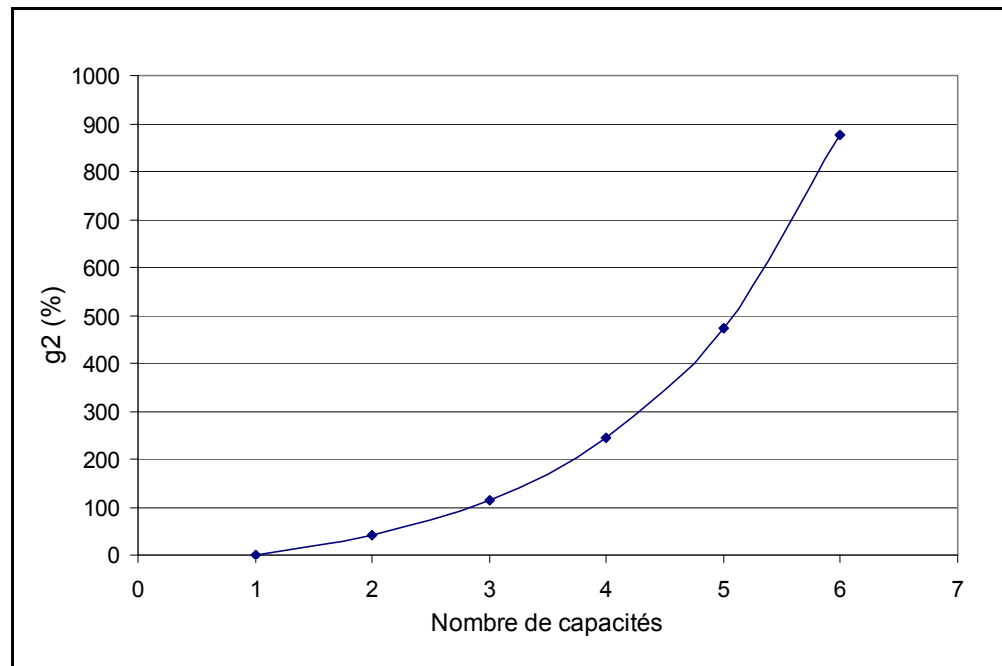


Figure 4.10 Évolution du gain en capacités.

$$g_3 = 100 \times \frac{2^{\frac{N_{sw}}{2}} - 2^{\frac{N_{sw}+1}{4}}}{2^{\frac{N_{sw}+1}{4}} - 1} \% \quad (4.15)$$

L'évolution de ce gain est donnée à la figure 4.11. Par exemple, pour huit interrupteurs ($N_{sw}=8$), l'utilisation de la topologie PUC contre la topologie OC hybride permet d'avoir huit niveaux de tension additionnels ($g_{qhh}=8$).

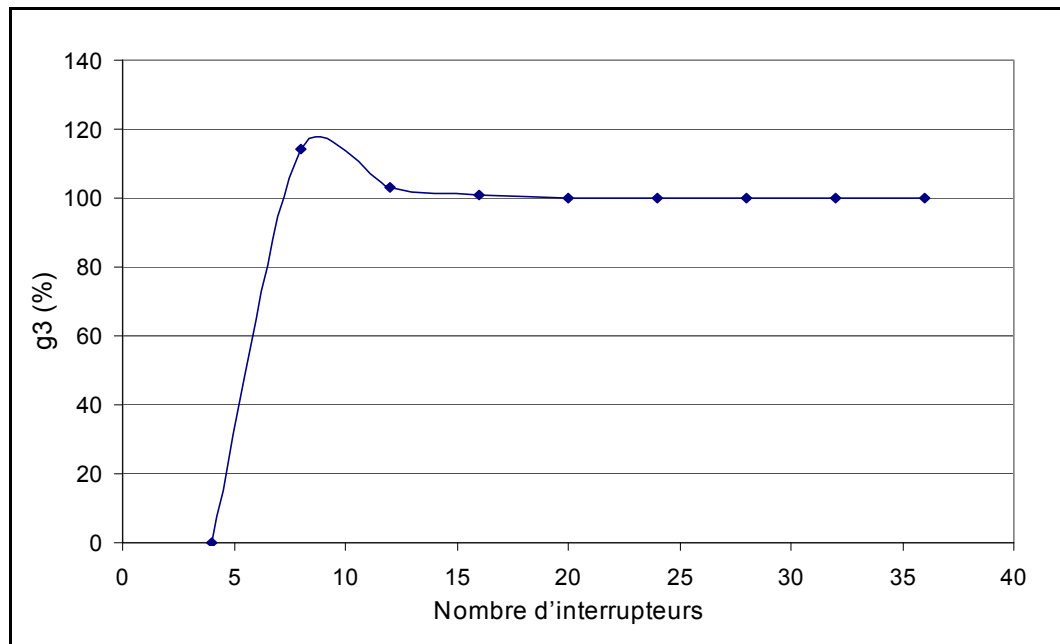


Figure 4.11 Allure du gain en interrupteurs.

4.3 Comparaison avec des topologies proposées dans des brevets américains d'invention (US Patents)

Plusieurs inventeurs proposent des topologies intéressantes. Toutefois, ces propositions restent toujours dans les trois familles citées ci-dessus. Le tableau 4.2 dresse une comparaison avec quelques une de ces inventions. On notera la réduction considérable du coût et de l'encombrement de la topologie PUC.

Tableau 4.2 Comparaison de la topologie PUC avec des topologies proposées dans des brevets américains

Topologie	NPC classique	NPC avancé	OC classique	OC hybride	PUC
Numéro du brevet US	6031738 Lipo et Sinha (2000)	6459596 Corzine (2002)	5933336 Duba, <i>et al.</i> (1999)	6005788 Lipo et Manjrekar (1999)	Déposée en 2008
Capacités	14	14	14	3	3
Gain (%)	366,67	366,67	366,67	0	
Diodes de calage	26	28	0	0	0
Interrupteurs	28	26	28	12	8
Gain (%)	250	225	250	50	

4.4 Conclusion

Une étude comparative a été présentée dans ce chapitre. Elle a permis de mettre en valeur la topologie proposée. On remarque de très grands gains par rapport aux topologies concurrentes notamment en termes de coût et d'encombrement. Les convertisseurs de la topologie PUC sont de ce fait moins chers très compacts et très optimisés.

CHAPITRE 5

COMMANDE BASÉE SUR LA MODÉLISATION MOYENNE DES REDRESSEURS DE LA TOPOLOGIE PUC

Dans le but de réduire la répercussion sur le réseau électrique et d'assurer une grande efficacité énergétique nous allons conjuguer la topologie PUC à une technique de commande basée sur le concept de la modélisation moyenne, Ounejjar et Al-Haddad (2008).

5.1 Redresseur PUC à sept niveaux

5.1.1 Modélisation moyenne

En se basant sur les notations de la figure 5.1, sachant que les interrupteurs T_i et T_i' fonctionnent complémentirement et en notant par « S_i » la fonction de commutation de l'interrupteur i ($i=\{1, 2, 3\}$) qui est définit par:

$$S_i = \begin{cases} 1 & \text{si } T_i \text{ est conducteur} \\ 0 & \text{si } T_i \text{ est bloqué} \end{cases} \quad (5.1)$$

On pourra alors écrire:

$$\begin{cases} V_{aa1} = -(1 - S_1) \times V_1 \\ V_{a1a2} = (1 - S_2)(V_1 - V_2) \\ V_{a2b} = (1 - S_3) \times V_2 \end{cases} \quad (5.2)$$

Et :

$$\begin{cases} i_1 = S_1 \times i_s \\ i_2 = S_2 \times i_s \\ i_3 = S_3 \times i_s \end{cases} \quad (5.3)$$

En faisant la somme de V_{aa1} , V_{a1a2} et V_{a2b} on trouve:

$$V_{ab} = V_{aa1} + V_{a1a2} + V_{a2b} = -(S_2 - S_1).V_1 - (S_3 - S_2).V_2 \quad (5.4)$$

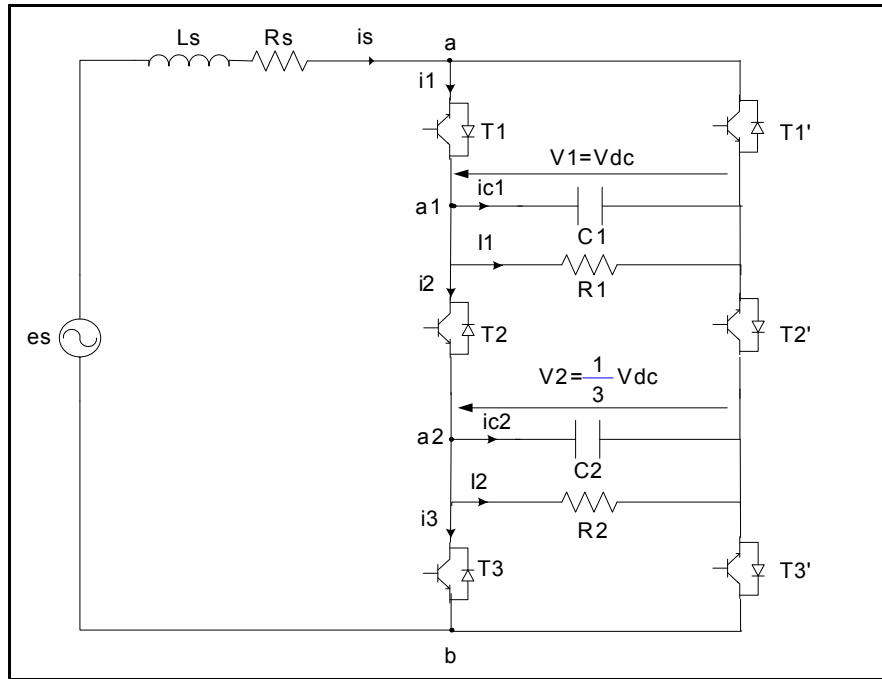


Figure 5.1 Redresseur PUC à sept niveaux.

En appliquant la loi de Kirchhoff au nœud a1, on peut écrire:

$$i1 = i2 + ic1 + I_1 \quad (5.5)$$

$ic1$ et I_1 sont le courant dans la capacité $C1$ et le courant de charge correspondant.

D'où:

$$ic1 = C1 \cdot \frac{dV1}{dt} = i1 - i2 - I_1 \quad (5.6)$$

On en conclut finalement:

$$\frac{dV1}{dt} = \frac{(S1 - S2) \cdot is}{C1} - \frac{I_1}{C1} \quad (5.7)$$

De même, en appliquant la loi de Kirchhoff au nœud a2, on peut écrire:

$$i2 = i3 + ic2 + I_2 \quad (5.8)$$

D'où:

$$\frac{dV2}{dt} = \frac{(S2 - S3) \cdot is}{C2} - \frac{I_2}{C2} \quad (5.9)$$

L'équation à l'entrée du redresseur est:

$$V_{ab} = -R_s \cdot is - L_s \frac{dis}{dt} + e_s \quad (5.10)$$

En comparant les équations (5.4) et (5.10), on peut conclure que:

$$\frac{di_s}{dt} = \frac{e_s - R_s i_s + (S_2 - S_1).V_1 + (S_3 - S_2).V_2}{L_s} \quad (5.11)$$

Notons par d_1 , d_2 et d_3 les rapports cycliques des interrupteurs T1, T2 et T3 respectivement donnés par:

$$\begin{cases} d_1 = \frac{1}{T_s} \int_0^{T_s} S_1 dt \\ d_2 = \frac{1}{T_s} \int_0^{T_s} S_2 dt \\ d_3 = \frac{1}{T_s} \int_0^{T_s} S_3 dt \end{cases} \quad (5.12)$$

Où T_s est la période de modulation.

Partant de l'exemple de la figure 5.2, on peut déduire que : $d_i = \frac{t_2}{T_s}$.

Si $t_2 = T_s$, alors S_i est égale à 1 sur toute la période T_s , alors que si $t_2 = 0$, alors S_i est égale à 0 sur toute la période T_s . Dans ces deux cas particuliers $d_i = S_i$. Généralement $d_i = \frac{t_2}{T_s} \neq S_i$.

À partir de la figure 5.2, on peut écrire :

$$\bar{I} = \frac{1}{T_s} \int_0^{T_s} i_s dt = \frac{1}{T_s} (T_s . I_1) + \frac{1}{T_s} \left((T_s - t_1) . \frac{I_2 - I_3}{2} \right) + \frac{1}{T_s} \left(t_1 . \frac{I_3 - I_1}{2} + (T_s - t_1) (I_3 - I_1) \right) \quad (5.13)$$

En considérant les trois aires suivantes :

$A_1 = T_s . I_1$ Surface en gris foncé de la figure 5.2.

$A_2 = (T_s - t_1) . \frac{I_2 - I_3}{2}$ Surface en gris clair la figure 5.2.

$A_3 = t_1 . \frac{I_3 - I_1}{2} + (T_s - t_1) (I_3 - I_1)$ Surface hachurée en gris clair la figure 5.2

On suppose que : $A_1 \gg (A_2 + A_3)$ (5.14)

Ce qui est largement justifié par la faible ondulation du courant.

Ce qui amène à considérer que le courant soit constant sur la période de modulation. Ceci nous permet d'écrire :

$$\frac{1}{T_s} \int_0^{T_s} S_i . i_s . dt = \frac{i_s}{T_s} \int_0^{T_s} S_i . dt = i_s . d_i \quad (5.15)$$

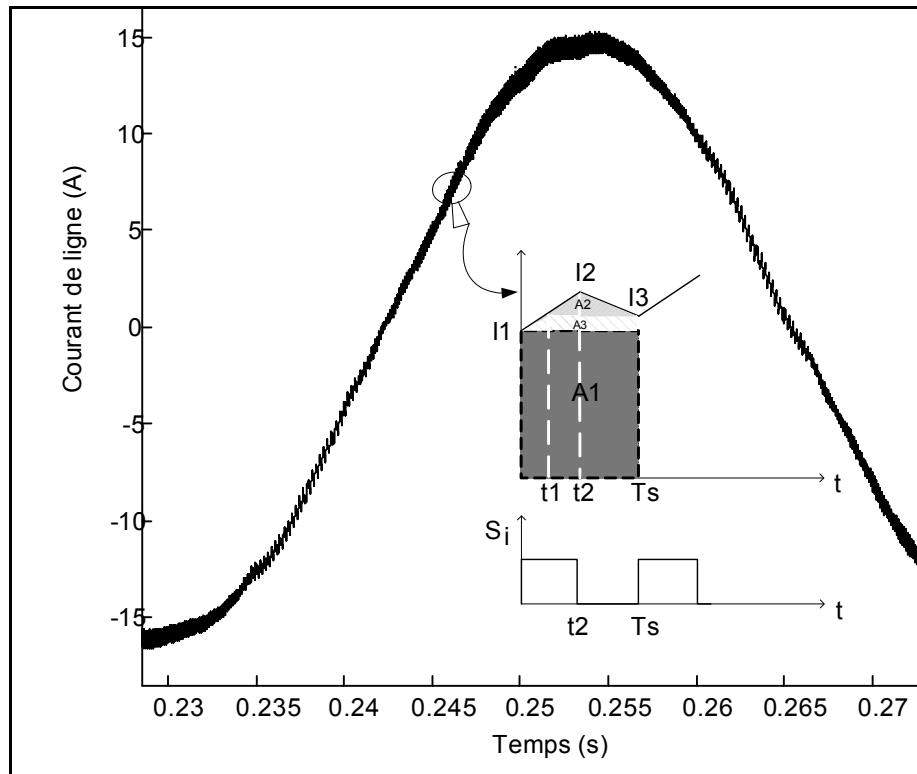


Figure 5.2 Courant obtenu par modulation.

Notons les variables d'états du système réseau-convertisseur-charge par:

$$x_1 = i_s, x_2 = V1 \text{ et } x_3 = V2$$

L'équation d'état du système devient:

$$\begin{cases} \frac{dx_1}{dt} = \frac{e_s - R_s x_1 + (d_2 - d_1)x_2 + (d_3 - d_2)x_3}{L_s} \\ \frac{dx_2}{dt} = \frac{(d_1 - d_2)x_1}{C_1} - \frac{I_1}{C_1} \\ \frac{dx_3}{dt} = \frac{(d_2 - d_3)x_1}{C_2} - \frac{I_2}{C_2} \end{cases} \quad (5.16)$$

Considérant les entrées suivantes:

$$u_1 = d_1, u_2 = d_2 \text{ et } u_3 = d_3$$

Le modèle du système réseau-convertisseur-charge peut alors se mettre sous la forme matricielle suivante:

$$\boxed{\frac{dX}{dt} = F(X) + G(X).U + C} \quad (5.17)$$

Où :

$$X = \begin{bmatrix} x_1 \\ x_2 \\ x_3 \end{bmatrix}, F(X) = \begin{bmatrix} -R_s x_1 \\ L_s \\ 0 \\ 0 \end{bmatrix}, G(X) = \begin{bmatrix} \frac{-x_2}{L_s} & \frac{x_2 - x_3}{L_s} & \frac{x_3}{L_s} \\ \frac{x_1}{C1} & \frac{-x_1}{C1} & 0 \\ 0 & \frac{x_1}{C2} & \frac{-x_1}{C2} \end{bmatrix}, U = \begin{bmatrix} u_1 \\ u_2 \\ u_3 \end{bmatrix} \text{ et } C = \begin{bmatrix} \frac{e_s}{L_s} \\ \frac{-I_1}{C1} \\ \frac{-I_2}{C2} \end{bmatrix}$$

Vu que le déterminant de G est nul, et vu que nous pouvons éliminer soit la variable x_2 ou bien x_3 du fait qu'elles servent à générer la référence de x_1 . Nous supposons alors que:

$$u_1 + u_2 + u_3 = 1.5 \quad (5.18)$$

Vu que les entrées u_1 , u_2 et u_3 varient entre 0 et 1, nous avons choisit de les centrer dans leur plage de variation ce qui justifie le choix de l'équation (5.18).

Appliquons une loi de commande linéaire du type proportionnel-intégral (PI) à chaque sous-système:

$$\begin{cases} u_{11} = -(x_{1ref} - x_1) \left(K_{p11} + \frac{K_{i11}}{s} \right) \\ u_{21} = -(x_{2ref} - x_2) \left(K_{p21} + \frac{K_{i21}}{s} \right) \\ u_{31} = -(x_{3ref} - x_3) \left(K_{p31} + \frac{K_{i31}}{s} \right) \end{cases} \quad (5.19)$$

La référence de la variable x_2 sera la consigne de tension de sortie voulue, alors que celle de x_3 sera le tiers de celle de x_2 . La référence de la variable x_1 sera la somme de u_{21} et u_{31} .

Le vecteur entrée est alors donné par:

$$\begin{bmatrix} u_1 \\ u_2 \\ u_3 \end{bmatrix} = \begin{bmatrix} \frac{-Ls}{3x_3} & \frac{-(-2x_3 + x_2)C1}{3x_1x_3} & \frac{1}{3} \\ \frac{-Ls}{3x_3} & \frac{-(x_2 + x_3)C1}{3x_1x_3} & \frac{1}{3} \\ \frac{2Ls}{3x_3} & \frac{(2x_2 - x_3)C1}{3x_1x_3} & \frac{1}{3} \end{bmatrix} \begin{bmatrix} u_{11} + \frac{R_s x_1 - e_s}{L_s} \\ u_{31} + \frac{I_2}{C2} \\ 1.5 \end{bmatrix} \quad (5.20)$$

Le schéma de la technique proposée est donné à la figure 5.3.

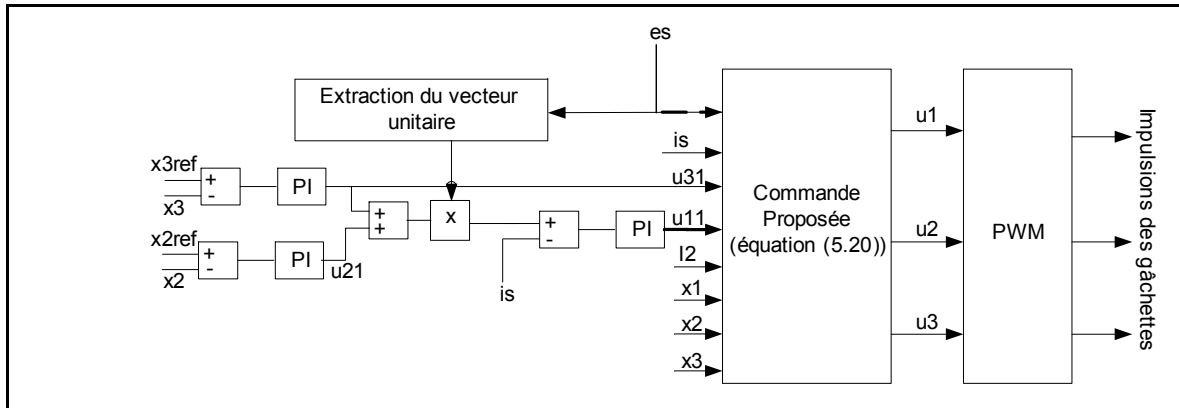


Figure 5.3 Technique de commande proposée.

5.1.2 Résultats de simulation

Les paramètres de simulation sont: $R_s=0,2\Omega$; $L_s=3\text{mH}$. À l'instant $t=4\text{s}$, on fait varier la résistance de charge du bus principal de 40Ω à 80Ω celle du bus auxiliaire reste à 80Ω . La tension du réseau est maintenue à 30V efficace. La fréquence de modulation est à peine 600Hz . La simulation a été performée dans l'environnement Simulink en utilisant SimPowerSystems du logiciel Matlab.

On remarque que les tensions de sortie restent bien régulées et se maintiennent après un régime transitoire à leurs valeurs de référence respectives à savoir 60V et 20V . La tension du bus auxiliaire étant régulée au tiers de celle du bus principal comme le montre la figure 5.4. Sur cette figure, un agrandissement permet de bien visualiser les régimes transitoires.

La tension du réseau est maintenant fixée à 50V efficace alors que les tensions des bus DC sont commandées à 90V et 30V . La tension du bus auxiliaire étant régulée au tiers de celle du bus principal. La figure 5.5 montre les allures de la tension du réseau, de la tension à l'entrée du redresseur V_{ab} , du courant de ligne i_s et des tensions des bus DC V_1 et V_2 . On remarque que ces deux dernières suivent bien leurs consignes. La tension de sortie V_{ab} est constituée de sept niveaux ce qui résulte sur un courant à faible THD de $24,32\%$ comme le montre la figure 5.6.a. L'allure des entrées u_1 , u_2 et u_3 est reporté à la figure 5.6.b.

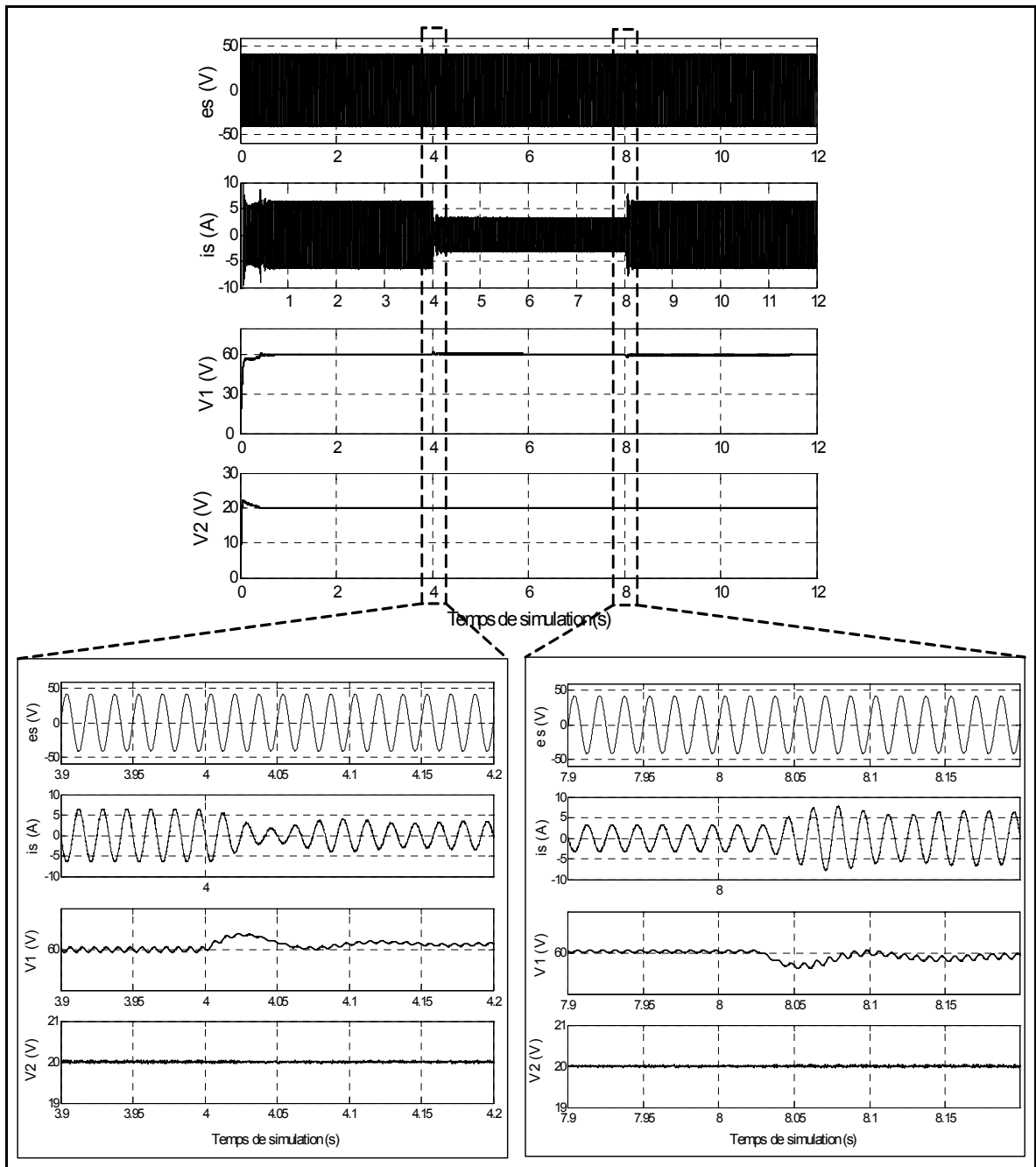


Figure 5.4 Formes d'onde lors de la variation de la charge.

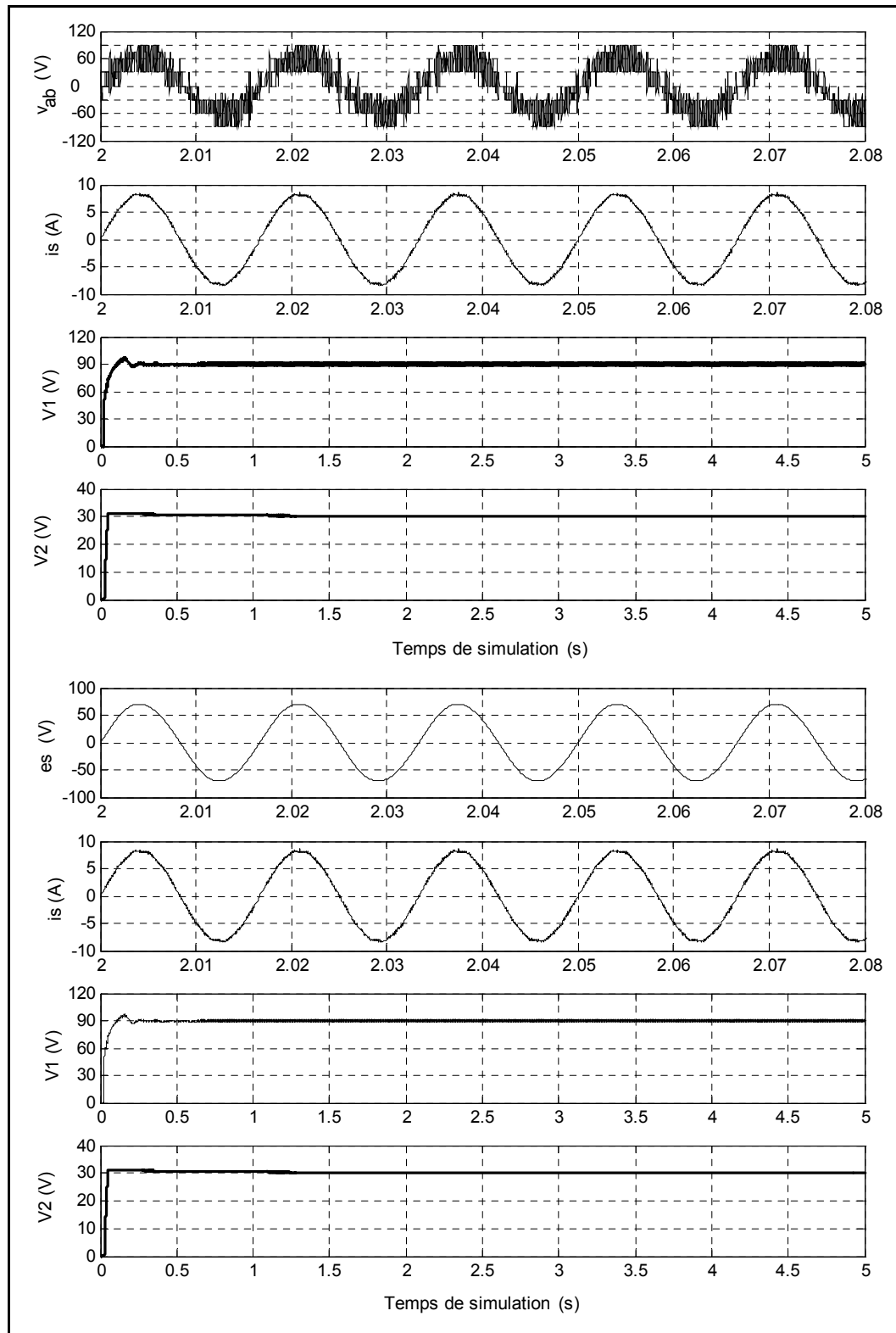
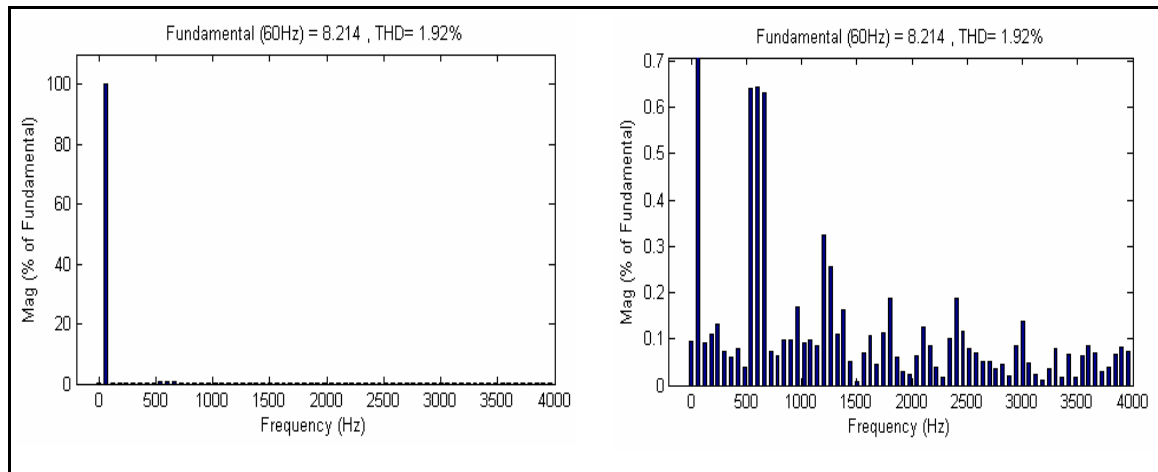
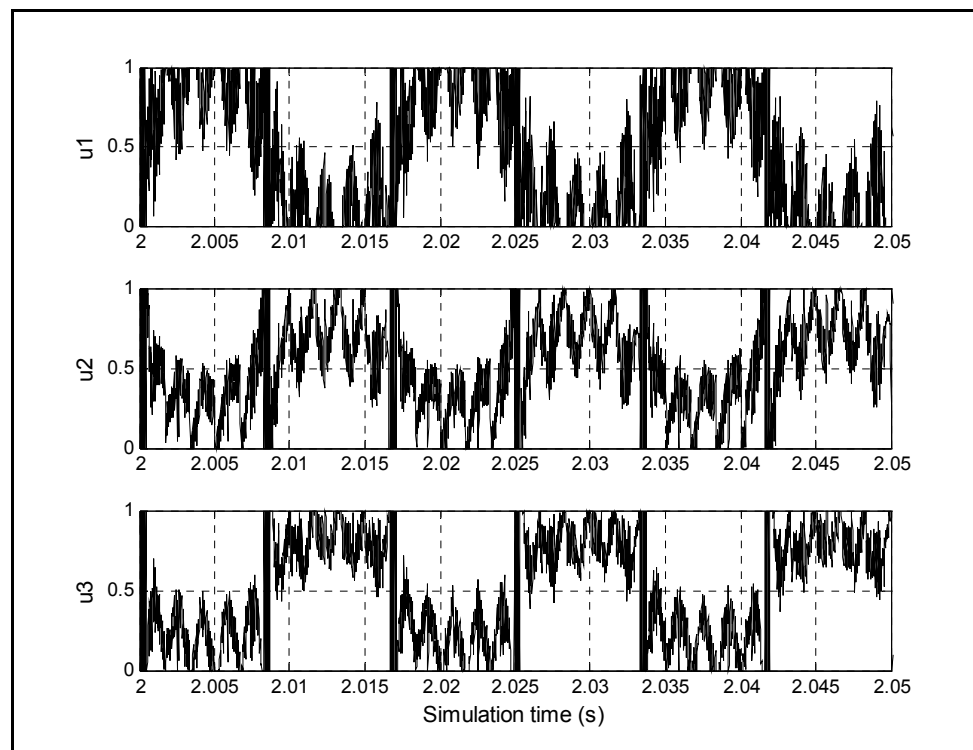


Figure 5.5 Évolution des tensions et du courant de ligne.



(a)



(b)

Figure 5.6 Spectre harmonique du courant de ligne et allure des rapports cycliques.

5.1.3 Validation expérimentale des résultats de simulation

Le montage d'expérimentation est présenté à la figure 5.7. Comme expliqué au paragraphe 3.2.3.2, l'outil Real-Time-Workshop (RTW) de Matlab est utilisé pour générer le code C du fichier Simulink, qui est ensuite envoyé au kit DS1103 de dSpace. Ce dernier envoie les impulsions de gâchettes aux interrupteurs. Les paramètres sont les mêmes que ceux de la simulation. On remarque une très grande concordance entre les résultats de simulation et d'expérimentation. Pour cela, il suffit de comparer les figures 5.4 et 5.8, 5.5 et 5.10 et enfin 5.6 et 5.11.

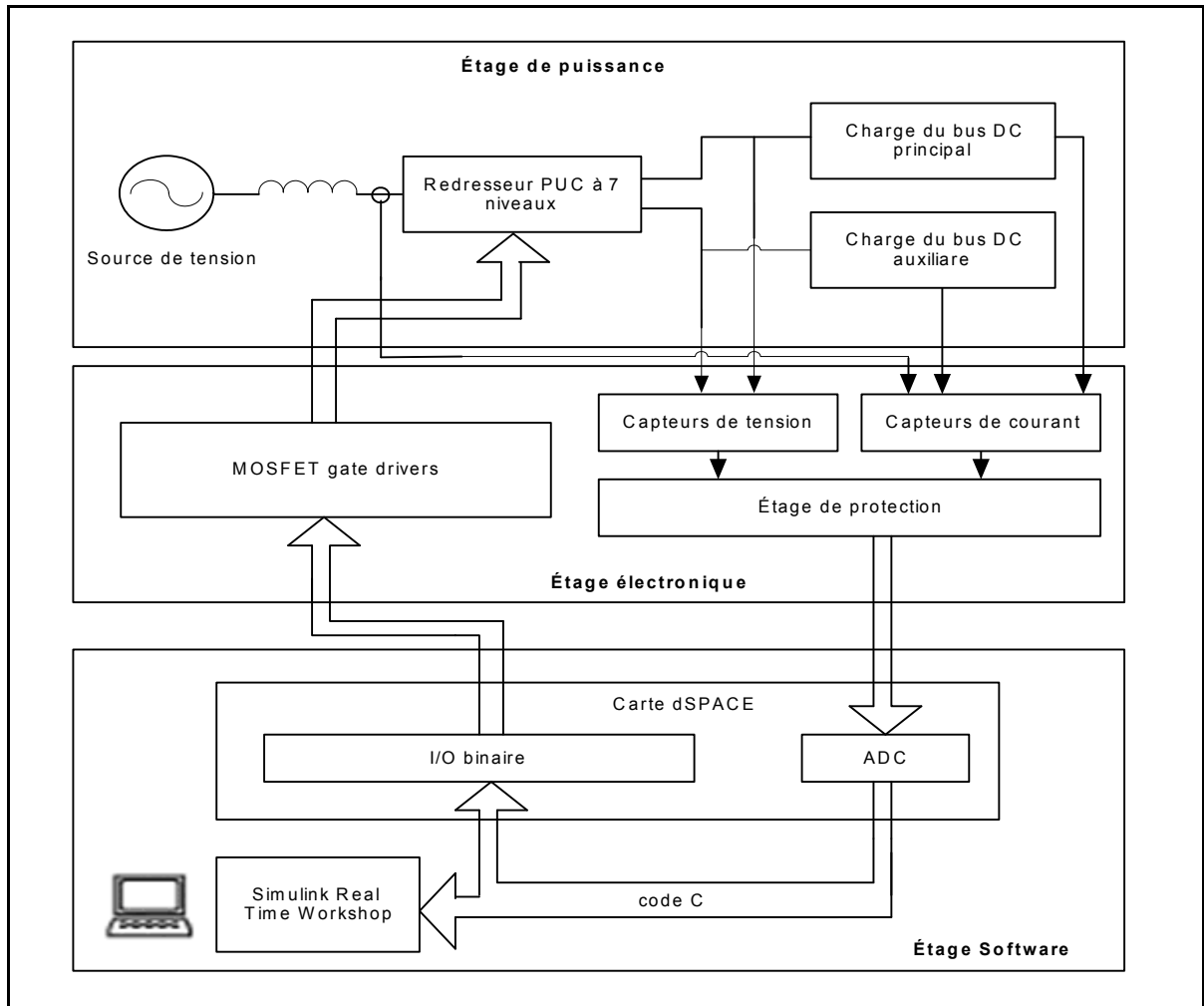


Figure 5.7 Diagramme de la réalisation expérimentale.

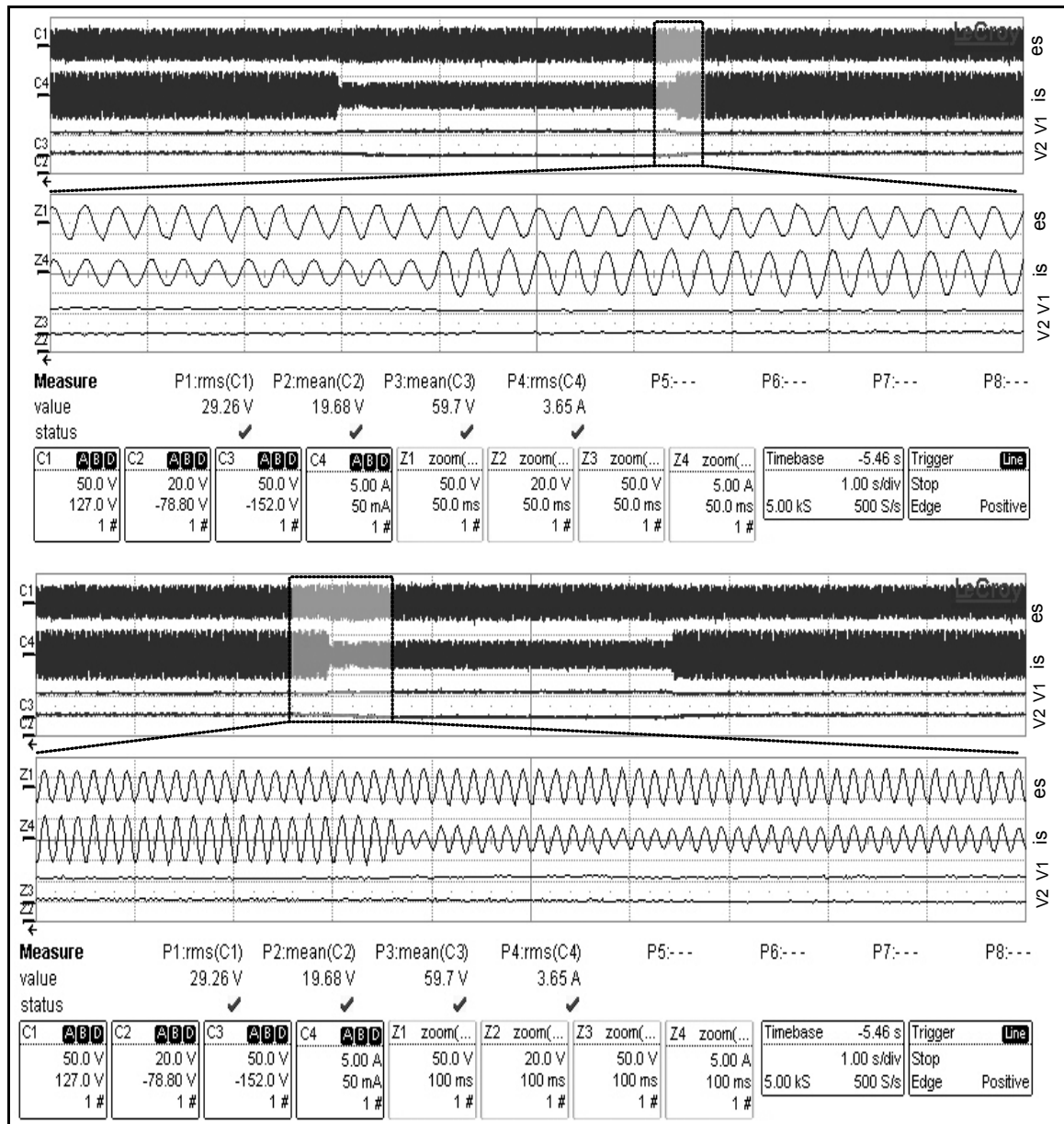


Figure 5.8 Formes d'onde expérimentale lors de la variation de la charge.

5.2 Redresseur PUC à quinze niveaux

5.2.1 Modélisation moyenne

On peut écrire en se basant sur les notations de la figure 5.12 que:

$$\begin{cases} V_{aa1} = -(1 - S1).V1 \\ V_{a1a2} = (1 - S2)(V1 - V2) \\ V_{a2a3} = (1 - S3)(V2 - V3) \\ V_{a3b} = (1 - S4).V3 \end{cases} \quad (5.21)$$

Et :

$$\begin{cases} i1 = S1.is \\ i2 = S2.is \\ i3 = S3.is \\ i4 = S4.is \end{cases} \quad (5.22)$$

En faisant la somme de V_{aa1} , V_{a1a2} , V_{a2a3} et V_{a2b} on trouve:

$$V_{ab} = V_{aa1} + V_{a1a2} + V_{a2a3} + V_{a3b} = -((S2 - S1).V1 + (S3 - S2).V2 + (S4 - S3).V3) \quad (5.23)$$

En appliquant la loi de Kirchhoff au nœud a1, on peut écrire:

$$i1 = i2 + ic1 + I_1 \quad (5.24)$$

$ic1$ et I_1 sont le courant dans la capacité $C1$ et le courant de charge correspondant.

D'où:

$$ic1 = C1. \frac{dV1}{dt} = i1 - i2 - I_1 \quad (5.25)$$

On en conclut finalement:

$$\frac{dV1}{dt} = \frac{(S1 - S2).is}{C1} - \frac{I_1}{C1} \quad (5.26)$$

De même, en appliquant la loi de Kirchhoff au nœud a2, on peut écrire:

$$i2 = i3 + ic2 + I_2 \quad (5.27)$$

D'où:

$$\frac{dV2}{dt} = \frac{(S2 - S3).is}{C2} - \frac{I_2}{C2} \quad (5.28)$$

On procédant de même, on trouve :

$$\frac{dV3}{dt} = \frac{(S3 - S4).is}{C3} - \frac{I_3}{C3} \quad (5.29)$$

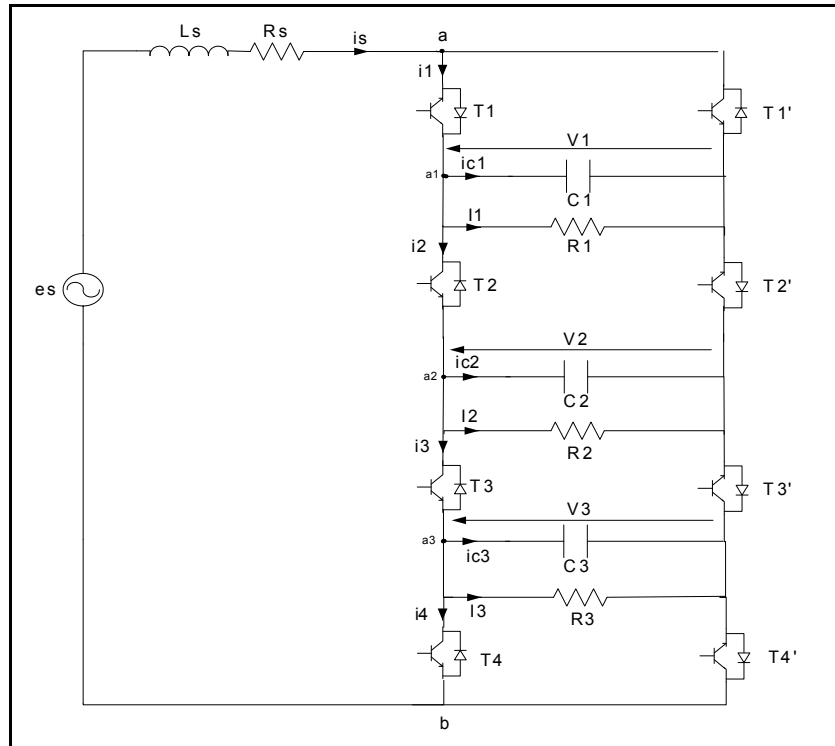


Figure 5.11 Redresseur PUC à quinze niveaux.

L'équation à l'entrée du redresseur est:

$$V_{ab} = -R_s \cdot i_s - L_s \frac{di_s}{dt} + e_s \quad (5.30)$$

En comparant les équations (5.23) et (5.30), on peut conclure que:

$$\frac{di_s}{dt} = \frac{e_s - R_s i_s + (S_2 - S_1) \cdot V_1 + (S_3 - S_2) \cdot V_2 + (S_4 - S_3) \cdot V_3}{L_s} \quad (5.31)$$

Notons par d_1 , d_2 , d_3 et d_4 les rapports cycliques des interrupteurs T_1 , T_2 , T_3 et T_4 respectivement donnés par:

$$\begin{cases} d_1 = \frac{1}{T_s} \int_0^{T_s} S_1 dt \\ d_2 = \frac{1}{T_s} \int_0^{T_s} S_2 dt \\ d_3 = \frac{1}{T_s} \int_0^{T_s} S_3 dt \\ d_4 = \frac{1}{T_s} \int_0^{T_s} S_4 dt \end{cases} \quad (5.32)$$

Où T_s est la période de modulation.

En considérant que le courant de ligne soit constant sur la période de modulation, on pourra alors écrire :

$$\frac{1}{T_s} \int_0^{T_s} S_i \cdot i_s \cdot dt = \frac{i_s}{T_s} \int_0^{T_s} S_i \cdot dt = i_s \cdot d_i \quad (5.33)$$

Notons les variables d'états du système réseau-convertisseur-charge par:

$$x_1 = i_s, x_2 = V1, x_3 = V2 \text{ et } x_4 = V3$$

L'équation d'état du système devient:

$$\begin{cases} \frac{dx_1}{dt} = \frac{e_s - R_s x_1 + (d_2 - d_1)x_2 + (d_3 - d_2)x_3 + (d_4 - d_3)x_4}{L_s} \\ \frac{dx_2}{dt} = \frac{(d_1 - d_2)x_1}{C_1} - \frac{I_1}{C_1} \\ \frac{dx_3}{dt} = \frac{(d_2 - d_3)x_1}{C_2} - \frac{I_2}{C_2} \\ \frac{dx_4}{dt} = \frac{(d_3 - d_4)x_1}{C_3} - \frac{I_3}{C_3} \end{cases} \quad (5.34)$$

Considérant les entrées suivantes:

$$u_1 = d_1, u_2 = d_2, u_3 = d_3 \text{ et } u_4 = d_4$$

Le modèle du système réseau-convertisseur-charge peut alors se mettre sous la forme matricielle suivante:

$$\boxed{\frac{dX}{dt} = F(X) + G(X) \cdot U + C} \quad (5.35)$$

Où :

$$X = \begin{bmatrix} x_1 \\ x_2 \\ x_3 \\ x_4 \end{bmatrix}, F(X) = \begin{bmatrix} -R_s x_1 \\ L_s \\ 0 \\ 0 \\ 0 \end{bmatrix}, G(X) = \begin{bmatrix} \frac{-x_2}{L_s} & \frac{x_2 - x_3}{L_s} & \frac{x_3 - x_4}{L_s} & \frac{x_4}{L_s} \\ \frac{x_1}{C} & \frac{-x_1}{C} & 0 & 0 \\ 0 & \frac{x_1}{C} & \frac{-x_1}{C} & 0 \\ 0 & 0 & \frac{x_1}{C} & \frac{-x_1}{C} \end{bmatrix}, U = \begin{bmatrix} u_1 \\ u_2 \\ u_3 \\ u_4 \end{bmatrix} \text{ et } C = \begin{bmatrix} \frac{e_s}{L_s} \\ \frac{-I_1}{C} \\ \frac{-I_2}{C} \\ \frac{-I_3}{C} \end{bmatrix}$$

Vu que le déterminant de G est nul, et vu que nous pouvons éliminer l'une des variables x_2 , x_3 ou x_4 du fait qu'elles servent à générer la référence de x_1 . Nous supposons alors que:

$$u_1 + u_2 + u_3 + u_4 = 2 \quad (5.36)$$

Vu que les entrées u_1 , u_2 , u_3 et u_4 varient entre 0 et 1, nous avons choisit de les centrer dans leur plage de variation ce qui justifie le choix de l'équation (5.36).

Appliquons une loi de commande linéaire du type proportionnel-intégral (PI) à chaque sous-système:

$$\begin{cases} u_{11} = -(x_{1ref} - x_1) \left(K_{p11} + \frac{K_{i11}}{s} \right) \\ u_{21} = -(x_{2ref} - x_2) \left(K_{p21} + \frac{K_{i21}}{s} \right) \\ u_{31} = -(x_{3ref} - x_3) \left(K_{p31} + \frac{K_{i31}}{s} \right) \\ u_{41} = -(x_{4ref} - x_4) \left(K_{p41} + \frac{K_{i41}}{s} \right) \end{cases} \quad (5.37)$$

La référence de la variable x_2 sera la consigne de tension de sortie voulue, alors que celle de x_3 et x_4 seront le trois septième et le un septième de celle de x_2 . La référence de la variable x_1 sera la somme de u_{21} , u_{31} et u_{41} . Le vecteur entrée est alors donné par:

$$\begin{bmatrix} u_1 \\ u_2 \\ u_3 \\ u_4 \end{bmatrix} = \begin{bmatrix} \frac{-Ls}{4x_4} & \frac{-(x_2 - 3.x_4).C}{4x_1x_4} & \frac{-(x_3 - 2.x_4).C}{4x_1x_4} & \frac{1}{4} \\ -Ls & \frac{-(x_4 + .x_2).C}{4x_1x_4} & \frac{-(x_3 - 2.x_4).C}{4x_1x_4} & \frac{1}{4} \\ \frac{4.x_4}{3Ls} & \frac{-(x_2 + .x_4).C}{(3x_2 - x_4).C} & \frac{-(x_3 + 2.x_4).C}{(3.x_3 - 2x_4).C} & \frac{1}{4} \\ \frac{4.x_4}{4x_4} & \frac{4x_1x_4}{4x_1x_4} & \frac{4x_1x_4}{4x_1x_4} & \frac{1}{4} \end{bmatrix} \begin{bmatrix} u_{11} + \frac{R_s x_1 - e_s}{Ls} \\ u_{31} + \frac{I_2}{C2} \\ u_{41} + \frac{I_3}{C2} \\ 2 \end{bmatrix} \quad (5.38)$$

Le schéma de la technique proposée est donné à la figure 5.12.

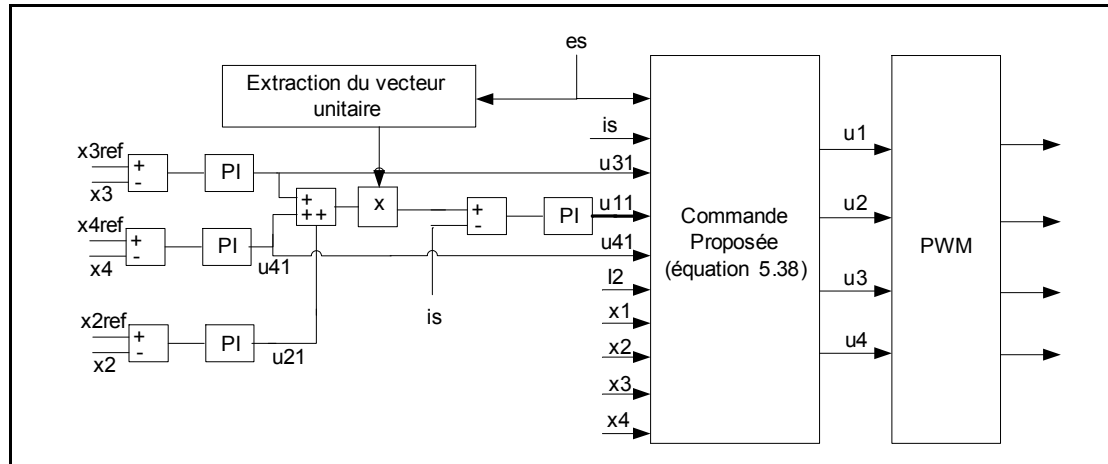


Figure 5.12 Technique de commande proposée.

5.2.2 Résultats de simulation

Afin de réduire davantage les pertes par commutation, nous avons choisit une fréquence de modulation égale à seulement 600Hz (10 fois la fréquence du fondamental). Les autres paramètres sont: $R_s=0,2\Omega$, $L_s=3\text{mH}$, $e_s = 120\sqrt{2} \sin(\omega t)$. Afin de vérifier la dynamique du système, nous procédons à des variations des charges et de la consigne de tension. Ainsi, à l'instant 2s, nous varions la charge de haut de 40Ω à 20Ω . À l'instant 4s, nous faisant passer la consigne de la tension de 200V à 250V. Enfin, nous varions la charge de bas de 100Ω à 15Ω et ce à l'instant 6s. Nous gardons la charge de milieu égale à 20Ω . Les figures 5.13 et 5.14 affirment une très bonne dynamique du système, les tensions étant parfaitement asservies avec des ondulations très minimales. Le courant de ligne reste en phase avec la tension du réseau associée et ce durant toutes ses variations comme illustré par la figure 5.15, ce qui prouve que le fonctionnement se fait sous un facteur de puissance unitaire. La figure 5.16 montre un contenu harmonique très faible du courant de ligne (aussi bas que 1,21%), ce qui prouve qu'il est parfaitement sinusoïdal. La supposition de l'équation (5-36) est parfaitement vérifiée comme le prouve la figure 5.17.

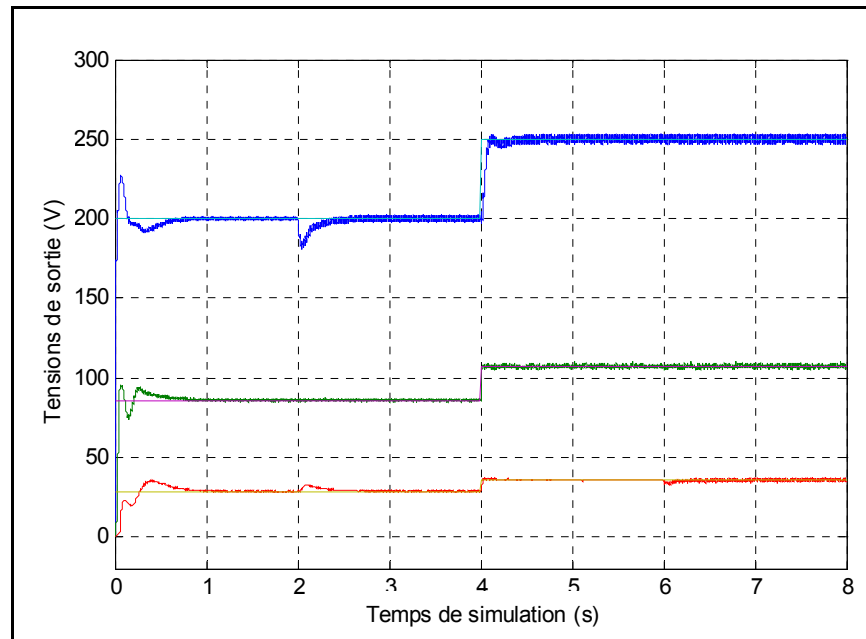


Figure 5.13 Tensions de sortie du redresseur.

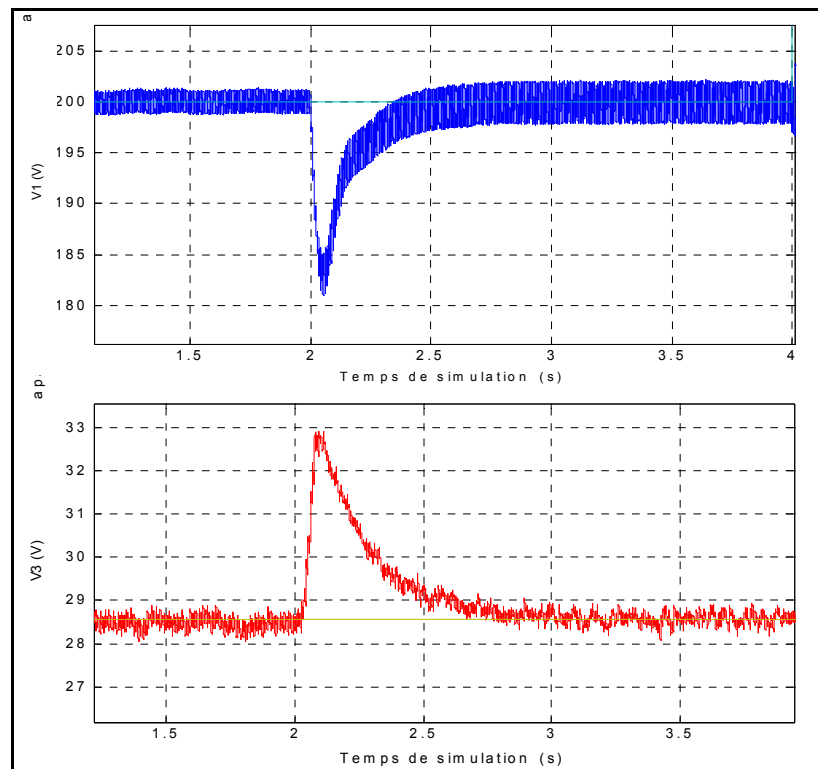


Figure 5.14 Agrandissement sur les tensions des bus DC.

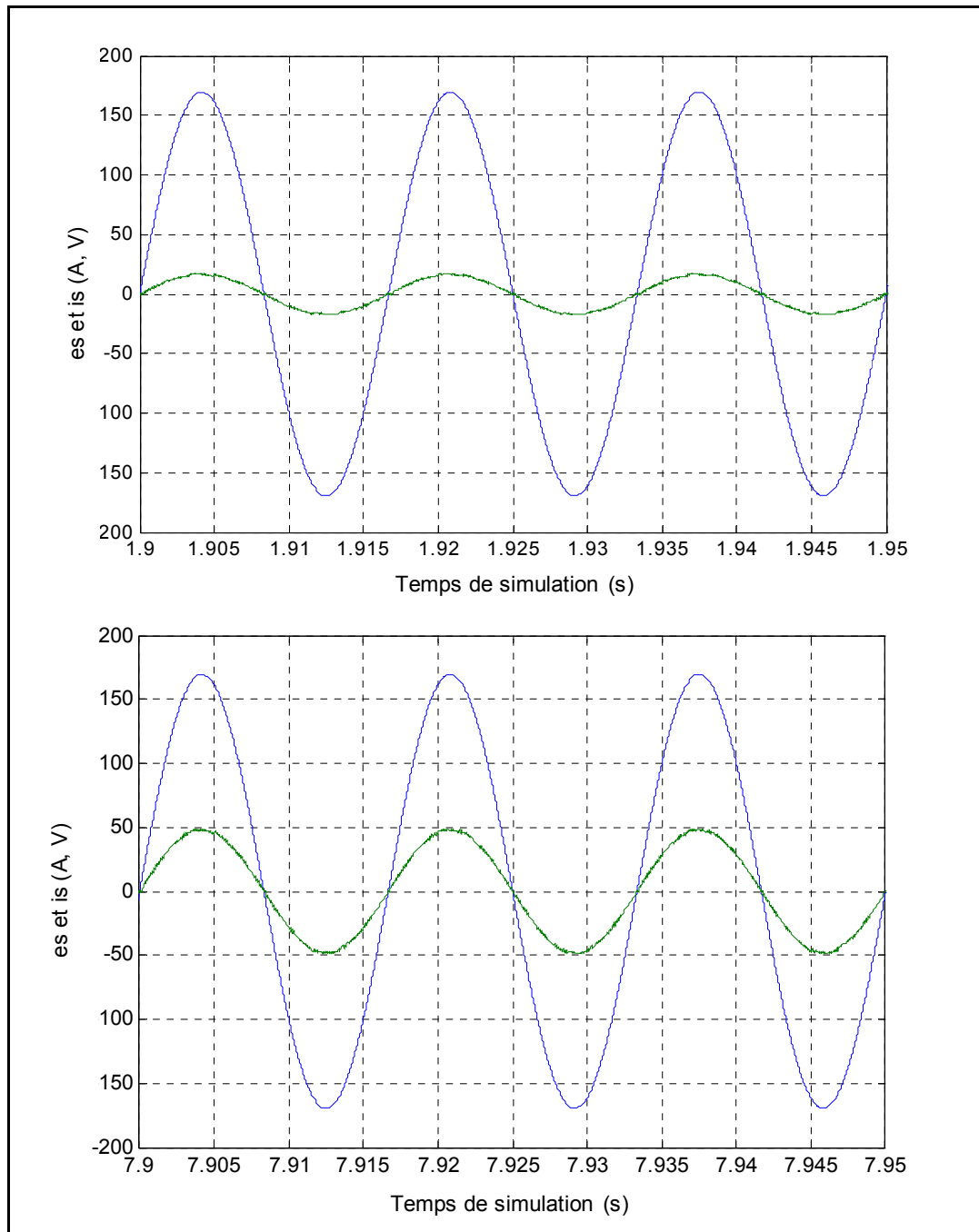


Figure 5.15 Tension du réseau et courant de ligne avant et après variation de la charge.

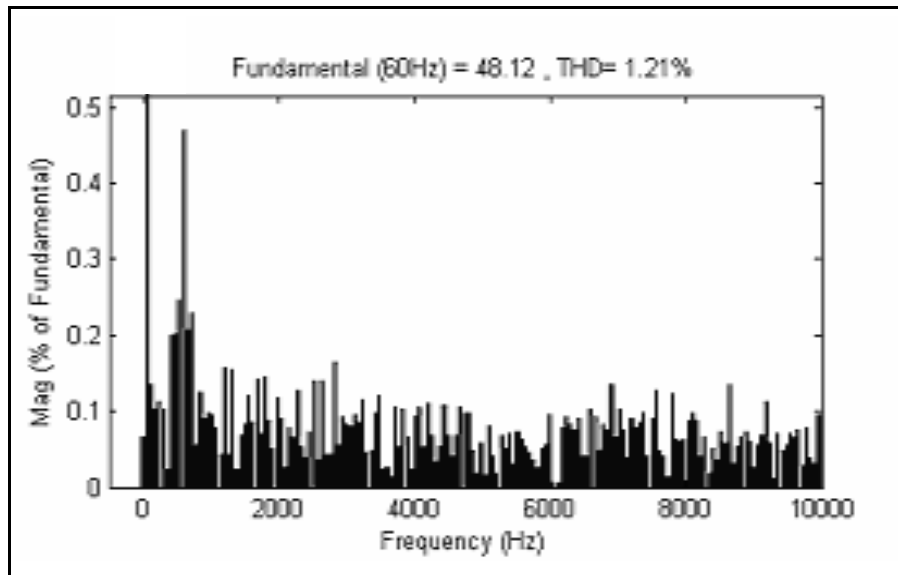


Figure 5.16 Contenu harmonique du courant de ligne.

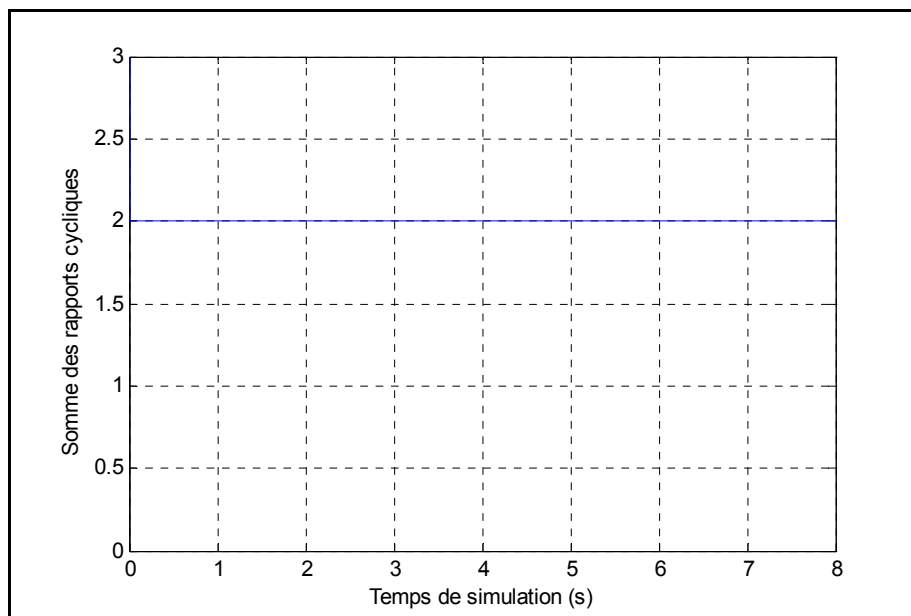


Figure 5.17 Somme des rapports cycliques.

5.3 Conclusion

Une technique de commande basée sur une modélisation moyenne a été présentée dans ce chapitre. Même à une fréquence de modulation d'à peine dix fois celle du réseau, le concept proposé permet d'avoir un courant presque sinusoïdal et une tension à faible THD. Le système proposé permet de réduire énormément l'impact en termes d'harmoniques sur le réseau électrique, ce qui permet de bénéficier d'une conversion à grande efficacité énergétique et d'un faible coût d'acquisition et d'installation vu la réduction du dimensionnement voir même l'élimination des filtres.

CHAPITRE 6

COMMANDE DES CONVERTISSEURS DE LA TOPOLOGIE PUC BASÉE SUR LA TECHNIQUE D'HYSTÉRÉSIS MULTIBANDES

Deux techniques de commande sont utilisées pour contrôler les convertisseurs multiniveaux, à savoir la technique de modulation par largeur d'impulsions MLI comme proposés par Feng, *et al.* (2007), Heldwein, *et al.* (2010) et Xu et Agelidis (2007) ou bien celle à hystérésis ou à control de courant comme proposés par Hao et Ooi (2010), Kouro, *et al.* (2010) et Mohseni et Islam (2010). La première permet une fréquence de commutation fixe mais reste très exigeante du point de vue de son implémentation, alors que la deuxième, qui est très simple à implémenter, souffre d'une fréquence de commutation sporadique.

La technique de commande à hystérésis s'avère être la solution la plus appropriée pour toutes les applications qui exigent de très grandes performances telles que les filtres actifs, hybrides Khadkikar, Chandra *et al.* (2009), Chatterjee, Ghodke *et al.* (2009), Verma, Singh *et al.* (2010) et Singh, Khadkikar *et al.* (2011) ou bien les entraînements électriques même au détriment d'une fréquence de commutation sporadique. Toutefois, il existe dans la littérature quelques approches qui permettent de maîtriser voir de fixer cette dernière comme le propose Huerta, *et al.* (2010), George et Mishra (2009) et Ramchand, *et al.* (2010). Dans ce chapitre nous allons présenter une technique d'hystérésis multibandes qui permettra de contrôler la topologie PUC afin d'avoir un impact très réduit sur le réseau électrique dans le cas du fonctionnement en redresseur ou bien de générer une tension alternative avec un THD très réduit en cas du fonctionnement en onduleur.

6.1 Convertisseur à sept niveaux

6.1.1 Fonctionnement en onduleur

Dans une commande par hystérésis, une tension positive est appliquée pour inciter le courant à augmenter afin de rejoindre sa valeur de référence alors qu'une tension négative est

appliquée lorsque la référence est inférieure à la valeur actuelle du courant. Ainsi le courant oscillera autour de sa référence en tout temps. Ceci explique le choix des quadrants I et II de la figure 6.1 où h est la largeur de la bande d'hystérésis.

Les sept états fonctionnels ainsi que les conditions de passage entre eux sont donnés à la figure 6.2.

Dans une commande vectorielle, la référence du courant quadratique i_{qref} , qui contrôle le couple de la machine asynchrone, est généré à travers la comparaison de la vitesse de rotation et de sa référence, alors que la référence du courant direct i_{dref} , qui contrôle le flux magnétique, est obtenu à partir de la référence du flux rotorique. La référence des courants statoriques est alors générée en utilisant la transformation inverse de Park.

Un étage d'hystérésis à six bandes est alors proposé pour produire les impulsions de gâchettes qui vont permettre aux courants de poursuivre leurs références comme le montre la figure 6.3. La simulation a été performée dans Matlab Simulink et l'environnement SimPowerSystems. Les paramètres du système sont les suivants :

- Résistance et inductance statoriques: $87\text{m}\Omega$, $0,8\text{ mH}$.
- Résistance et inductance rotoriques: $0.228\ \Omega$, $0,8\text{ mH}$.

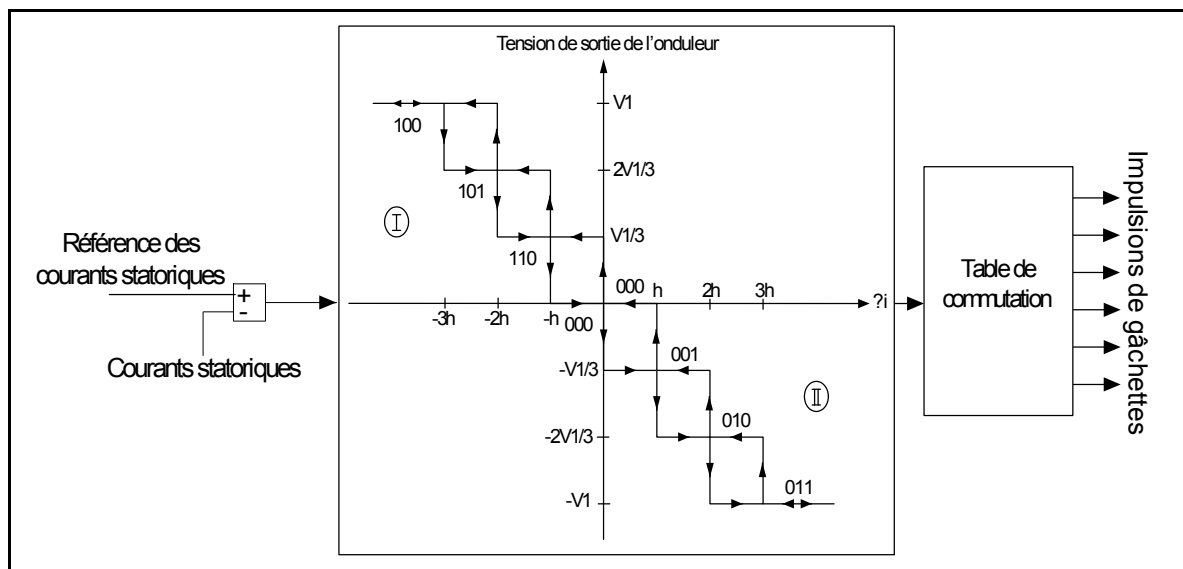


Figure 6.1 Technique à hystérésis à six bandes.

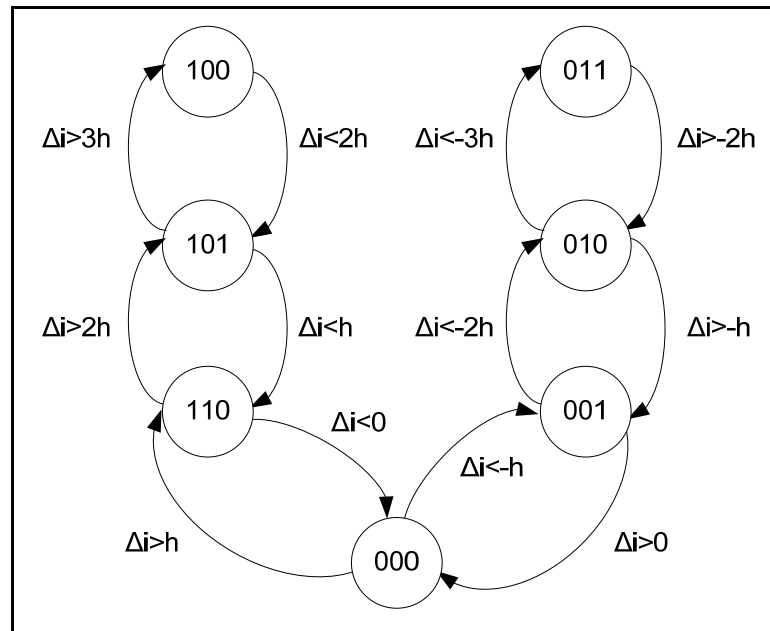


Figure 6.2 Diagramme des états fonctionnels.

- Inductance mutuelle : 34,7mH.
- Inertie et coefficient de frottement: 1,662 kg.m², 0,1N.m.s.
- Nombre de paires de pôles 2.

La dynamique du système proposé reste très bonne même sous sévères variations de la référence de la vitesse de rotation comme le montre la figure 6.4. La référence de la vitesse de rotation est maintenant fixe et égale à 150 rad/s. Une variation brusque du couple de charge de zéro à 50 N.m. est appliquée à l'instant $t=6s$. La figure 6.5 montre que la vitesse reste bien régulée, ce qui valide le concept proposé. La figure 6.6 montre que les courants statoriques avant et après la variation de la charge restent bien équilibrés et parfaitement sinusoïdaux et ce sans utilisation de filtres actifs ou passifs. La figure 6.7 met en retrait le régime transitoire des courants statoriques. L'ondulation de ces derniers dépend de la bande d'hystérésis. La tension statorique composée est constituée de treize niveaux comme illustré par la figure 6.8. L'évolution du couple électromagnétique est donnée à la figure 6.9.

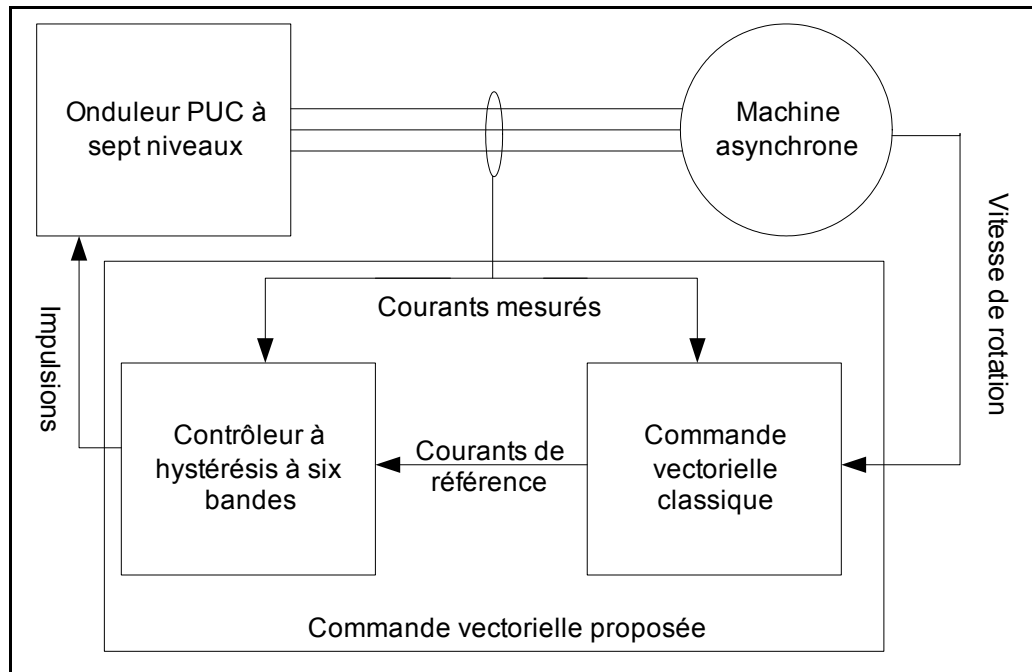


Figure 6.3 Système et technique proposée.

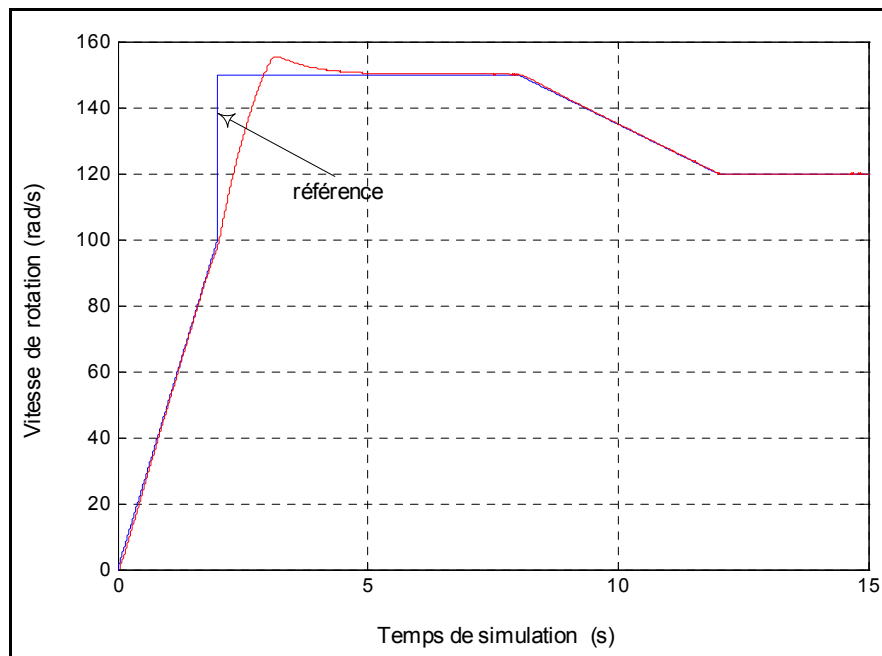


Figure 6.4 Évolution de la vitesse de rotation.

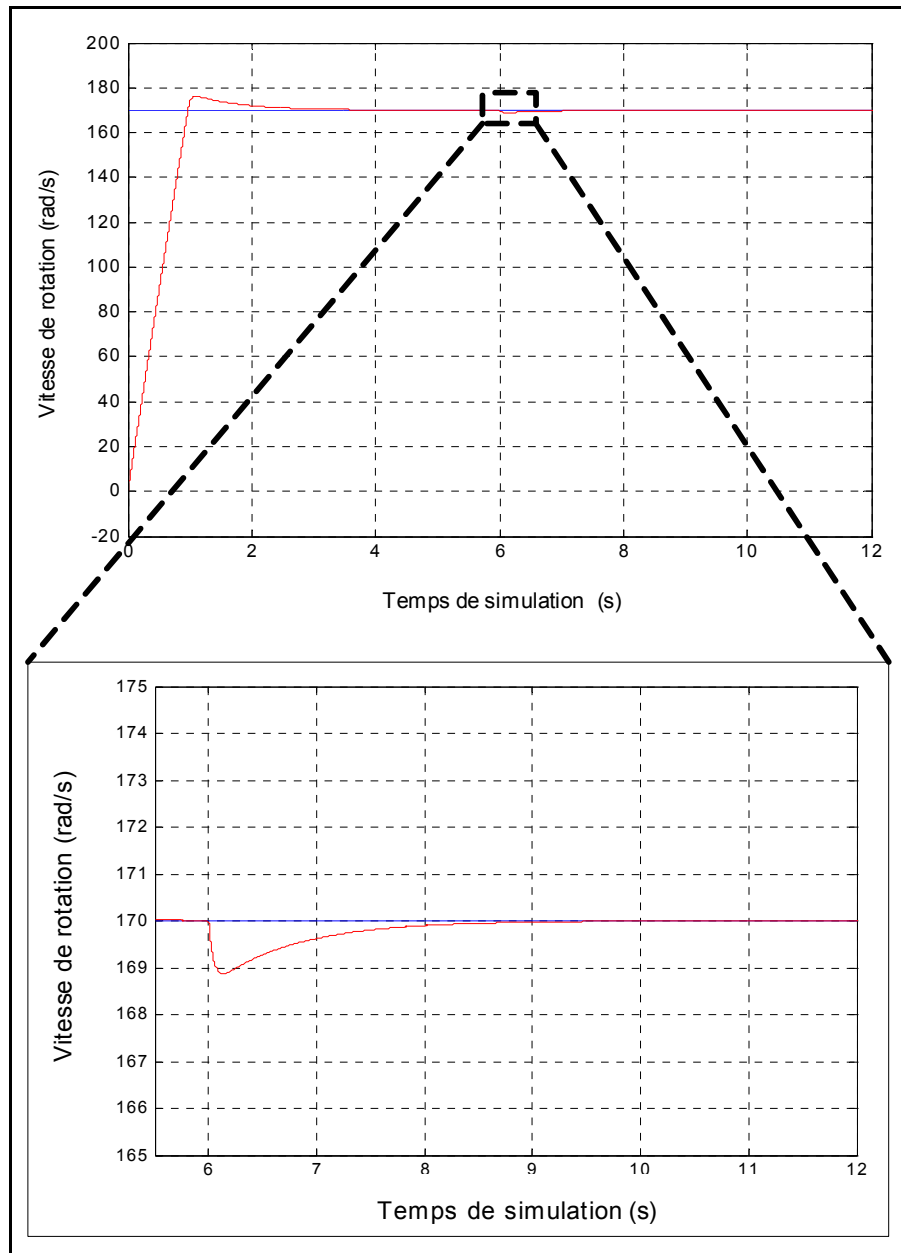


Figure 6.5 Vitesse de rotation lors de la variation de la charge.

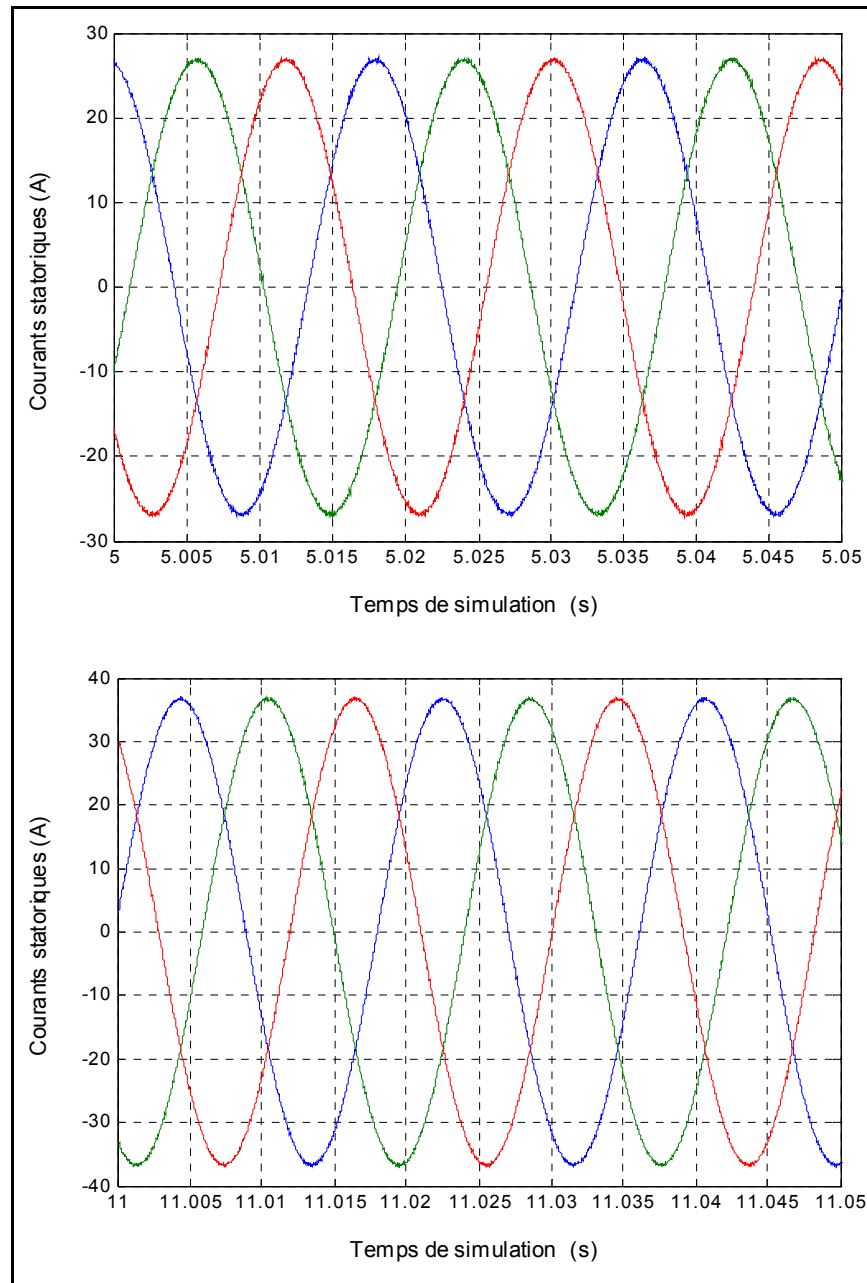


Figure 6.6 Courants statoriques avant et après la variation de la charge.

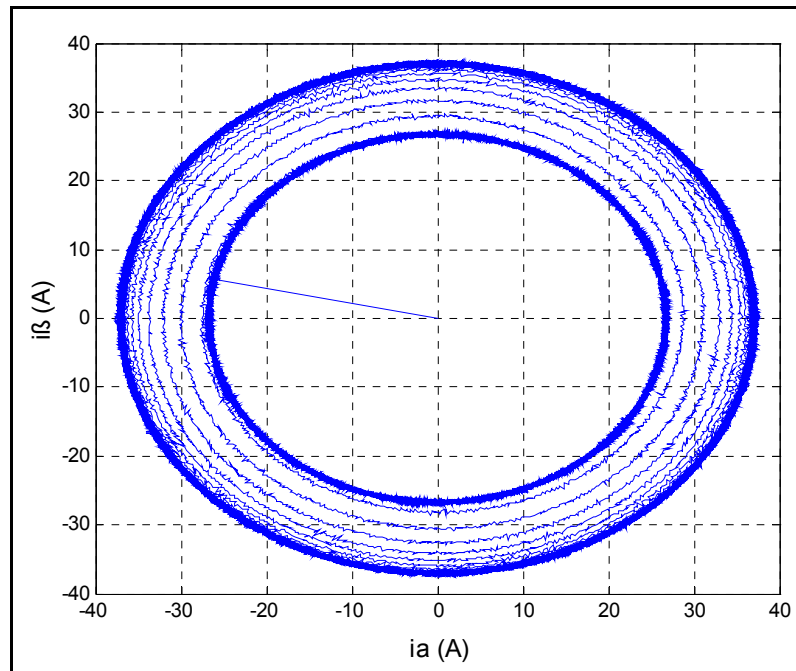


Figure 6.7 Courants statoriques dans la plan $\alpha\beta$.

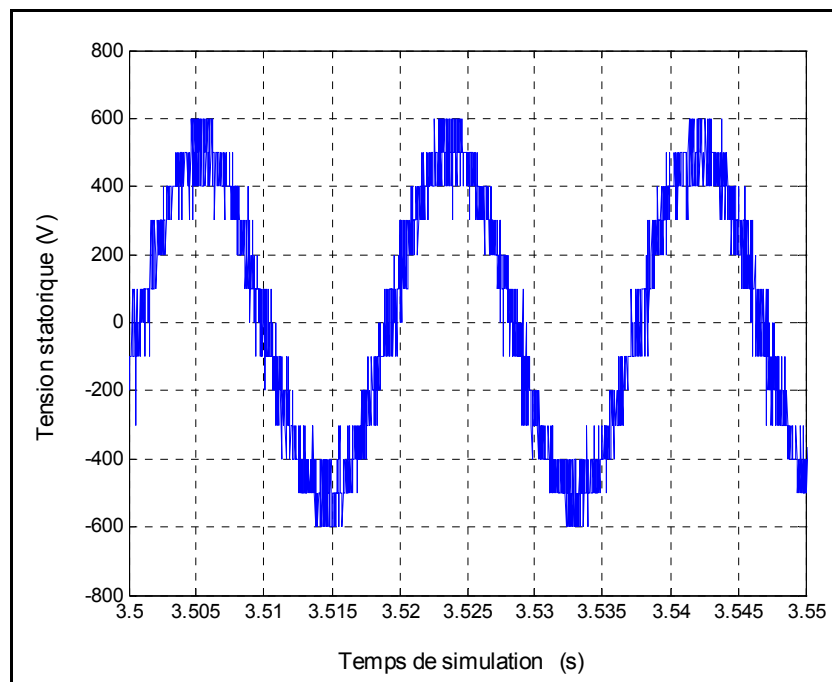


Figure 6.8 Tension statorique composée.

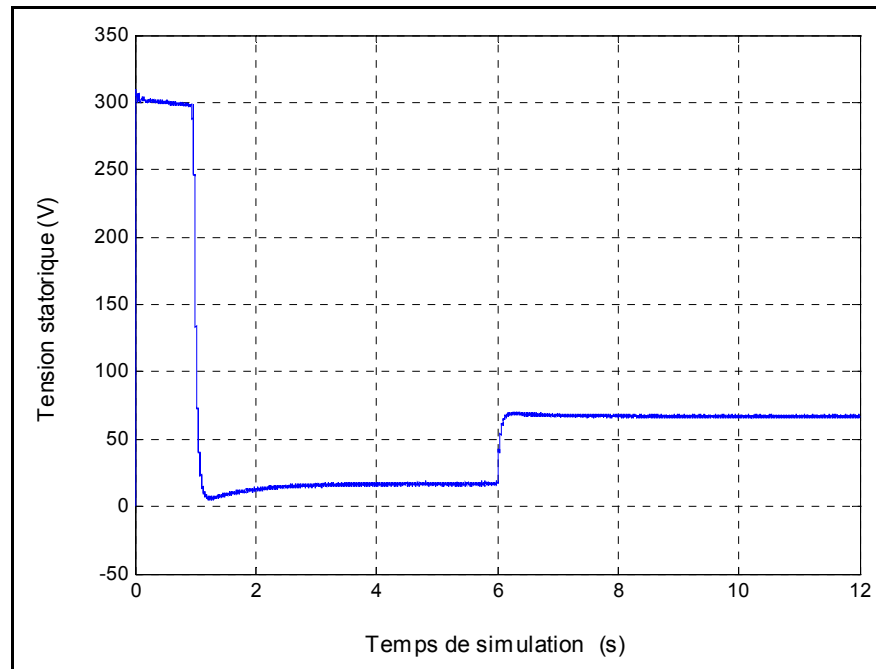


Figure 6.9 Évolution du couple électromagnétique.

6.1.2 Fonctionnement en redresseur

6.1.2.1 Présentation de la technique à hystérésis proposée

L'application de la loi de maille de kirchhoff à l'entrée du redresseur de la figure 6.10 mène à l'équation suivante :

$$\frac{di_s}{dt} = \frac{v_e - v_{an}}{L_s} \quad (6.1)$$

Dans chacun des sept états, la tension v_{an} est constante, par conséquent, quand cette dernière et la tension de source sont positives alors $\frac{di_s}{dt}$ est positive, ce qui résulte sur le fait que le courant de ligne est croissant. Inversement, il décroît.

Quand la tension v_{an} est positive, alors la capacité se chargera ou se déchargera suivant que la tension de la source est positive ou négative respectivement. Quand la tension v_{an} est nulle, alors la capacité est ni en charge ni en décharge. Par conséquent, le courant de ligne

augmentera ou diminuera suivant que la tension de la source est positive ou négative respectivement.

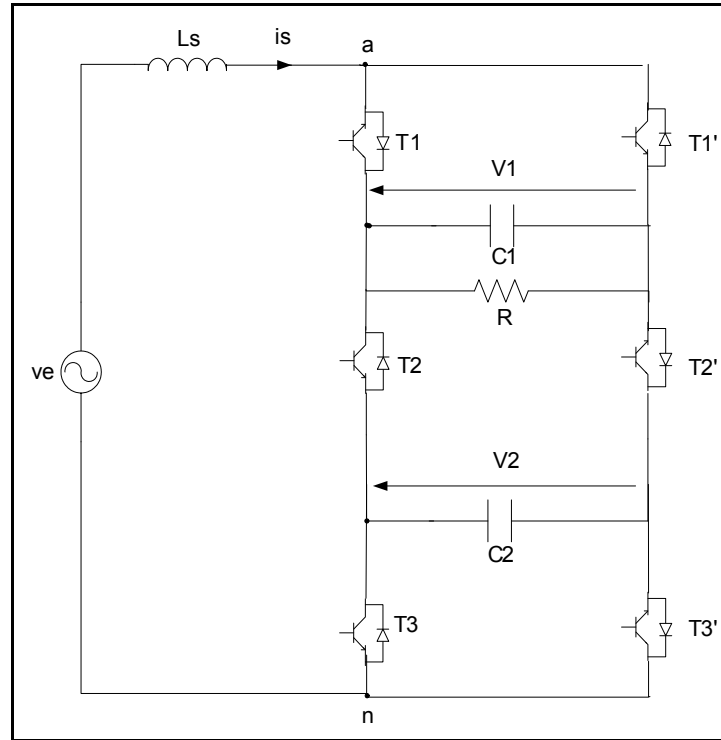


Figure 6.10 Redresseur PUC à sept niveaux.

Considérant un fonctionnement à facteur de puissance unitaire, on constatera que l'interrupteur T1 est conducteur seulement quand l'erreur du courant Δi est négative et la tension de source est positive. Donc, l'impulsion de l'interrupteur T1 peut être écrit comme suit :

$$T_1 = \text{fcn}(v_e) \cdot (1 - \text{fcn}(\Delta i)) \quad (6.2)$$

Où : $\Delta i = i_s^* - i_s$, i_s est le courant de ligne et i_s^* est la référence.

$$\text{fcn}(x) = \begin{cases} 1 & \text{si } x \geq 0 \\ 0 & \text{si } x < 0 \end{cases} \quad x = \{v_e, \Delta i\} \quad (6.3)$$

L'analyse des états conducteur/bloqué des interrupteurs T2 et T3 mène à la subdivision de l'erreur du courant en quatre régions désignées par H_i , $i \in \{1,2,3,4\}$. Ces régions sont définies par les équations suivantes :

$$H_1 = \begin{cases} 1 & \text{si } -2.h < \Delta i \leq 0 \\ 0 & \text{ailleurs} \end{cases} \quad (6.4)$$

$$H_2 = \begin{cases} 1 & \text{si } \Delta i \geq 2.h \\ 0 & \text{si } \Delta i < 2.h \end{cases} \quad (6.5)$$

$$H_3 = \begin{cases} 1 & \text{si } -3.h < \Delta i \leq -2.h \text{ ou } -h < \Delta i \leq 0 \\ 0 & \text{ailleurs} \end{cases} \quad (6.6)$$

$$H_4 = \begin{cases} 1 & \text{si } h < \Delta i \leq 2.h \text{ ou } 3.h < \Delta i \\ 0 & \text{ailleurs} \end{cases} \quad (6.7)$$

Où h est la bande d'hystérésis.

Les impulsions de gâchettes des interrupteurs T2 et T3 sont alors données par:

$$\begin{cases} T_2 = \text{fcn}(v_e).H_1 + (1 - \text{sgn}(v_e)).H_2 \\ T_3 = \text{fcn}(v_e).H_3 + (1 - \text{sgn}(v_e)).H_4 \end{cases} \quad (6.8)$$

L'amplitude du courant de ligne est obtenue par l'équation:

$$A = (V_{1\text{ref}} - V_1) \left(K_{p1} + \frac{K_{i1}}{s} \right) + (V_{2\text{ref}} - V_2) \left(K_{p2} + \frac{K_{i2}}{s} \right) \quad (6.9)$$

Le courant de référence est généré en multipliant A par le vecteur unitaire afin d'assurer un fonctionnement à facteur de puissance unitaire comme montré à la figure 6.11.

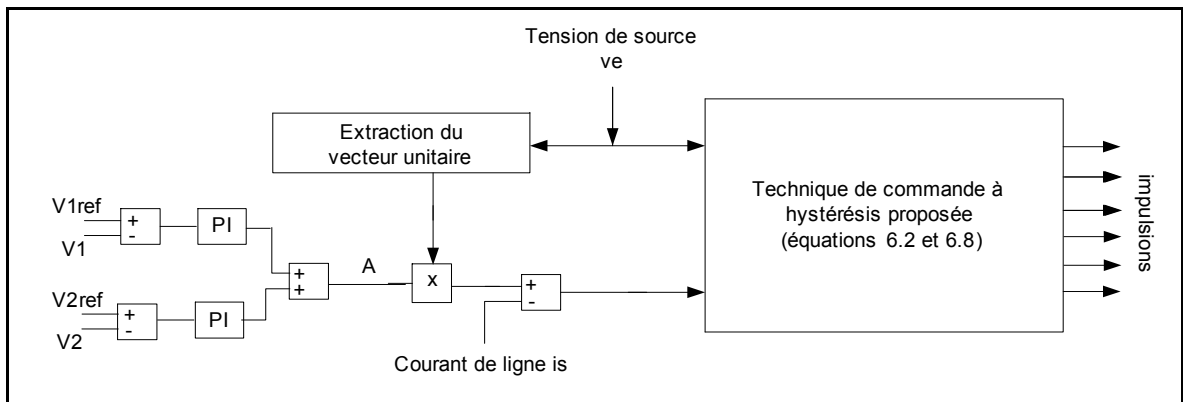


Figure 6.11 Technique à hystérésis à six bandes proposée.

6.1.2.2 Résultats de simulation

- Inductance de ligne 3 mH.
- Résistance de charge 40 ~ 80 Ω
- Tension de source (ve) 120V rms
- Bande d'hystérésis 0,4

La référence de la tension du bus DC principal est 250V alors que celle du bus auxiliaire est le tiers de cette dernière. La figure 6.12 montre que ces tensions sont parfaitement contrôlées même sous variation brusque de la charge à l'instant $t=8s$. Un agrandissement autour des régimes transitoires est donné à la figure 6.13. La figure 6.14 montre un courant presque parfaitement sinusoïdal avec un taux d'harmoniques aux alentours de 2,97%. Ce dernier peut être réduit en diminuant la bande d'hystérésis. Un agrandissement autour des principaux harmoniques est illustré à la figure 6.15. La figure 6.16 montre le contenu harmonique du courant de ligne après la variation de la charge.

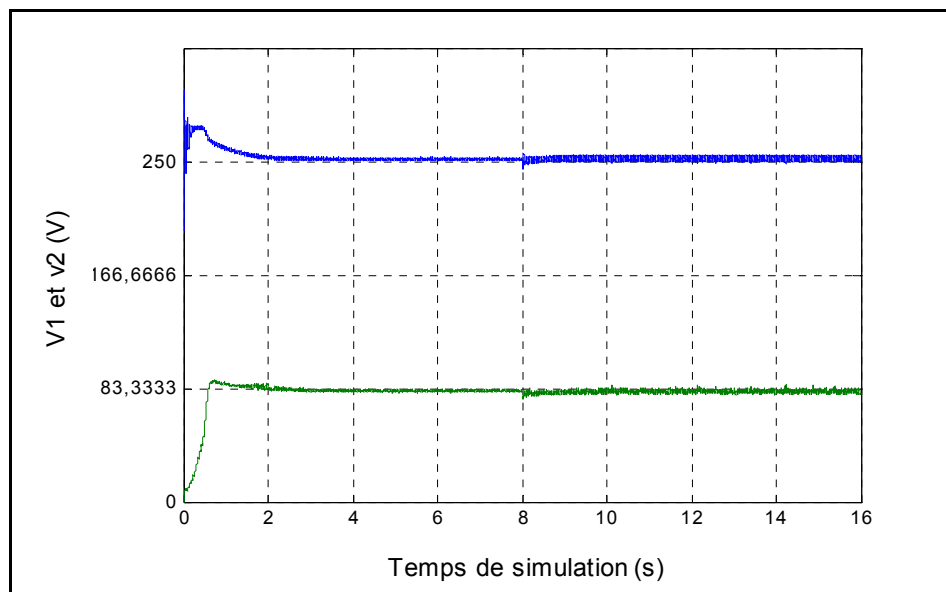


Figure 6.12 Tensions de sortie.

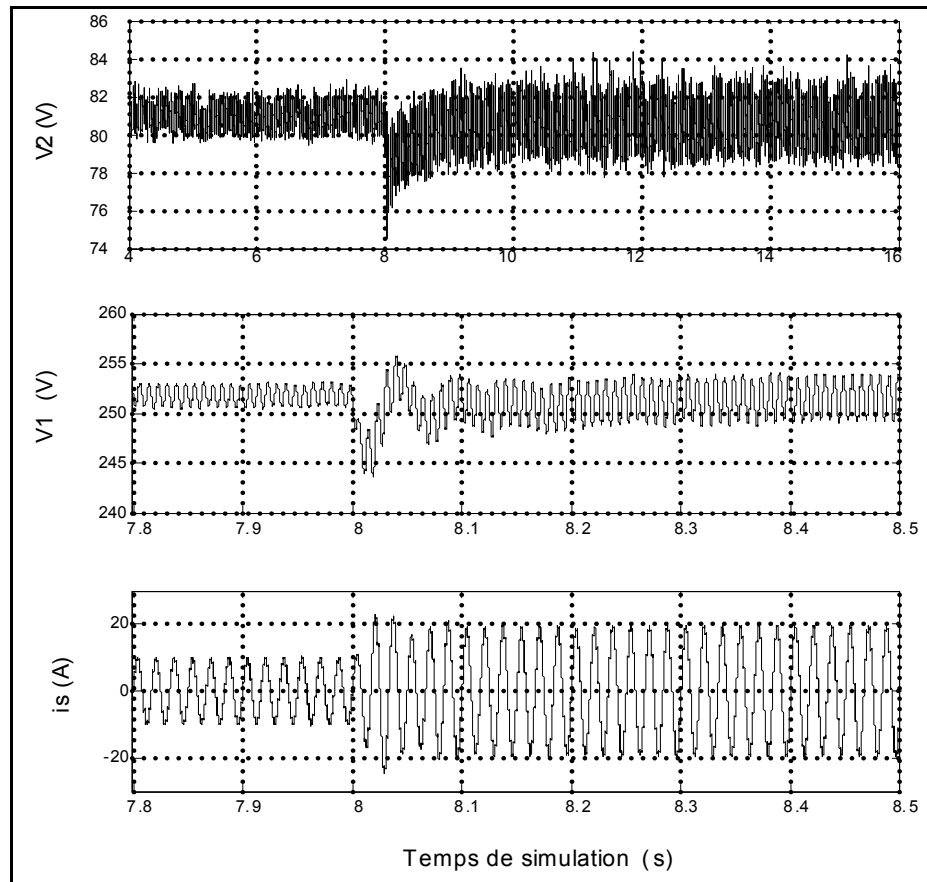


Figure 6.13 Agrandissement sur le transitoire des tensions des bus DC et du courant de ligne.

La tension à l'entrée du redresseur est constituée de sept niveaux, à savoir (250, 166.67, 83.33, 0, -83.33, -166.67, -250), comme le montre la figure 6.17.

Le fonctionnement à facteur de puissance unitaire est maintenu même sous sévère variation de la charge comme le montre la figure 6.18.

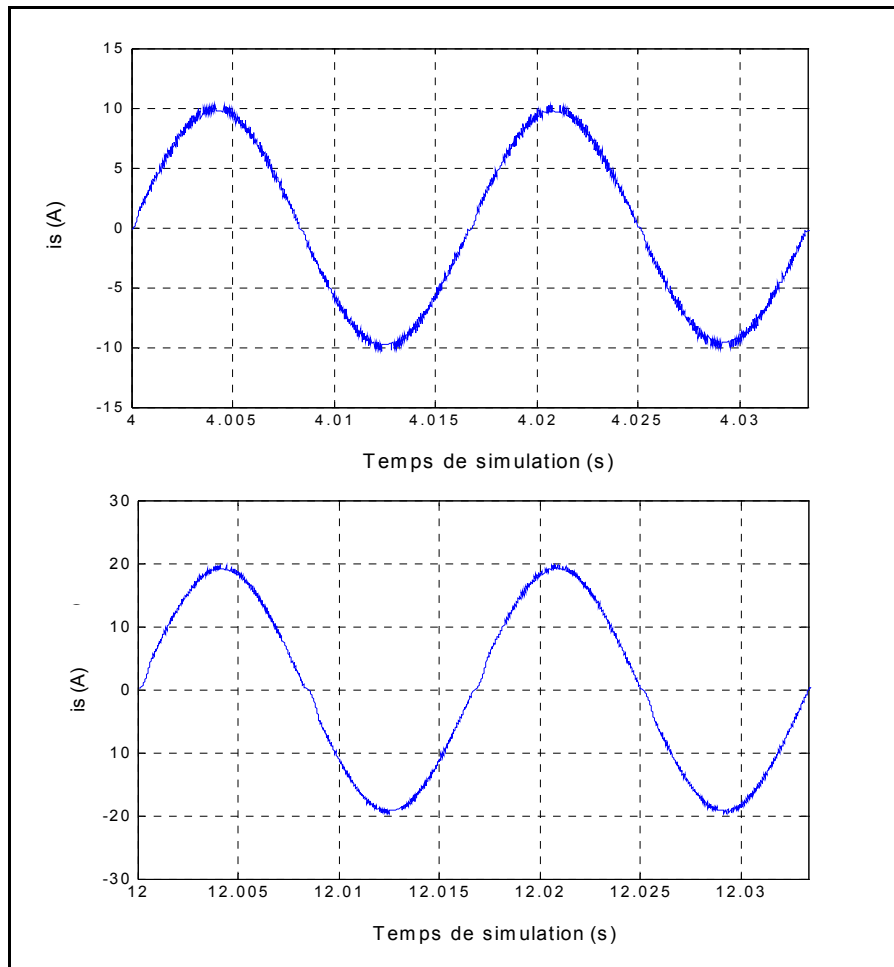


Figure 6.14 Courant de ligne avant et après la variation de la charge.

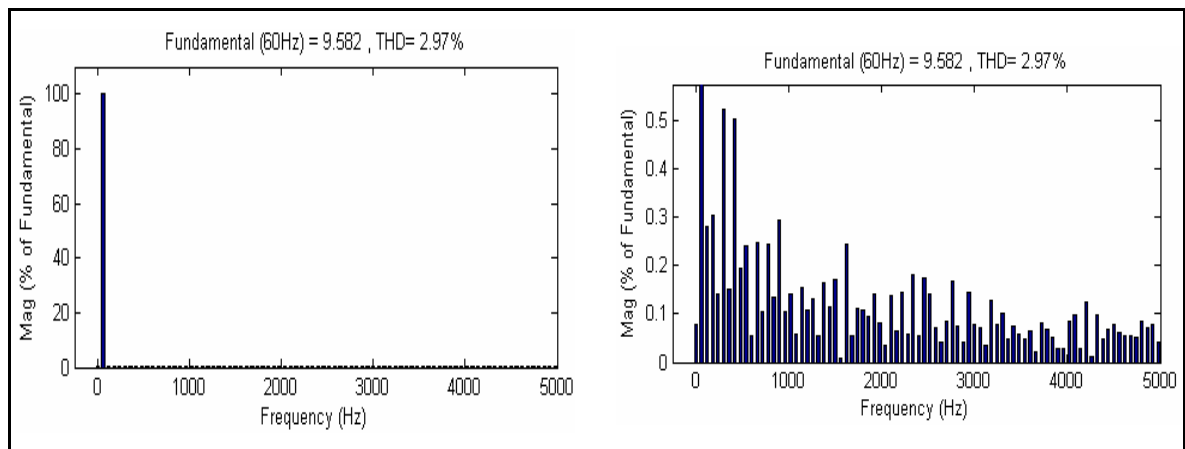


Figure 6.15 Spectre harmonique du courant avant la variation de la charge.

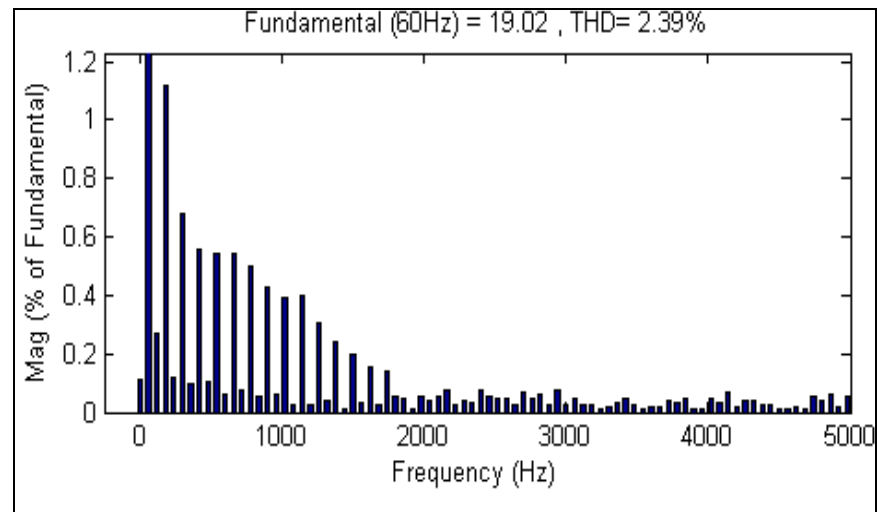


Figure 6.16 Spectre harmonique du courant après la variation de la charge.

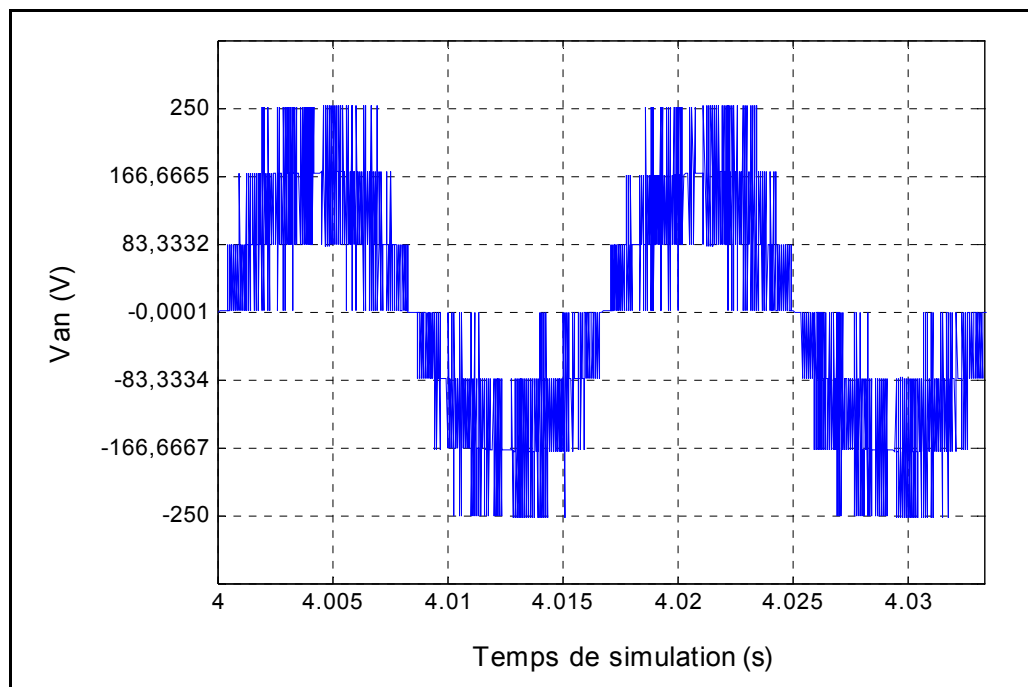


Figure 6.17 Tension à l'entrée du redresseur.

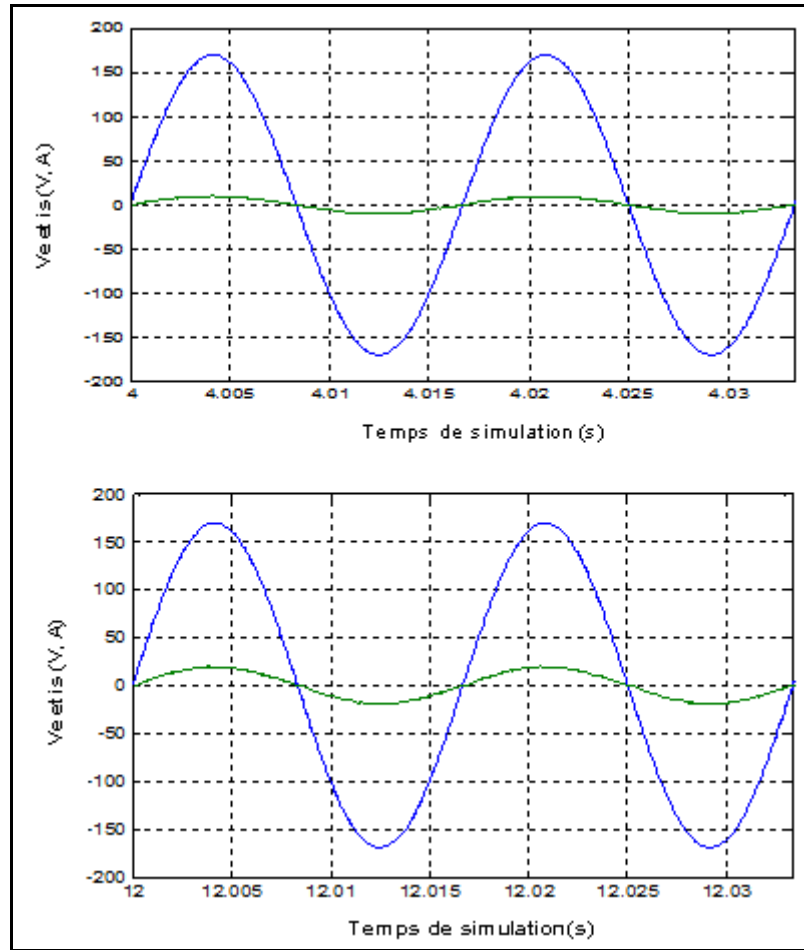


Figure 6.18 Allure de la tension du réseau et du courant de ligne avant et après la variation de la charge.

6.2 Convertisseur à quinze niveaux

6.2.1 Fonctionnement en onduleur sans transformateurs

Selon les notations de la figure 6.19, la référence de la tension de charge peut être générée en utilisant l'équation suivante :

$$V_{an} = k_{pl} \tilde{i}_L^* + k_{il} \int \tilde{i}_L^* dt \quad (6.10)$$

Où : $\tilde{i}_L^* = i_L^* - i_L$, i_L^* est la référence du courant de charge.

Les tensions des bus DC auxiliaires sont contrôlées moyennant un régulateur PI de la forme :

$$i_L^* = (k_{p2}\tilde{v}_2 + k_{i2}\int \tilde{v}_2 dt) + (k_{p3}\tilde{v}_3 + k_{i3}\int \tilde{v}_3 dt) \quad (6.11)$$

Où $\tilde{v}_2 = v_{c1}^* - v_{c1}$ et $\tilde{v}_3 = v_{c2}^* - v_{c2}$, v_{c1}^* et v_{c2}^* sont les références des tensions des bus auxiliaires.

Afin de produire les quinze niveaux de tension à la sortie, il est nécessaire de réguler les tensions aux bornes des deux capacités à $\frac{E}{7}$ et $\frac{3E}{7}$ respectivement. Ces quinze niveaux de tensions sont alors donnés au tableau 6.1.

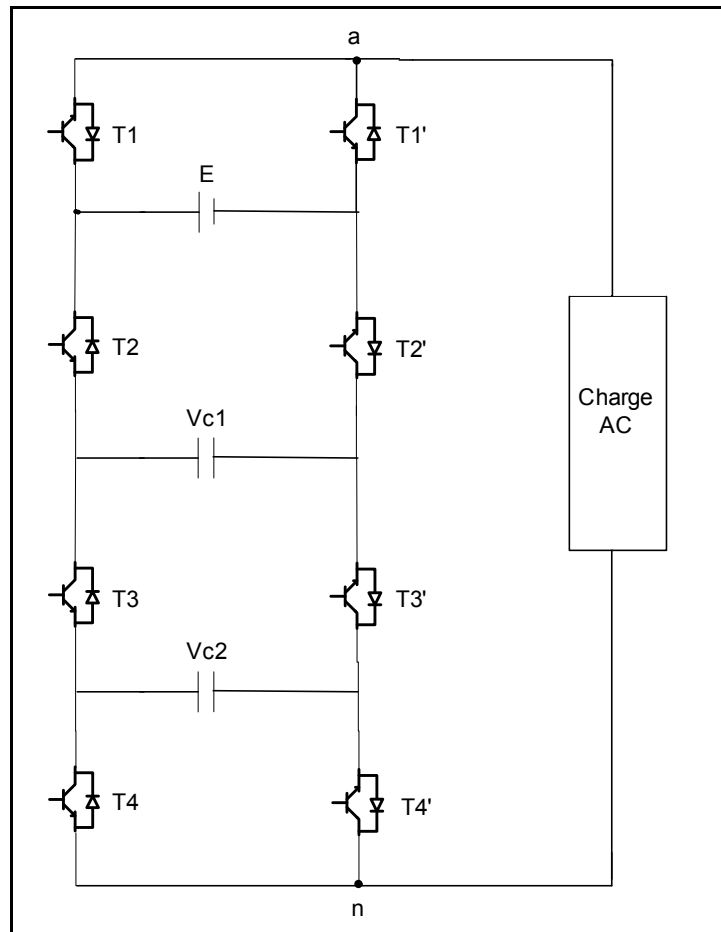


Figure 6.19 Onduleur sans transformateur à quinze niveaux.

Tableau 6.1 Table de commutation de convertisseur

Niveau de tension	Combinaison	Impulsions			
		T1	T2	T3	T4
1	E	1	0	0	0
2	E-Vc1+Vc2	1	0	1	0
3	E-Vc2	1	0	0	1
4	E-Vc1	1	0	1	1
5	Vc1	1	1	0	0
6	Vc1-Vc2	1	1	0	1
7	Vc2	1	1	1	0
8	0	1	1	1	1
9	-Vc2	0	0	0	1
10	Vc2-Vc1	0	0	1	0
11	-Vc1	0	0	1	1
12	Vc1-E	0	1	0	0
13	Vc2-E	0	1	1	0
14	Vc1-Vc2-E	0	1	0	1
15	-E	0	1	1	1

Quand la valeur actuelle du courant est inférieure à sa référence alors l'application d'une tension positive aux bornes de la charge permettra leur rapprochement. Par conséquent, les tensions positives (secteur I de la figure 6.20) sont appliquées quand l'erreur Δi , qui est l'erreur entre la valeur actuelle du courant et sa référence, est négative. Par contre, les tensions négatives (secteur II) sont appliquées quand l'erreur est positive. Les quinze états fonctionnels ainsi que les conditions de passage entre eux sont illustrés à la figure 6.21.

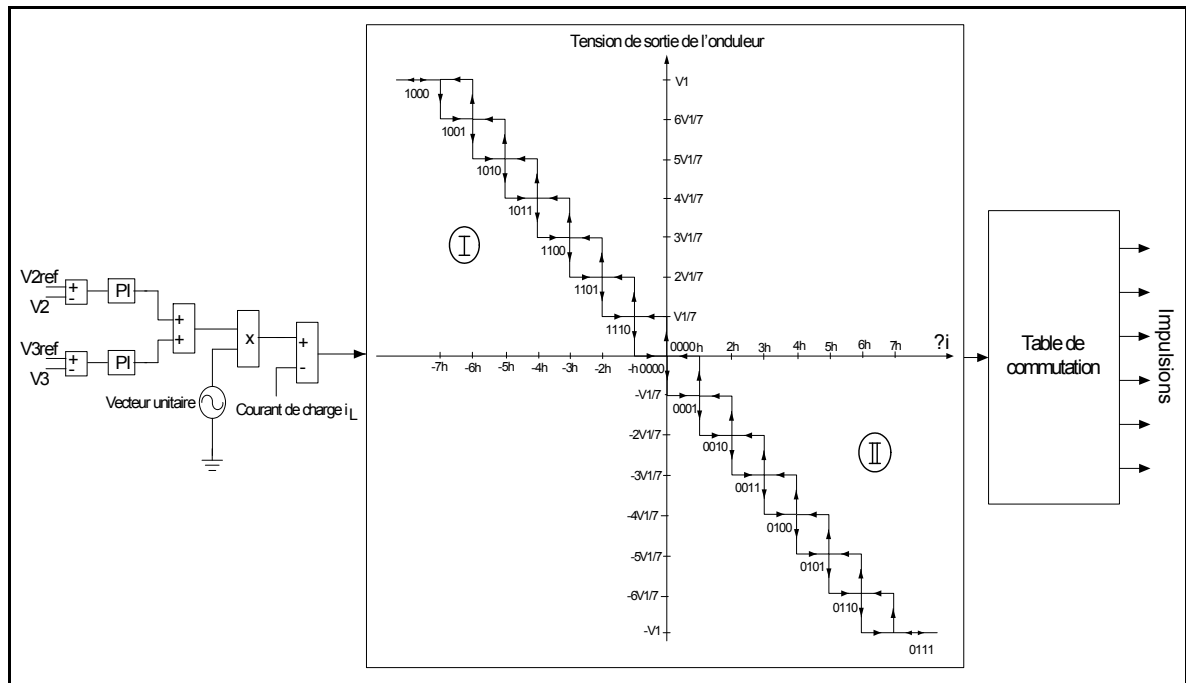


Figure 6.20 Technique à hystérésis à quinze niveaux.

La simulation a été performée en utilisant l'environnement Matlab Simulink ainsi que l'outil SimPowerSystems. Les paramètres de simulation sont :

- Bus DC principal et auxiliaire $4\,000\,\mu\text{F}$.
- Inductance de charge $15\,\text{mH}$.
- Résistance de charge $30\,\Omega$.
- Tension du bus DC principal E 140V .

Les tensions des bus DC auxiliaires (v_{c1} et v_{c2} à la figure 6.22) sont parfaitement régulées et restent autour de leurs valeurs de références, à savoir un-septième (20V) et trois-septième (60V) de la tension du bus DC principal qui est maintenue à 140V, comme le montre la figure 6.22. La tension de sortie, qui est la tension aux bornes de la charge, est presque sinusoïdale avec un THD autour de 6,59% comme le montre les figures 6.23 et 6.24. Par conséquent, le courant de charge est parfaitement sinusoïdal comme illustré à la figure 6.25.

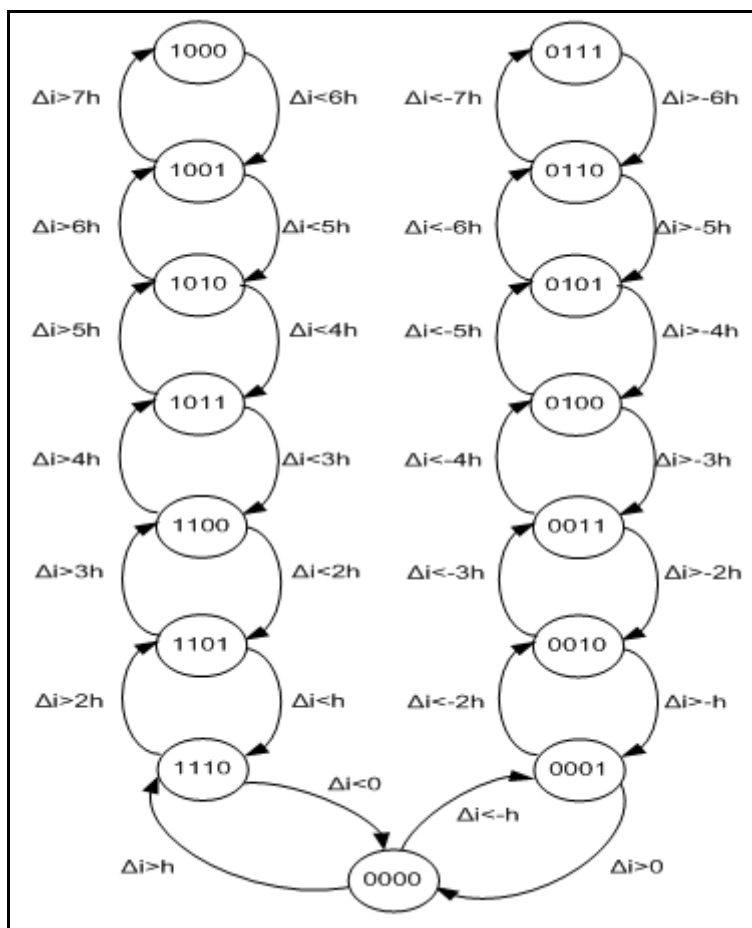


Figure 6.21 Diagramme des états fonctionnels.

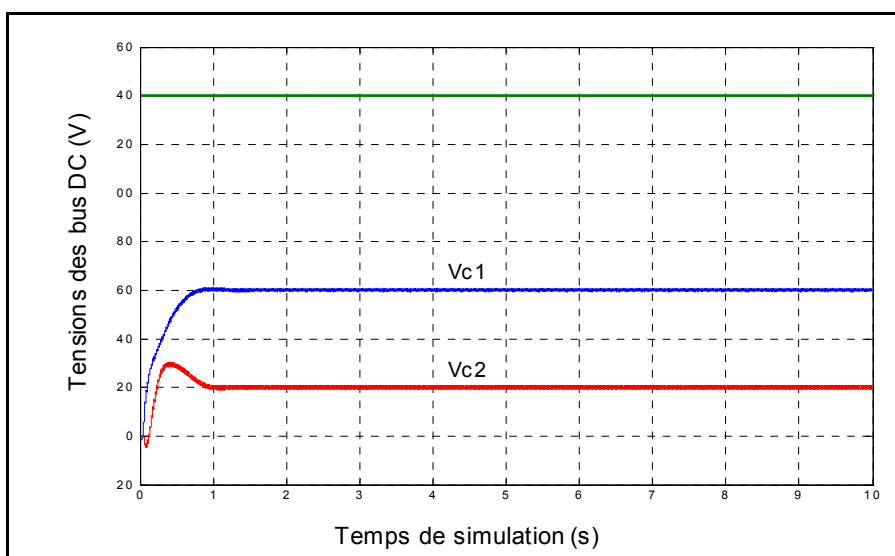


Figure 6.22 Tensions des bus DC principal et auxiliaires.

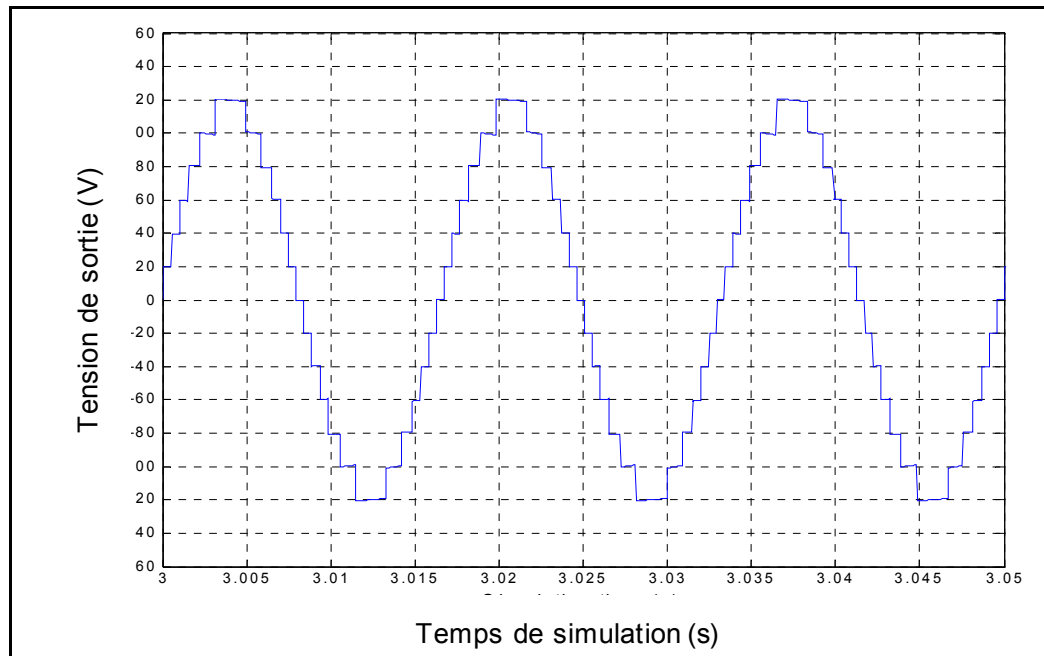


Figure 6.23 Tension de sortie.

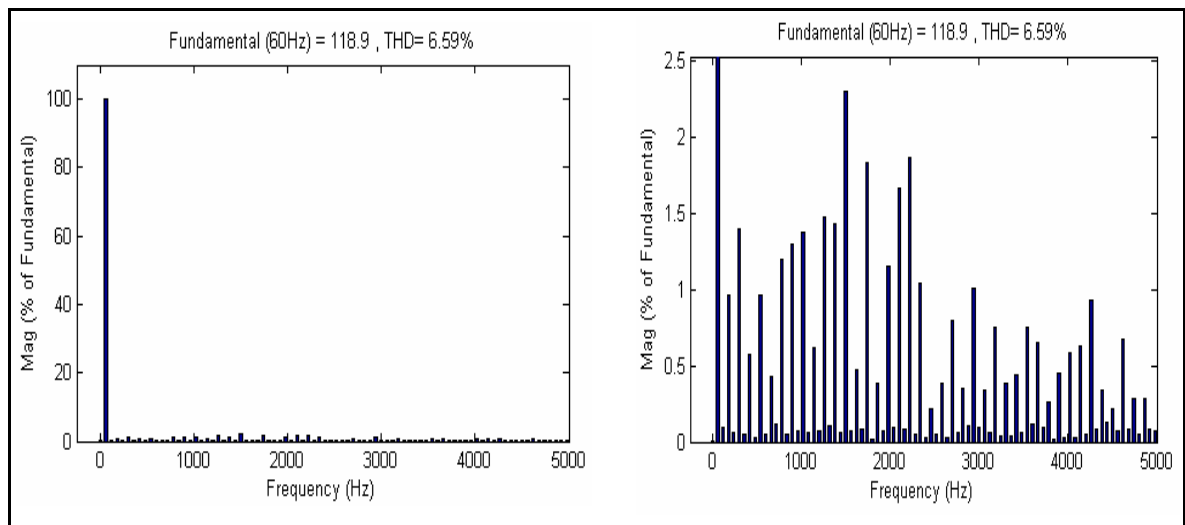


Figure 6.24 Spectre harmonique de la tension de sortie.

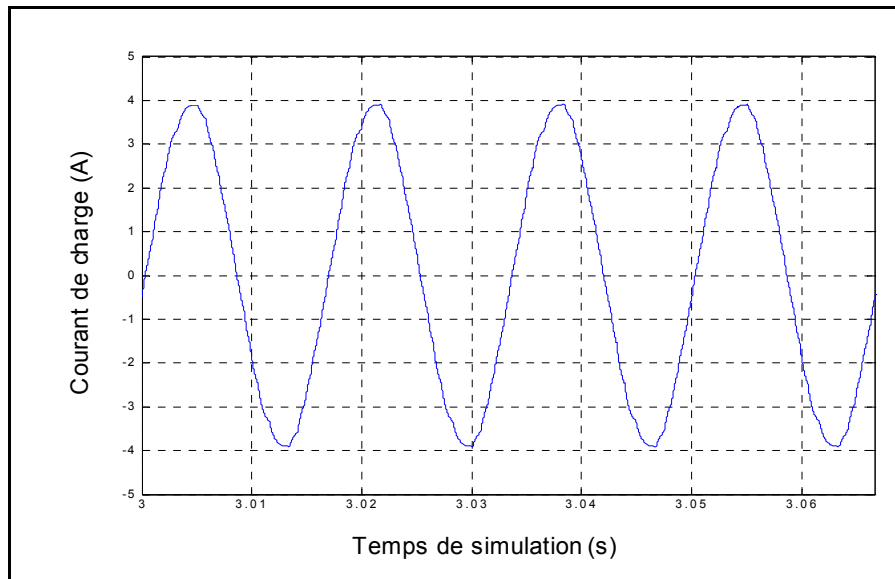


Figure 6.25 Courant de charge.

6.2.2 Fonctionnement en redresseur

L'application de la loi de maille de kirchhoff à l'entrée du redresseur de la figure 6.26 mène à l'équation suivante :

$$\frac{di_s}{dt} = \frac{v_e - v_{an}}{L_s} \quad (6.12)$$

Dans chacun des sept états, la tension v_{an} est constante, par conséquent, quand cette dernière et la tension de source sont positives alors $\frac{di_s}{dt}$ est positive, ce qui résulte sur le fait que le courant de ligne est croissant. Inversement, il décroît.

Quand la tension v_{an} est positive, alors la capacité se chargera ou se déchargera suivant que la tension de la source est positive ou négative respectivement. Quand la tension v_{an} est nulle, alors la capacité est ni en charge ni en décharge. Par conséquent, le courant de ligne augmentera ou diminuera suivant que la tension de la source est positive ou négative respectivement.

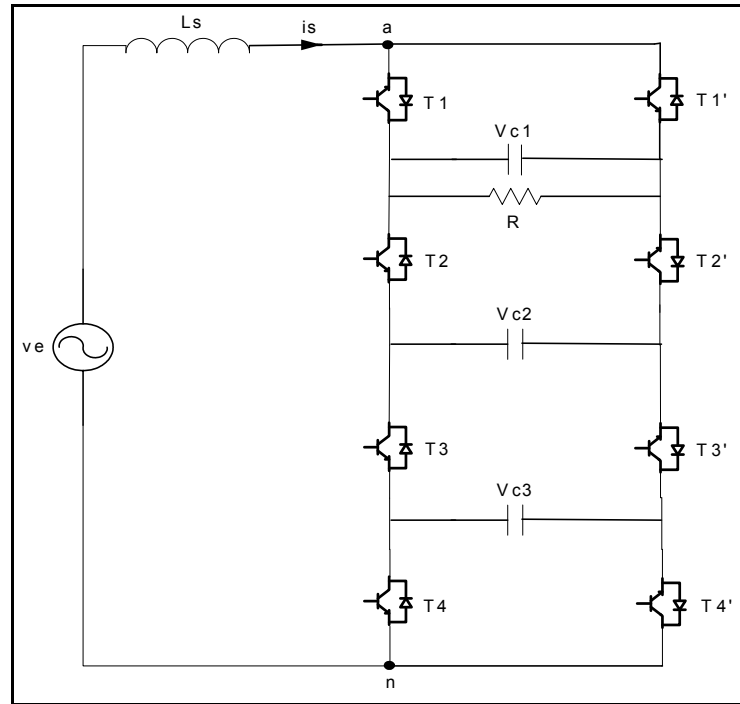


Figure 6.26 Redresseur PUC à quinze niveaux.

Considérant un fonctionnement à facteur de puissance unitaire, on constatera que l'interrupteur T_1 est conducteur seulement quand l'erreur du courant Δi est négative et la tension de source est positive. Donc, l'impulsion de l'interrupteur T_1 peut être écrit comme suit :

$$T_1 = \text{fcn}(v_e) \cdot (1 - \text{fcn}(\Delta i)) \quad (6.13)$$

Où : $\Delta i = i_s^* - i_s$, i_s est le courant de ligne et i_s^* est la référence.

$$\text{fcn}(x) = \begin{cases} 1 & \text{si } x \geq 0 \\ 0 & \text{si } x < 0 \end{cases} \quad x = \{v_e, \Delta i\} \quad (6.14)$$

L'analyse des états conducteur/bloqué des interrupteurs T_2, T_3 et T_4 mène à la subdivision de l'erreur du courant en quatre régions désignées par H_i , $i \in \{1, 2, 3, 4, 5, 6\}$. Ces régions sont définies par les équations suivantes :

$$H_1 = \begin{cases} 1 & \text{si } -4.h < \Delta i \leq 0 \\ 0 & \text{ailleurs} \end{cases} \quad (6.15)$$

$$H_2 = \begin{cases} 1 & \text{si } \Delta i \geq 3.h \\ 0 & \text{ailleurs} \end{cases} \quad (6.16)$$

$$H_3 = \begin{cases} 1 & \text{si } -6h < \Delta i \leq -4.h \text{ ou } -2.h < \Delta i \leq 0 \\ 0 & \text{ailleurs} \end{cases} \quad (6.17)$$

$$H_4 = \begin{cases} 1 & \text{if } h < \Delta i \leq 3.h \text{ ou } 5.h < \Delta i \\ 0 & \text{ailleurs} \end{cases} \quad (6.18)$$

$$H_5 = \begin{cases} 1 & \text{si } 0 < \Delta i \leq h \text{ ou } 2.h < \Delta i \leq 3.h \\ & \text{ou } 4.h < \Delta i \leq 5.h \text{ ou } \Delta i \geq 6.h \\ 0 & \text{ailleurs} \end{cases} \quad (6.19)$$

$$H_6 = \begin{cases} 1 & \text{si } -7.h < \Delta i \leq -6.h \text{ ou } -5.h < \Delta i \leq -4.h \\ & \text{ou } -3.h < \Delta i \leq -2.h \text{ ou } -h < \Delta i \leq 0 \\ 0 & \text{ailleurs} \end{cases} \quad (6.20)$$

Où h est la bande d'hystérésis.

Les impulsions de gâchettes des interrupteurs T2, T3 et T4 sont alors données par:

$$\begin{cases} T_2 = \text{fcn}(v_e).H_1 + (1 - \text{fcn}(v_e)).H_2 \\ T_3 = \text{fcn}(v_e).H_3 + (1 - \text{fcn}(v_e)).H_4 \\ T_4 = \text{fcn}(v_e).H_5 + (1 - \text{fcn}(v_e)).H_6 \end{cases} \quad (6.21)$$

L'amplitude du courant de ligne est obtenue par l'équation:

$$A = (V_{clref} - V_{cl}) \left(K_{p1} + \frac{K_{i1}}{s} \right) + (V_{c2ref} - V_{c2}) \left(K_{p2} + \frac{K_{i2}}{s} \right) + (V_{c3ref} - V_{c3}) \left(K_{p3} + \frac{K_{i3}}{s} \right) \quad (6.22)$$

Le courant de référence est généré en multipliant A par le vecteur unitaire afin d'assurer un fonctionnement à facteur de puissance unitaire comme montré à la figure 6.27.

Les paramètres de simulation sont :

- Bus DC principal et auxiliaire 4 000 μ F.
- Inductance de ligne 3 mH.
- Résistance de charge 100 Ω .
- Tension de source (v_e) 120V rms.

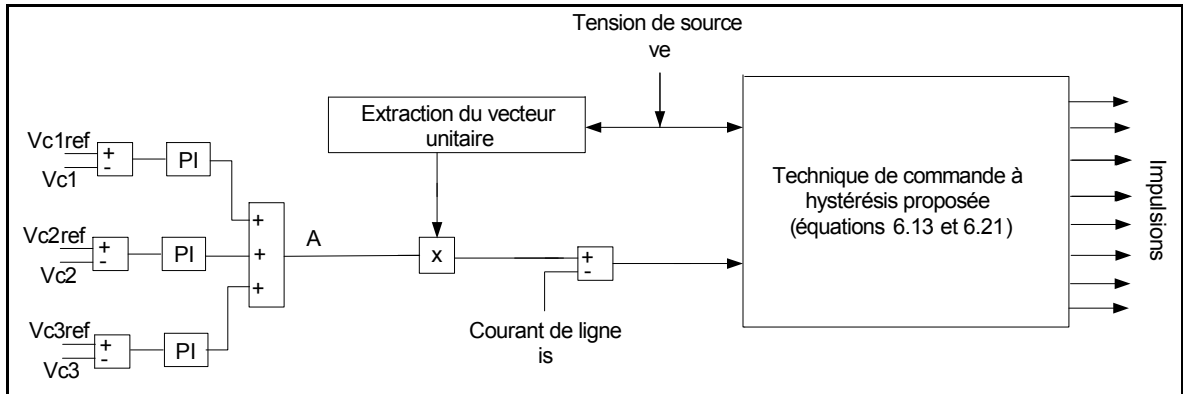


Figure 6.27 Technique à hystérésis à quinze bandes proposée.

La référence de la tension du bus DC principal est 270V alors que celles des bus auxiliaire sont respectivement 38,57V et 115,29V. La figure 6.28 montre que ces tensions sont parfaitement contrôlées autour de leurs consignes.

La tension à l'entrée du redresseur est constituée de quinze niveaux, à savoir (270, 231.43, 192.86, 154.29, 115.71, 77.14, 38.57, 0, -38.57, -77.14, -115.71, -154.29, -192.86, -231.43, -270), comme le montre la figure 6.29. Ceci se reflète par THD aux alentours de 29,56% comme indiqué à la figure 6.30.

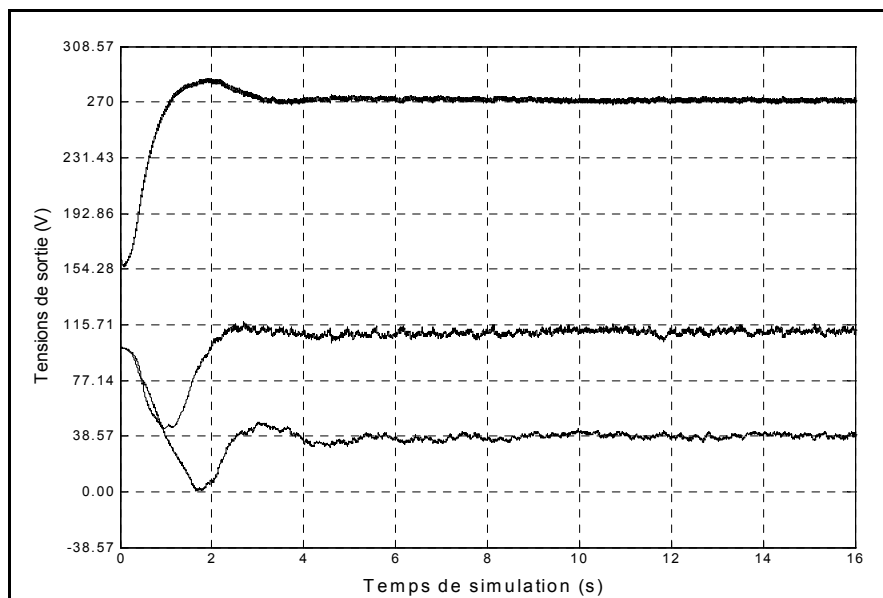


Figure 6.28 Tensions de sortie.

Le fonctionnement à facteur de puissance unitaire est bien assuré comme le montre la figure 6.31. La figure 6.32 montre un courant presque sinusoïdal avec un taux d'harmoniques aux alentours de 2,97%. La figure 6.33 montre le contenu harmonique du courant de ligne.

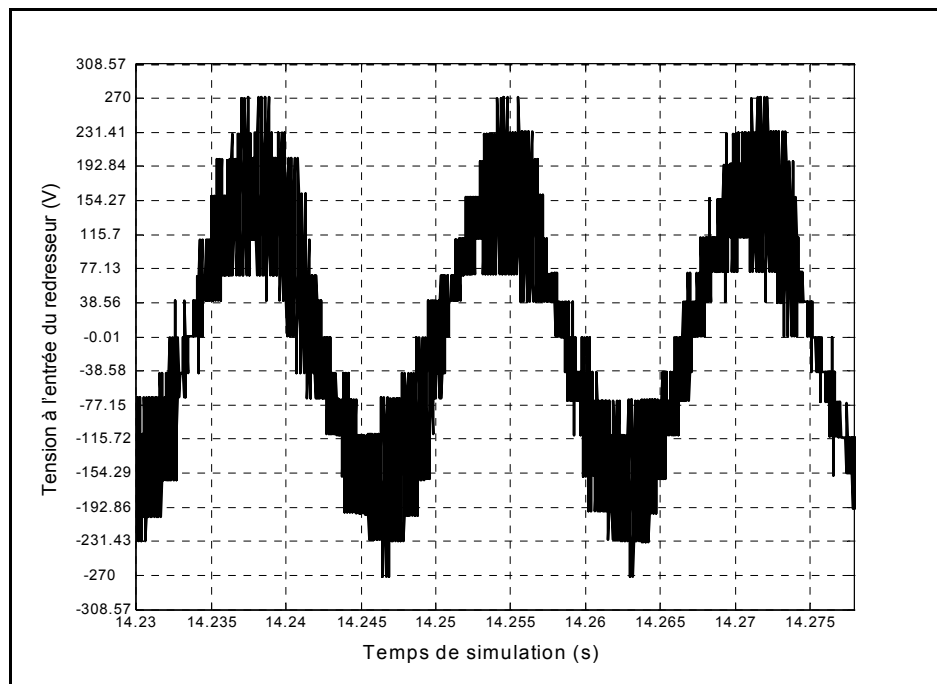


Figure 6.29 Tension à l'entrée du redresseur.

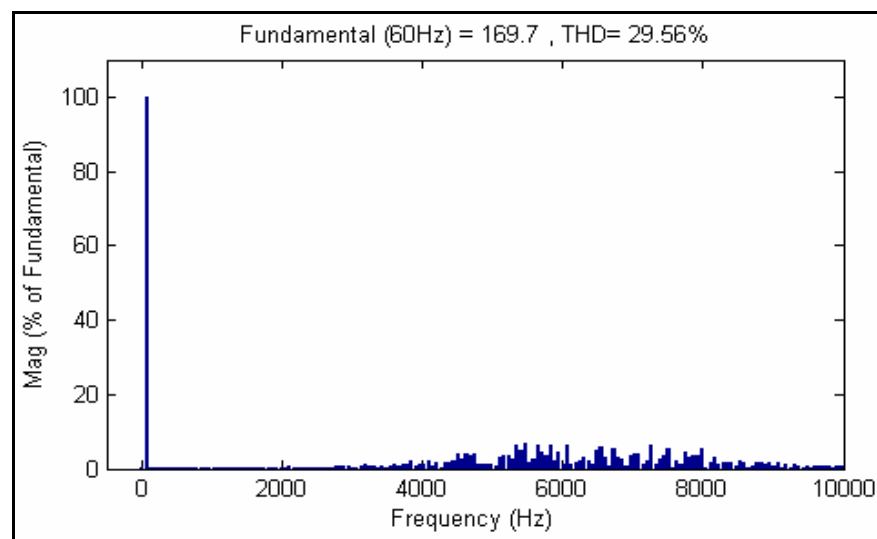


Figure 6.30 Spectre harmonique de la tension à l'entrée du redresseur.

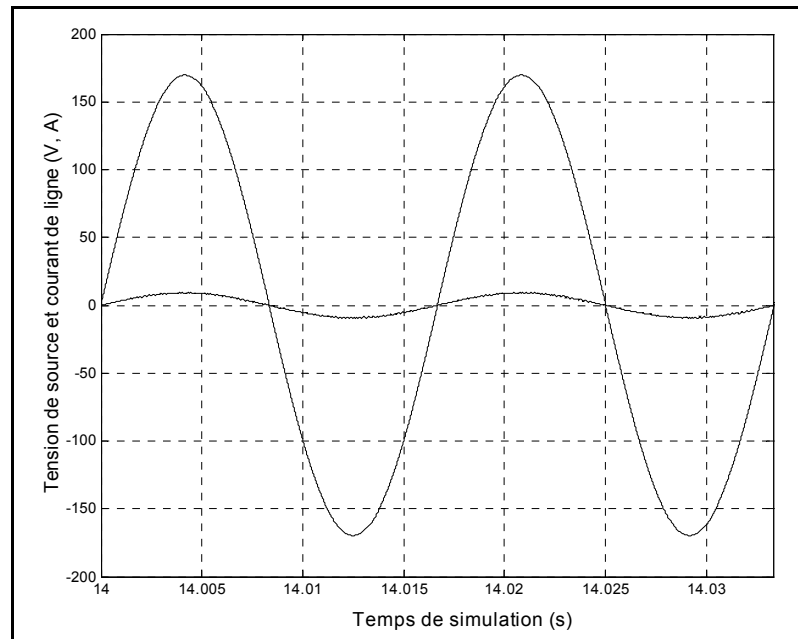


Figure 6.31 Tension de source et courant de ligne.

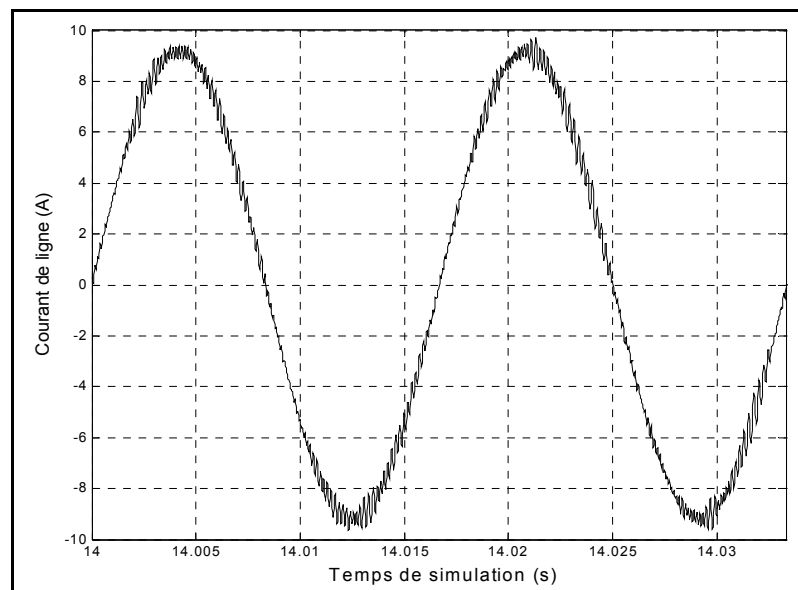


Figure 6.32 Courant de ligne.

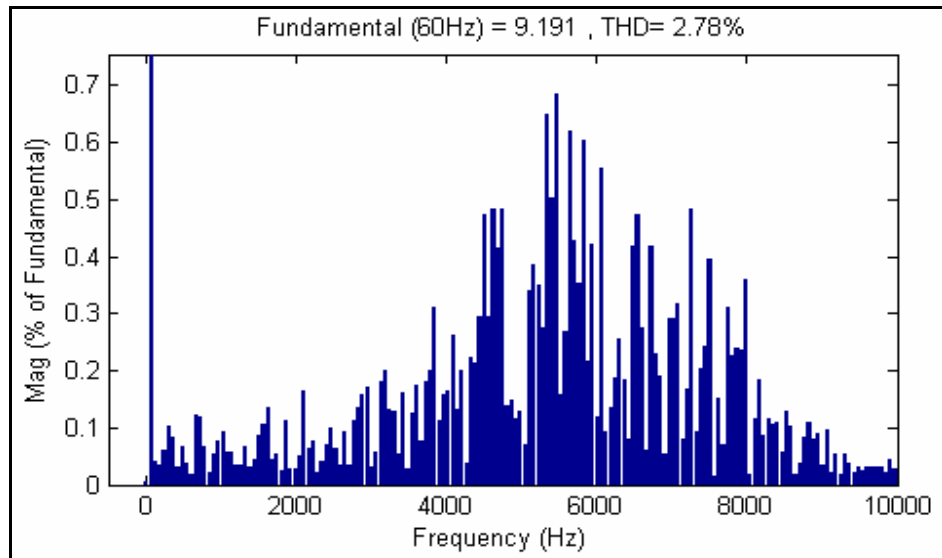


Figure 6.33 Spectre harmonique du courant de ligne.

6.3 Conclusion

Une technique de commande à hystérésis multibandes a été présentée dans ce chapitre. Le concept proposé permet de réduire énormément l'impact en termes d'harmoniques sur le réseau électrique, ce qui permet d'éviter l'utilisation de filtres résultat ainsi sur une grande efficacité énergétique.

CHAPITRE 7

NOUVEAU CONVERTISSEUR MULTINIVEAUX TRIPHASÉ BASÉ SUR LA COMBINAISON DES TOPOLOGIES PUC ET NPC

Les convertisseurs à trois niveaux Gao et Fletcher (2010), Mukherjee et Poddar (2010) et Videt, *et al.* (2009)- permettent de surmonter les problèmes des convertisseurs à deux niveaux traditionnels, toutefois, la qualité des tensions délivrées reste assez médiocre. Afin de l'améliorer, la fréquence de modulation doit être assez élevée ce qui engendre l'augmentation des pertes par commutation. Ceci condamne l'efficacité énergétique de ces convertisseurs.

Plusieurs solutions ont été proposées pour éviter ce problème. Kai, *et al.* (2005) proposent un convertisseur qui résulte de la mise en série de deux convertisseurs NPC à trois niveaux, alors que Veenstra et Rufer (2005) proposent la mise en série d'un convertisseur NPC à trois niveaux et un convertisseur OC à deux niveaux. Un convertisseur hybride constitué de deux convertisseurs OC est présenté par Manjrekar, *et al.* (2000) afin de produire un courant presque sinusoïdal à faible THD ce qui réduit énormément le dimensionnement des filtres résultant sur une grande efficacité énergétique.

Dans ce chapitre, nous allons détailler le convertisseur à sept niveaux résultant d'une optimisation topologique du convertisseur obtenu avec la mise en série des deux topologies PUC et NPC à trois niveaux, Ounejjar, *et al.* (2009). La technique de commande proposée permet d'avoir un courant et une tension à faible THD ce qui augmente l'efficacité énergétique de la conversion.

7.1 Opérations du convertisseur proposé

Une optimisation topologique de la mise en série de deux convertisseurs PUC et NPC, comme montré à la figure 7.1, résulte sur un nouveau convertisseur assez promettant. Il est constitué par huit interrupteurs et deux capacités par phase comme indiqué à la figure 7.2.

Les tensions des capacités C1 et C2 sont contrôlées pour être égales à $\frac{V_{dc}}{6}$ et $\frac{V_{dc}}{3}$ respectivement, alors que les tensions des capacités CH et CL doivent être équilibrées et égales à $\frac{V_{dc}}{2}$. De toutes les combinaisons qui peuvent être produites par les huit interrupteurs, nous retenons huit états comme montré aux figures 7.3 et 7.4. La table commutation peut être alors déduite comme illustré par le tableau 7.1.

Tableau 7.1 Table de correspondance du convertisseur

État	V_{AN}	Impulsions							
		T1	T2	T3	T4	T5	T6	T7	T8
1	$\frac{V_{dc}}{2}$	0	0	1	0	0	0	1	0
2	$\frac{V_{dc}}{3}$	0	1	1	0	0	1	0	0
3	$\frac{V_{dc}}{6}$	0	0	1	0	1	1	0	0
4	0	1	1	1	0	0	0	0	0
5	0	0	0	0	1	1	1	0	0
6	$-\frac{V_{dc}}{6}$	1	1	0	1	0	0	0	0
7	$-\frac{V_{dc}}{3}$	1	0	0	1	1	0	0	0
8	$-\frac{V_{dc}}{2}$	0	0	0	1	0	0	0	1

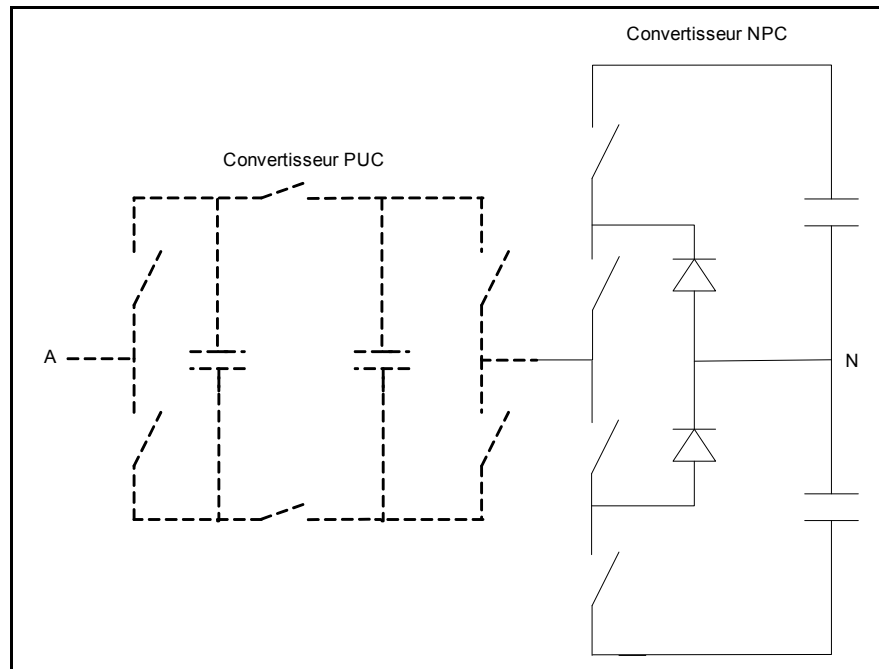


Figure 7.1 Mise en série du convertisseur PUC et NPC.

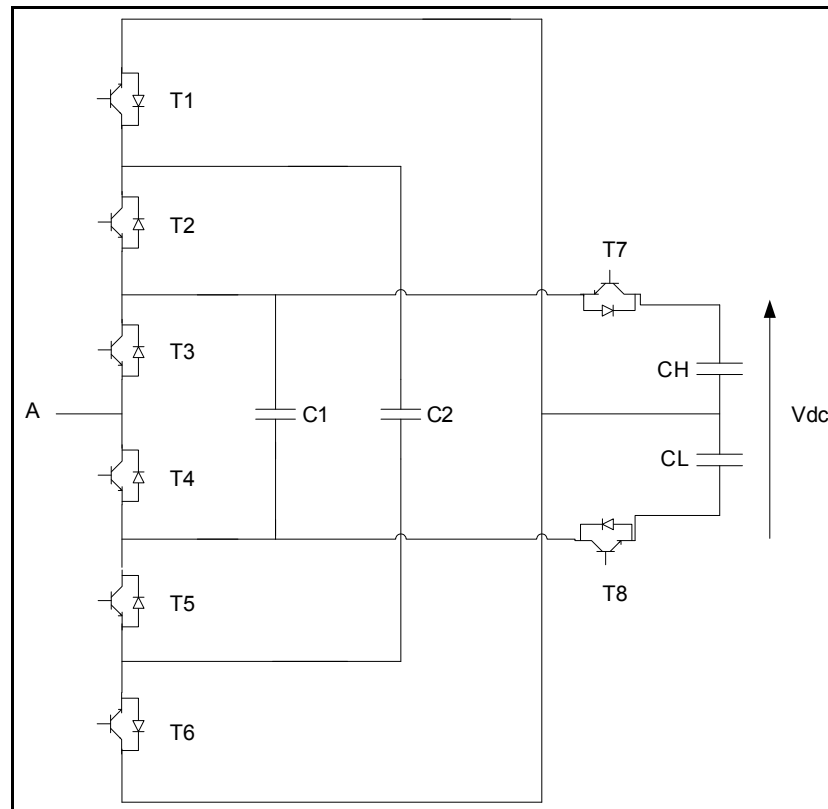


Figure 7.2 Convertisseur proposé.

Les états 3 et 4 sont redondants, alors V_{AN} est constituée de sept niveaux qui sont générés moyennant la modulation sinusoïdale à sept niveaux montrée à la figure 7.5. En effet, la tension sinusoïdale désirée est comparée à six signaux à dents de scie, ce qui résulte sur un signal indiquant l'état désirée comme indiqué à la figure 7.6. Les impulsions de gâchettes sont ensuite produites en utilisant le tableau 7.1.

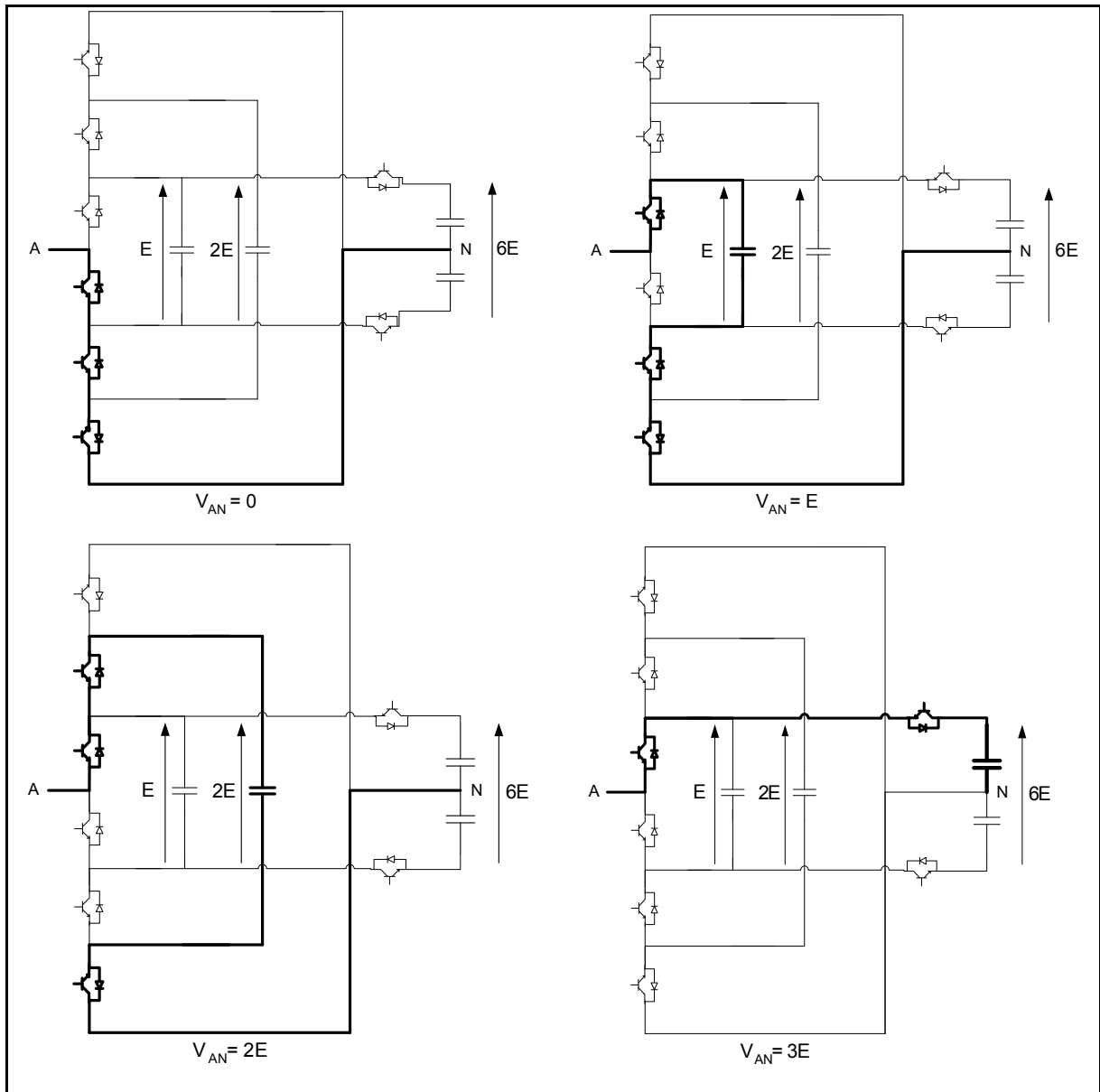


Figure 7.3 Tensions positives produites par le convertisseur proposé.

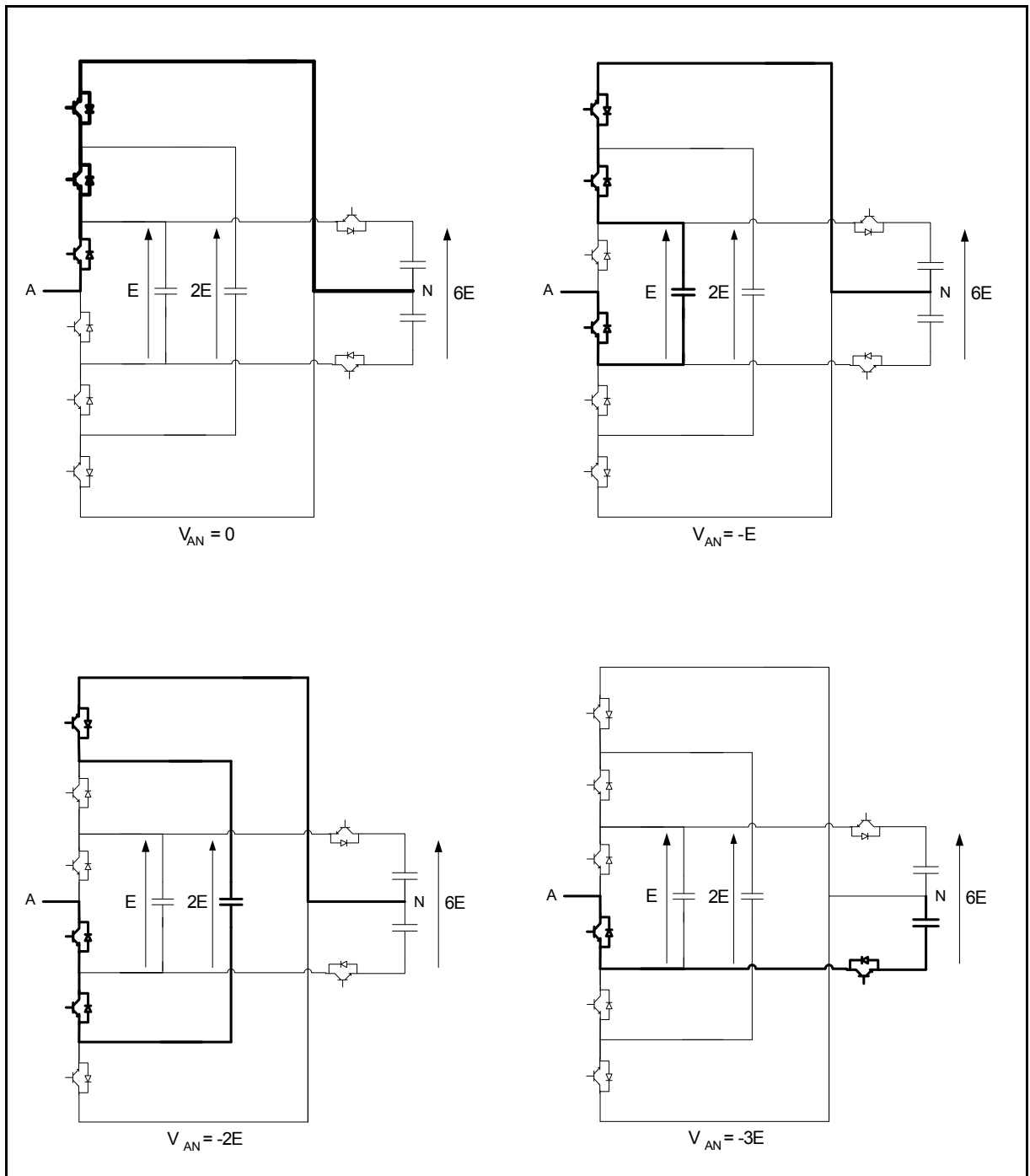


Figure 7.4 Tensions négatives produites par le convertisseur proposé.

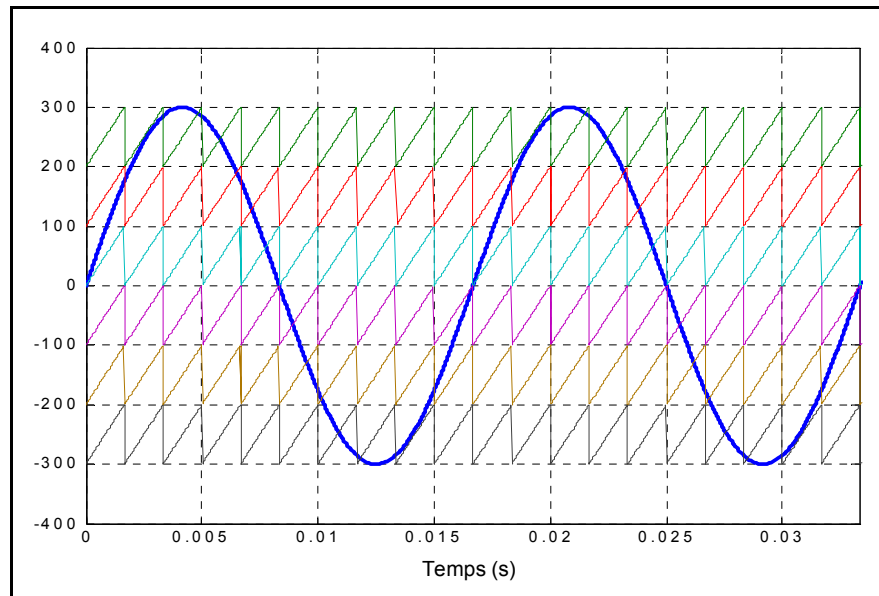


Figure 7.5 Modulation sinusoïdale à sept niveaux.

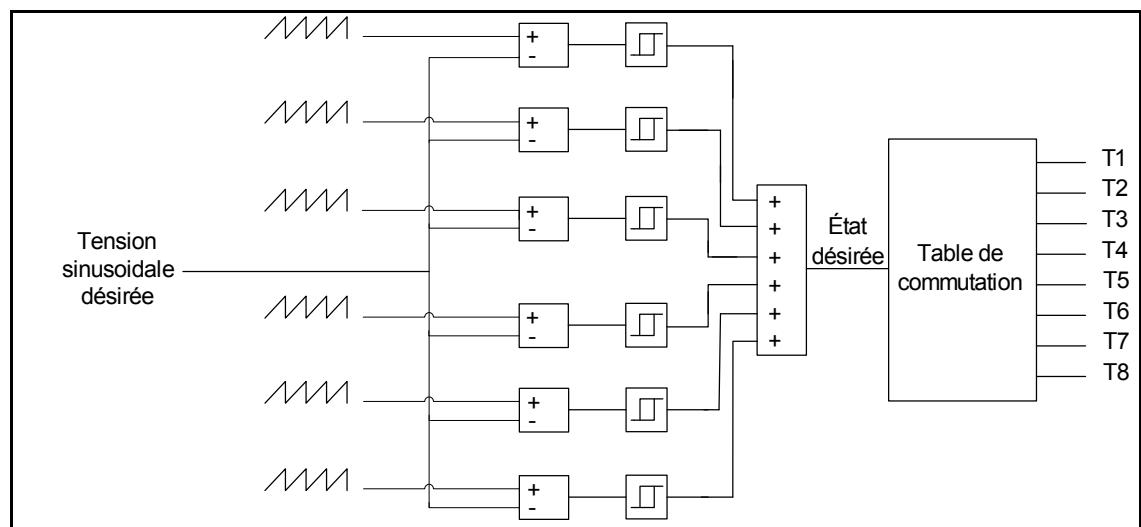


Figure 7.6 Technique de modulation proposée.

7.2 Modélisation et commande du convertisseur proposé

Partant de la figure 7.7, on peut écrire :

$$\begin{cases} V_{ao} = e_a - L_a \frac{di_a}{dt} \\ V_{bo} = e_b - L_b \frac{di_b}{dt} \\ V_{co} = e_c - L_c \frac{di_c}{dt} \end{cases} \quad (7.1)$$

On supposera que : $L = L_a = L_b = L_c$

La somme des termes de l'équation 7.1 résulte sur l'équation suivante :

$$V_{ao} + V_{bo} + V_{co} = (e_a + e_b + e_c) - L \frac{d(i_a + i_b + i_c)}{dt} \quad (7.2)$$

En considérant que le réseau triphasé est équilibré et que le système est à trois fils, on pourra alors écrire que:

$$V_{ao} + V_{bo} + V_{co} = 0 \quad (7.3)$$

Considérons les tensions V_{an} , V_{bn} et V_{cn} définies par :

$$\begin{cases} V_{an} = f_1 V_{dc} \\ V_{bn} = f_2 V_{dc} \\ V_{cn} = f_3 V_{dc} \end{cases} \quad (7.4)$$

Où f_k est une fonction de commutation qui peut avoir sept valeur, à savoir :

$$f_k \in \left\{ -\frac{V_{dc}}{2}, -\frac{V_{dc}}{3}, -\frac{V_{dc}}{6}, 0, \frac{V_{dc}}{6}, \frac{V_{dc}}{3}, \frac{V_{dc}}{2} \right\} \quad (7.5)$$

Sachant que :

$$\begin{cases} V_{ao} = V_{an} + V_{no} \\ V_{bo} = V_{bn} + V_{no} \\ V_{co} = V_{cn} + V_{no} \end{cases} \quad (7.6)$$

Considérant l'équation 7.3, et en faisant la somme des termes de l'équation 7.6 on peut déduire l'équation suivante :

$$V_{on} = \frac{1}{3} (V_{an} + V_{bn} + V_{cn}) \quad (7.7)$$

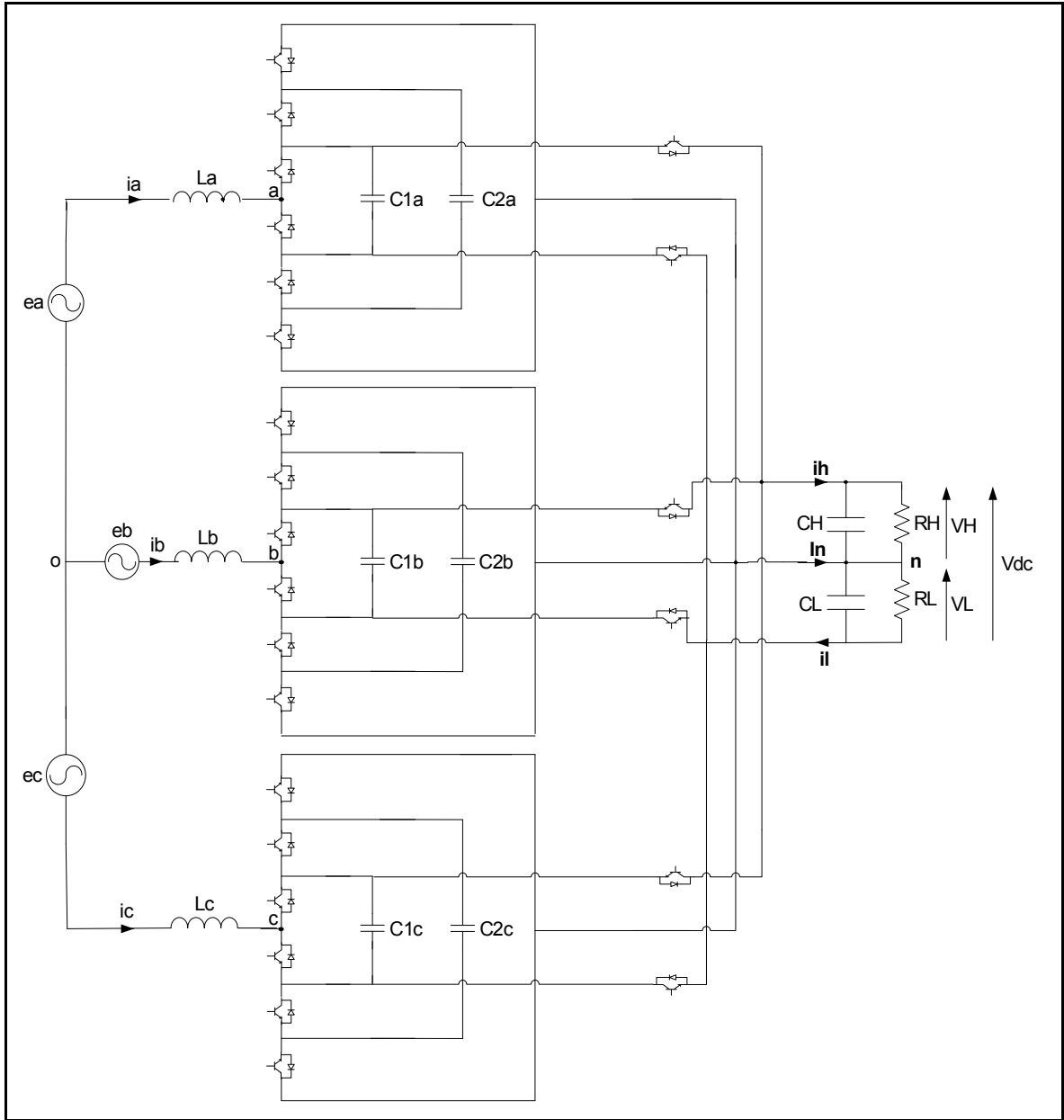


Figure 7.7 Système triphasé proposé.

La substitution des termes de l'équation 7.6 dans l'équation 7.7 donne:

$$V_{on} = \frac{V_{dc}}{3} \sum_{k=1}^3 f_k \quad (7.8)$$

Finalement, la substitution des termes des équations 7.4 et 7.8 dans l'équation 7.6 donne :

$$\begin{cases} V_{ao} = V_{dc} \left(f_1 - \frac{1}{3} \sum_{k=1}^3 f_k \right) \\ V_{bo} = V_{dc} \left(f_2 - \frac{1}{3} \sum_{k=1}^3 f_k \right) \\ V_{co} = V_{dc} \left(f_3 - \frac{1}{3} \sum_{k=1}^3 f_k \right) \end{cases} \quad (7.9)$$

Le système de l'équation 7.1 peut être écrit dans le plan $\alpha\beta$ comme suit :

$$\bar{V} = \bar{e} - L \frac{d\bar{i}}{dt} \quad (7.10)$$

Où : $\bar{V} = V_\alpha + jV_\beta$; $\bar{e} = e_\alpha + je_\beta$; $\bar{i} = i_\alpha + ji_\beta$

Ce qui peut s'écrire alors :

$$\begin{cases} V_\alpha = e_\alpha - L \frac{di_\alpha}{dt} \\ V_\beta = e_\beta - L \frac{di_\beta}{dt} \end{cases} \quad (7.11)$$

Le passage au plan dq s'obtient en faisant la transformation suivante :

$$\bar{X}_{(\alpha\beta)} = \bar{X}_{(dq)} e^{j\theta} \quad (7.12)$$

Avec $\theta = \int \omega dt$ où ω est la pulsation du réseau de distribution.

$X_{(\alpha\beta)}$ et $X_{(dq)}$ signifie que la variable X est prise dans le référentiel $(\alpha\beta)$ et (dq) respectivement.

On pourra alors écrire que :

$$\bar{V}_{(dq)} e^{j\theta} = \bar{e}_{(dq)} e^{j\theta} - L \frac{d(\bar{i}_{(dq)} e^{j\theta})}{dt} \quad (7.13)$$

Ce qui se met ensuite sous la forme :

$$\bar{V}_{(dq)} e^{j\theta} = \bar{e}_{(dq)} e^{j\theta} - L \left(\frac{d\bar{i}_{(dq)}}{dt} e^{j\theta} + j\omega \bar{i}_{(dq)} e^{j\theta} \right) \quad (7.14)$$

On conclut alors que :

$$\bar{V}_{(dq)} = \bar{e}_{(dq)} - L \left(\frac{d\bar{i}_{(dq)}}{dt} + j\omega \bar{i}_{(dq)} \right) \quad (7.15)$$

Sachant que $\bar{X}_{(dq)} = X_d + jX_q$, on pourra écrire finalement que :

$$\begin{cases} V_d = e_d + L\omega i_q - L \frac{di_d}{dt} \\ V_q = e_q - L\omega i_d - L \frac{di_q}{dt} \end{cases} \quad (7.16)$$

Soit les variables u_1 et u_2 définies par :

$$\begin{cases} u_1 = L \frac{di_d}{dt} \\ u_2 = L \frac{di_q}{dt} \end{cases} \quad (7.17)$$

L'application d'un régulateur PI permet d'écrire :

$$\begin{cases} u_1 = (i_{dref} - i_d) \left(K_{p1} + \frac{K_{i1}}{s} \right) \\ u_2 = (i_{qref} - i_q) \left(K_{p2} + \frac{K_{i2}}{s} \right) \end{cases} \quad (7.18)$$

Le fonctionnement à facteur de puissance unitaire peut être assuré en imposant:

$$i_{qref} = 0 \quad (7.19)$$

La régulation de la tension du bus DC peut être assurée en choisissant :

$$i_{dref} = (V_{dref} - V_{dc}) + \left(\frac{V_{dref}}{2} - V_{cla} - V_{clb} - V_{clc} \right) + (V_{dref} - V_{c2a} - V_{c2b} - V_{c2c}) \quad (7.20)$$

L'équilibrage des tensions de sortie V_H et V_L peut être réalisé en agissant sur la composante homopolaire des tensions d'entrée du redresseur. En effet, le déséquilibre de ces deux tensions survient lorsqu'elles ne sont pas égales. Par conséquent, l'équilibrage peut être assuré par un régulateur PI.

$$u_3 = (V_L - V_H) \left(K_{p3} + \frac{K_{i3}}{s} \right) \quad (7.21)$$

Les références des tensions d'entrée du redresseur sont alors données par :

$$\boxed{\begin{cases} V_d = e_d + L\omega i_q - u_1 \\ V_q = e_q - L\omega i_d - u_2 \\ V_0 = u_3 \end{cases}} \quad (7.22)$$

Le schéma de la technique proposée est donné à la figure 7.8.

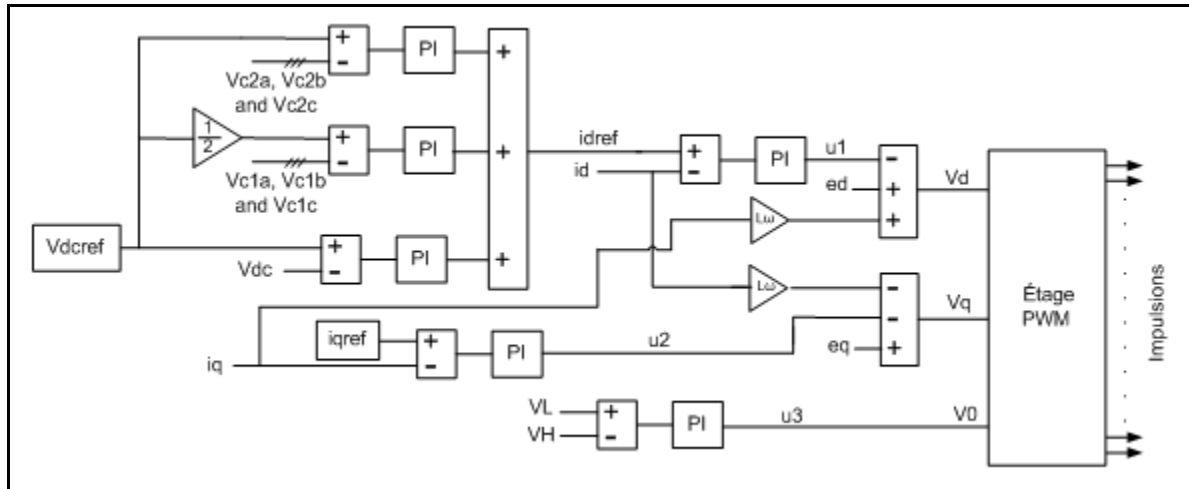


Figure 7.8 Technique de commande proposée.

7.3 Résultats de simulation

La simulation a été performée en utilisant l'environnement Matlab Simulink et l'outil SimPowerSystems. Les paramètres de la simulation sont :

- Amplitude de la tension simple du réseau : $E_p = 120\sqrt{2}$ V.
- Inductance de ligne : $L=3\text{mH}$.
- Fréquence de modulation : 1kHz.

Afin de vérifier l'algorithme proposé pour l'équilibrage des tensions de sortie, on impose un déséquilibre de la charge à l'instant $t=4\text{s}$ telle que : $R_H=20\Omega$ et $R_L=15\Omega$ et on déconnecte l'algorithme proposé. On remarque que la tension V_H devient plus grande que V_L comme le montre la figure 7.9. Lorsque l'algorithme est reconnecté de nouveau à l'instant $t=5\text{s}$, les deux tensions deviennent égales même avec une charge déséquilibrée ce qui valide le concept. Ce déséquilibre peut causer de graves dégâts pour les capacités et les interrupteurs ce qui mène parfois à un surdimensionnement. Ce dernier peut être évité avec de tels algorithmes. Afin de vérifier la dynamique du système proposé en cas de variations brusques de la charge, on applique une variation abrupte de la charge à l'instant $t=3\text{s}$. On remarque alors que les tensions des capacités C_{2a} , C_{2b} et C_{2c} restent égales même sous variation de la charge. Leur valeur est égale au double de la tension des capacités C_{1a} , C_{1b} et C_{1c} . Les

tensions du bus DC sont bien équilibrées et égales à trois fois ces dernières comme le montre la figure 7.10.

L'amplitude des courants de lignes passe d'environ 19A à 38A comme le montre les figures 7.11 et 7.12. La composante réactive reste toujours nulle alors que la composante active est égale à l'amplitude des courants de lignes comme illustré à la figure 7.13.

La figure 7.14 montre que la tension de source ainsi que le courant de ligne correspondant sont en phase ce qui confirme le fonctionnement à facteur de puissance unitaire. La tension composée à l'entrée du redresseur est constituée de treize niveaux alors que la tension simple en compte sept comme montré aux figures 7.15 et 7.16. Le contenu harmonique des courants de lignes est donné à la figure 7.17. On remarque que les principaux harmoniques sont centrés autour de la fréquence de modulation (1kHz) et de ses multiples. Le THD est aussi faible que 1,69% ce qui confirme que les courants sont presque parfaitement sinusoïdaux résultant sur une réduction considérable, voir l'élimination, des filtres actifs et/ou passifs.

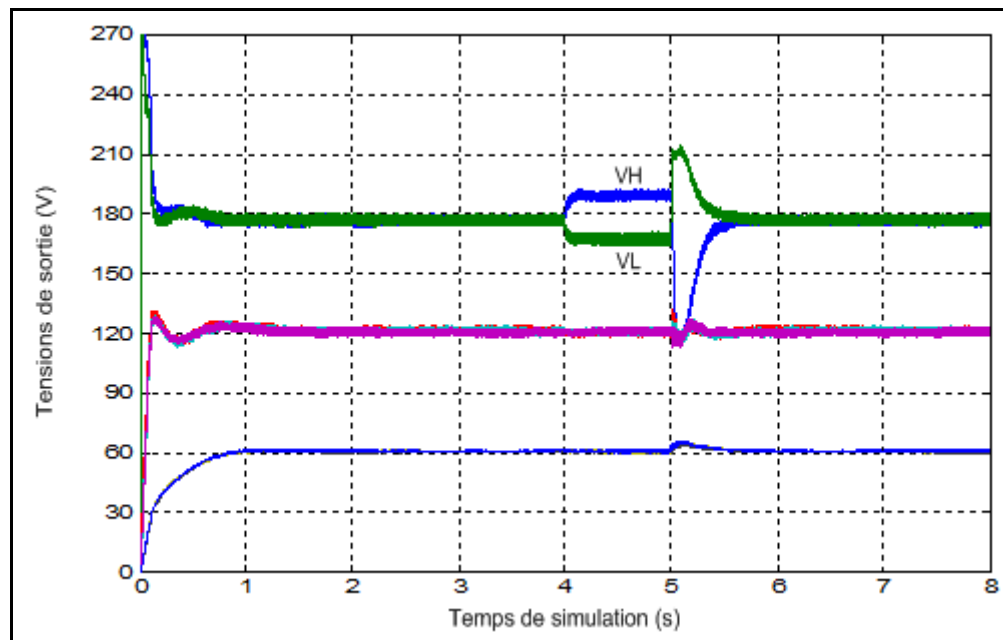


Figure 7.9 Tensions des bus DC et auxiliaires (essaie de déséquilibre).

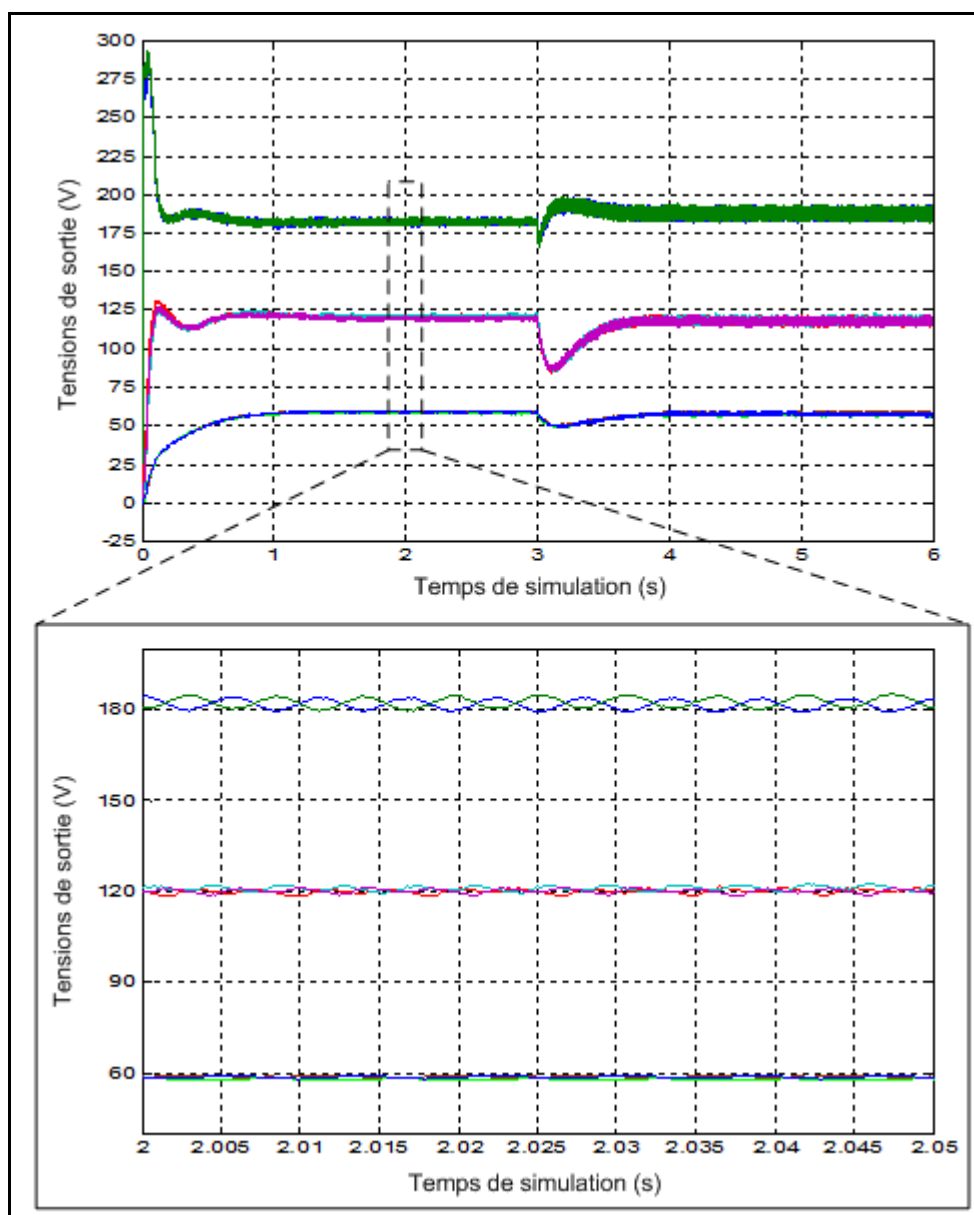


Figure 7.10 Tensions des bus DC et auxiliaires (essai de variation de charge).

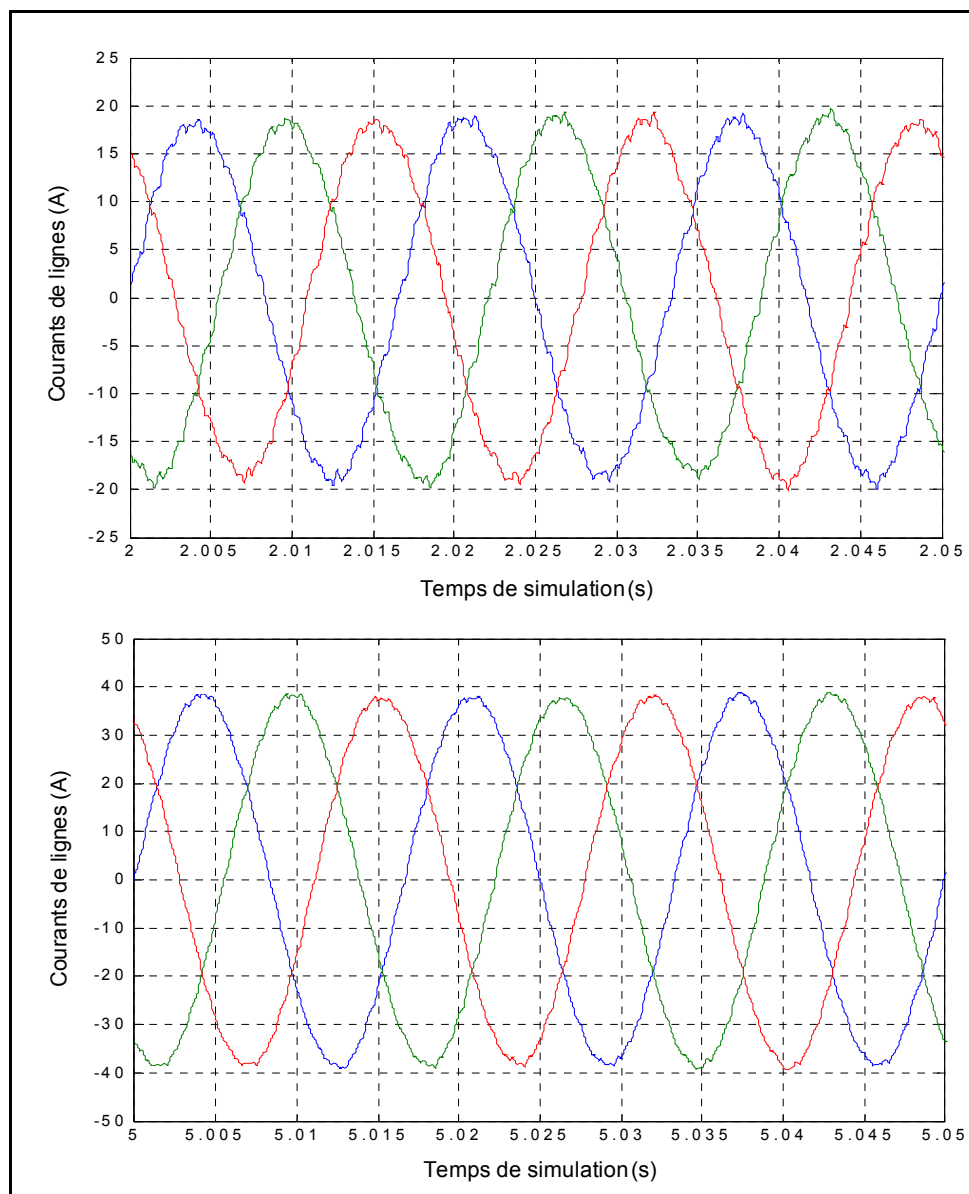


Figure 7.11 Courants de lignes avant et après le déséquilibre de la charge.

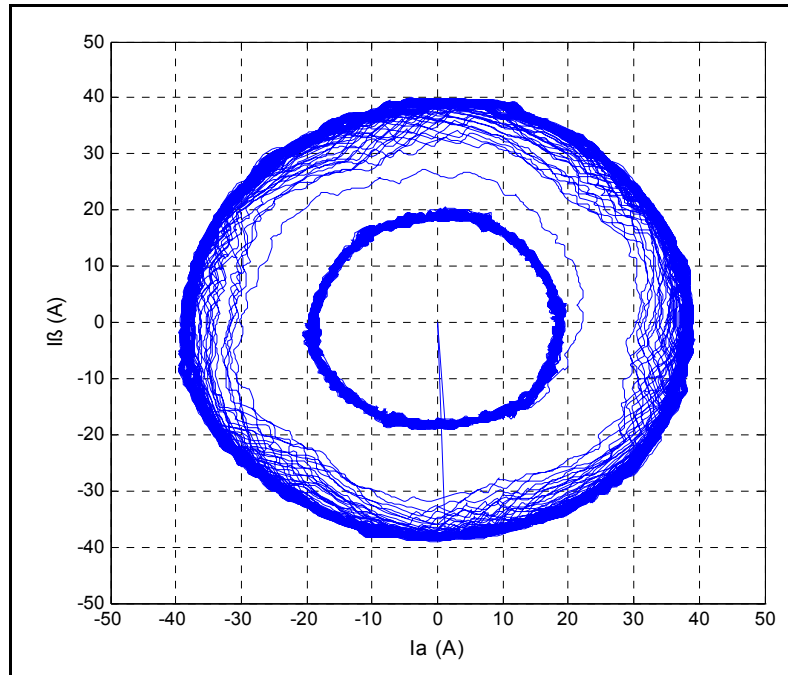


Figure 7.12 Courants de lignes dans le plan $\alpha\beta$.

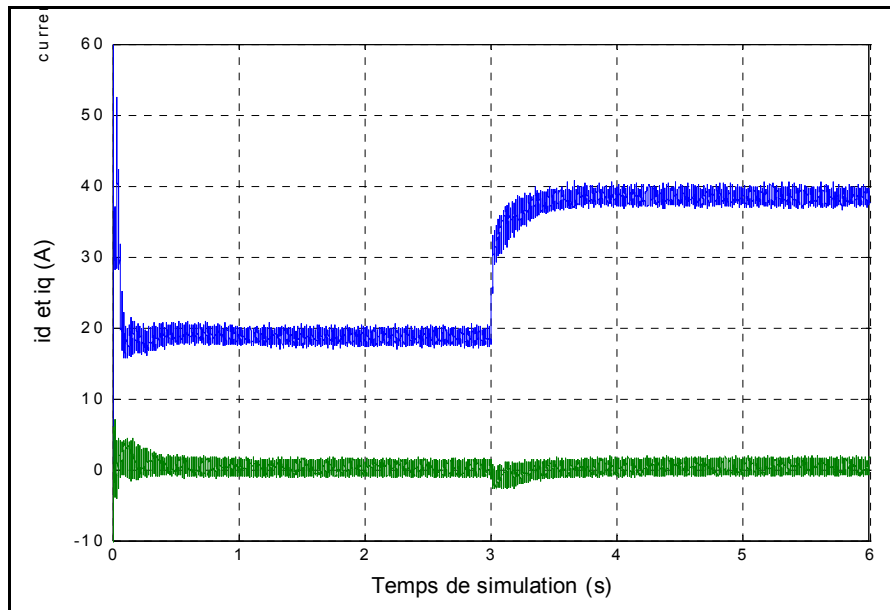


Figure 7.13 Composante active et réactive des courants de lignes.

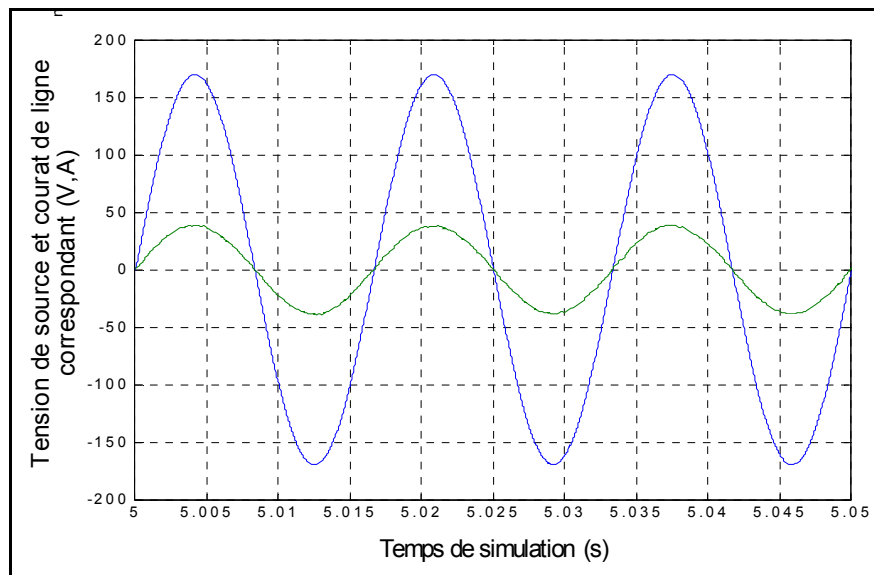


Figure 7.14 Tension de phase et courant de ligne correspondant.

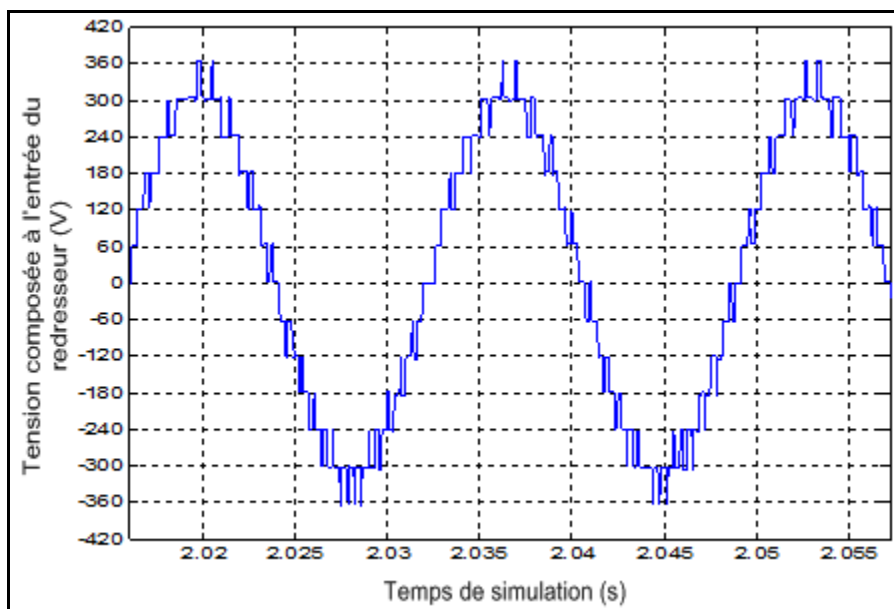


Figure 7.15 Tension composée à l'entrée du redresseur.

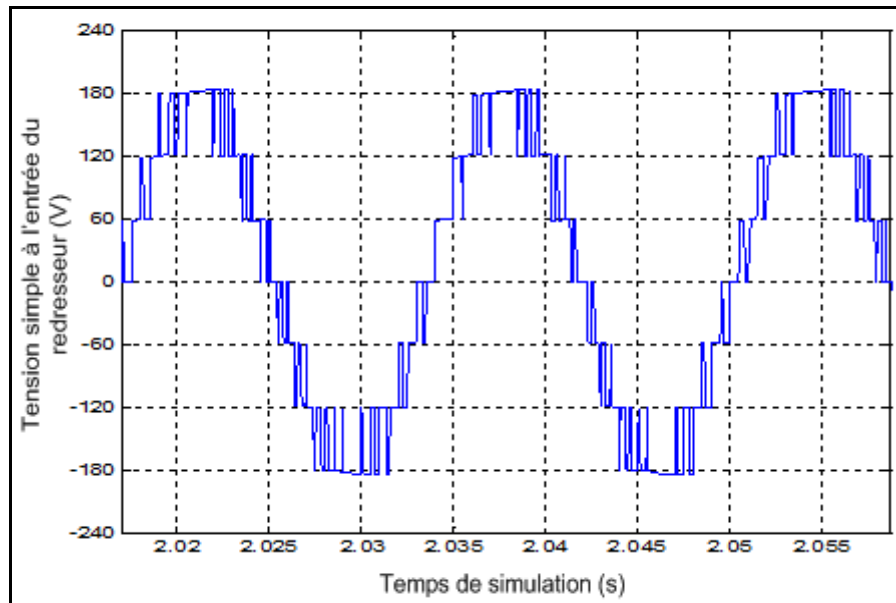


Figure 7.16 Tension simple à l'entrée du redresseur.

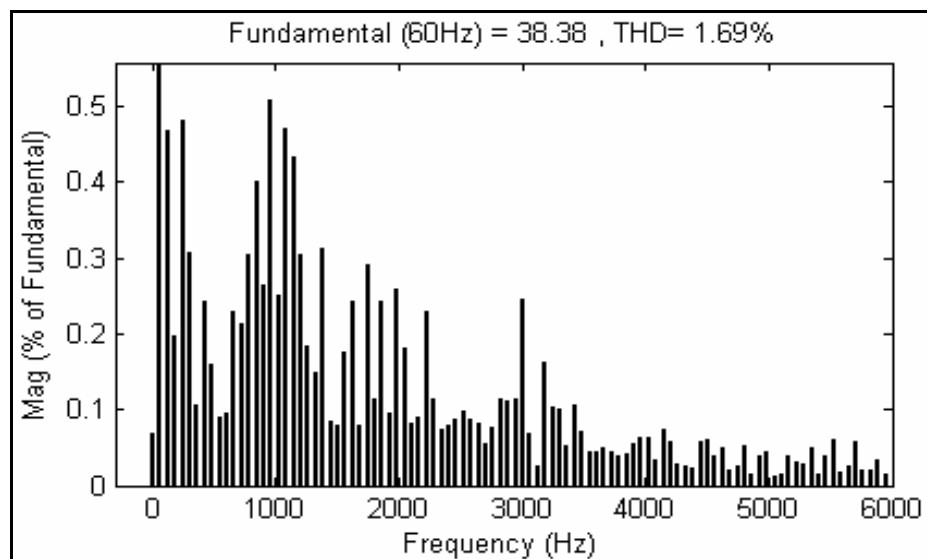


Figure 7.17 Spectre harmonique du courant de ligne.

7.4 Conclusion

Un convertisseur issu de la mise en série des topologies PUC et NPC a été présenté dans ce chapitre. La technique de commande proposée permet de réguler les tensions de sortie même sous brusques variations de la charge. La technique proposée permet aussi d'équilibrer les

tensions de sortie même avec une charge déséquilibrée. En plus, le fonctionnement à facteur de puissance unitaire est assuré.

CONCLUSIONS ET RECOMMANDATIONS

Une topologie non-polluante a été proposée afin de réduire la répercussion sur le réseau électrique à presque 1% avec une grande efficacité énergétique grâce à une fréquence de modulation à peine dix fois celle du réseau. À une telle fréquence, un convertisseur trois niveaux dressera un courant à plus de 10%.

Parmi les caractéristiques de la topologie PUC proposée on citera notamment :

- 1- Fonctionnement à facteur de puissance unitaire.
- 2- Harmonique du courant de ligne réduit à moins que 1%.
- 3- Fréquence de modulation très faible ce qui permet d'augmenter l'efficacité énergétique.
- 4- Nombre de composants actifs et passifs très réduit.
- 5- Stress et dimensionnement des interrupteurs très réduits.
- 6- Très bonne dynamique des tensions de sortie même sous des charges déséquilibrées.
- 7- Génération de différentes tensions de sortie d'ondulation très réduite et bien stable.

De ce fait, la topologie PUC permet de réduire le dimensionnement voir d'éviter l'utilisation excessive de filtres passifs et actifs. Ceci a un impact énorme sur la réduction du coût ainsi que sur l'efficacité énergétique de l'installation.

La topologie PUC est très optimisée du point de vue nombre de composants passifs et actifs et permet d'alimenter une multitude de charges déséquilibrées tout en assurant une très bonne dynamique des tensions de sorties. Différentes techniques de commande, telles que la technique à modélisation moyenne ou bien hystérésis multibandes, ont été proposées pour le contrôle de la topologie proposée. Le concept a été vérifié par la simulation et validé par une implémentation expérimentale.

Étant très compétitive, la topologie PUC ouvre un grand avenir en offrant la possibilité d'une éventuelle combinaison avec d'autres topologies restées jusqu'à maintenant limitées à trois niveaux de tensions.

En effet, l'optimisation topologique de la mise en série de la topologie PUC et NPC a permis de proposer un convertisseur triphasé très optimisé comme développé au chapitre 7. La technique de commande proposée permet de réguler les tensions de sortie même sous brusques variations de la charge. La technique proposée permet aussi d'équilibrer les tensions de sortie même avec une charge déséquilibrée. En plus, le fonctionnement à facteur de puissance unitaire est assuré.

L'optimisation topologique du convertisseur PUC triphasé constitue une étape importante dans les prochains travaux.

La topologie PUC ouvre un avenir à de nouvelles topologies résultant de sa combinaison avec d'autres topologies non-polluantes. Son utilisation dans des concepts de dépollution constitue un champ de recherche en perspective.

BIBLIOGRAPHIE

- Ametani, A.. «Generalized method of harmonic reduction in AC-DC converters by harmonic current injection». *IEE journal*, vol.119, n°7, p.857-864, (1972).
- Behera, R. K. et S. P. Das.. «NPCMultilevel converter fed induction motor drive for industrial and traction drive». *Potentials, IEEE*, vol.29, n°5, p.28-32, (2010).
- Bird, B. M. et J. F. Marsh.. «Harmonic reduction in multiplex converters by triple-frequency current injection». *IEE journal*, vol.116, p.1730-1734, (1969).
- Celanovic, N.. «Space vector modulation and control of multilevel converters». Thèse de doctorat, Blackburg, Virginia, Etats Unies, Virginia Polytechnic Institute and State University, (September 2000).
- Chatterjee, K.; Ghodke, D.V.; Chandra, A.; Al-Haddad, K.; , «Simple controller for STATCOM-based var generators», *IET Power Electronics*, vol.2, no.2, pp.192-202, (March 2009)
- Corzine, K. A.. «Method and apparatus for a reduced parts-counts multilevel rectifier». US patent 6459596. In www.uspto.gov. (2002)
- Dai, N.-Y., M.-C. Wong et Y.-D. Han.. «NPCApplication of a three-level NPC inverter as a three-phase four-wire power quality compensator by generalized 3DSVM». *Power Electronics, IEEE Transactions on*, vol.21, n°2, p.440-449, (2006).
- Daniel, F., R. Chaffai, K. Al-Haddad et R. Parimelalagan.. «A new modulation technique for reducing the input current harmonics of a three-phase diode rectifier with capacitive load». *IEEE Transactions on Industry Applications*, vol.33, n°5, p.1185-1193, (1997).
- Dixon, L.. «High power factor switching preregulator design optimisation». In *Unitrode Power Supply Design Seminar*, (1988).
- Duba, G. A., E. S. Thaxton et J. Walter.. «Modular static power converter connected in a multi-level, multi-phase, multi-circuit configuration». US patent 5933336. In www.uspto.gov. (1999).
- Feng, C., J. Liang et V. G. Agelidis.. «Modified Phase-Shifted PWM Control for Flying Capacitor Multilevel Converters». *IEEE Transactions on Power Electronics*, vol.22, n°1, p.178-185, (2007).

- Gao, L. et J. E. Fletcher.. «A Space Vector Switching Strategy for Three-Level Five-Phase Inverter Drives». *IEEE Transactions on Industrial Electronics*, vol.57, n°7, p.2332-2343, (2010).
- George, V. et M. K. Mishra.. «Design and Analysis of User-Defined Constant Switching Frequency Current-Control-Based Four-Leg DSTATCOM». *IEEE Transactions on Power Electronics*, vol.24, n°9, p.2148-2158, (2009).
- Hao, Q. et B.-T. Ooi.. «Tap for Classical HVDC Based on Multilevel Current-Source Inverters». *IEEE Transactions on Power Delivery*, vol.25, n°4, p.2626-2632, (2010).
- Heldwein, M. L., S. A. Mussa et I. Barbi.. «Three-Phase Multilevel PWM Rectifiers Based on Conventional Bidirectional Converters». *IEEE Transactions on Power Electronics*, vol.25, n°3, p.545-549, (2010).
- Huerta, C., P. Alou, A. Oliver, O. Garcia, A. Cobos et A. Abou-Alfotouh.. «Non-Linear Control for DC-DC Converters Based on Hysteresis of the COUT Current with a Frequency Loop to Operate at Constant Frequency». *IEEE Transactions on Industrial Electronics*, vol.PP, n°99, p.1, (2010).
- Ide, P., N. Froehleke, H. Grotstollen, W. Korb et B. Margaritis.. «Analysis of Three-phase Three-Level Rectifiers at Low Load and Discontinuous Conduction Mode». In *IEEE APEC*, (6-10 Feb. 2000), p.197-204, (2000).
- IEC. 2005. *Electromagnetic compatibility EMC-Part 3-4: limits-limitation of emission of harmonic currents in low-voltage power supply systems for equipment with rated current greater than 16A*. «Rapport technique de la commission IEC». IEC 61000-3-4, p.1-8, (2005).
- IEEE. 2004. *IEEE recommended practices and requirements for harmonic control in Electrical power systems, the Institute of Electrical and Electronics Engineers*. «Rapport technique de la commission IEC». IEEE Std 519™-1992, p.1-2, (2004).
- Jiang, W.-d., S.-w. Du, L.-c. Chang, Y. Zhang et Q. Zhao.. «NPCHybrid PWM Strategy of SVPWM and VSVPWM for NPC Three-Level Voltage-Source Inverter». *Power Electronics, IEEE Transactions on*, vol.25, n°10, p.2607-2619 (2010).
- Kai, D., Z. Yunping, L. Lei, W. Zhichao, J. Hongyuan et Z. Xudong.. «Novel Hybrid Cascade Asymmetric Inverter Based on 5-level Asymmetric inverter». In *IEEE Power Electronics Specialists Conference*, p.2302-2306, (2005).
- Khadkikar, V.; Chandra, A.; Singh, B.N.; , «Generalised single-phase p-q theory for active power filtering: simulation and DSP-based experimental investigation», *IET Power Electronics*, vol.2, no.1, pp.67-78, (January 2009)

- Kim, S., P. Enjeti, P. Packebush et I. Pitel.. «A new approach to improve power factor and reduce harmonics in a three phase diode rectifier type utility interface». *IEEE Transactions on industry applications*, vol.30, n°6, p.1557-1563, (1994).
- Kolar, J. W. et F. C. Zach.. «A Novel Three-Phase Utility Interface Minimizing Line Current Harmonics of High-Power Telecommunications Rectifier Modules». *IEEE Transactions on industrial electronics*, vol.44, n°4, p.456-467, (1997).
- Konduru, S.. «Modeling and control of a three-phase three-level diode clamped converter». Mémoire de maîtrise, Tennessee, Tennessee Technological University, (2002).
- Kouro, S., M. Malinowski, K. Gopakumar, J. Pou, L. G. Franquelo, B. Wu, J. Rodriguez, M. A. Perez et J. I. Leon.. «Recent Advances and Industrial Applications of Multilevel Converters». *IEEE Transactions on Industrial Electronics*, vol.57, n°8, p.2553-2580, (2010).
- Lai, J. S. et F. Z. Peng.. «Multilevel converter: A new breed of power converters». *IEEE Transactions on industry applications*, vol.32, n°3, p.509-517, (1996).
- Lipo, T. A. et M. D. Manjrekar.. «Hybrid topology for multilevel power conversion». US patent 6005788. In www.uspto.gov. (1999).
- Lipo, T. A. et G. Sinha.. «DC bus voltage balancing and control in multilevel inverters». US patent 6031738. In www.uspto.gov. (2000).
- Manjrekar, M. D., P. K. Steimer et T. A. Lipo.. «A Hybrid Multilevel Inverter Topology for Drive Applications». *IEEE Transactions on industry applications*, vol.36, n°3, p.834-841, (2000).
- Meynard, T. et H. Foch.. «Multi-level conversion: high voltage choppers and voltage-source inverters». In *Power Electronics Specialists Conference*, (29 June-3 July 1992), p.397-403, (1992).
- Mohan, N., M. Rastogi et R. Naik.. «Analysis of a new power electronics interface with approximately sinusoidal 3-phase utility currents and a regulated DC output». *IEEE Transactions on power delivery*, vol.8, n°2, p.540-546, (1993).
- Mohseni, M. et S. M. Islam.. «A New Vector-Based Hysteresis Current Control Scheme for Three-Phase PWM Voltage-Source Inverters». *IEEE Transactions on Power Electronics*, vol.25, n°9, p.2299-2309, (2010).
- Mukherjee, S. et G. Poddar.. «A Series-Connected Three-Level Inverter Topology for Medium-Voltage Squirrel-Cage Motor Drive Applications». *IEEE Transactions on Industry Applications*, vol.46, n°1, p.179-186 (2010).

- Nabae, A., I. Takahashi et H. Akagi.. «A new neutral point clamped PWM inverter». *IEEE Transactions on industry applications*, vol.IA-17, n°5, p.518-523, (1981).
- Ounejjar, Y. et K. Al-Haddad.. «A novel high energetic efficiency multilevel topology with reduced impact on supply network». In *Industrial Electronics, 2008. IECON 2008. 34th Annual Conference of IEEE*, p.489-494, (2008).
- Ounejjar, Y. et K. Al-haddad.. «A novel high efficient fifteen level power converter». In *Energy Conversion Congress and Exposition, 2009. ECCE 2009. IEEE Energy Conversion Congress and Exposition, 2009. IEEE ECCE 2009.* p.2139-2144, (2009).
- Ounejjar, Y., K. Al-Haddad et L. Gregoire.. «Packed U Cells Multilevel Converter Topology: Theoretical Study and Experimental Validation». *Industrial Electronics, IEEE Transactions on*, vol.PP, n°99, p.1, (2010).
- Ounejjar, Y., K. Al-Haddad et L.-A. Gregoire.. «Novel three phase seven level PWM converter». In *Electrical Power & Energy Conference (EPEC), 2009 IEEE Electrical Power & Energy Conference (EPEC)*, p.1-6, (2009).
- Padilha, F., W. I. Suemitsu, M. D. Bellar et P. M. Lourenco.. «NPC Low-Cost Gate Drive Circuit for Three-Level Neutral-Point-Clamped Voltage-Source Inverter». *Industrial Electronics, IEEE Transactions on*, vol.56, n°4, p.1196-1204, (2009).
- Peng, F. Z., J. S. Lai, J. W. McKeever et J. VanCoevering.. «A multilevel voltage-source inverter with separate DC sources for static var generation». *IEEE Transactions on industry applications*, vol.32, n°5, p.1130-1138, (1996).
- Qiao, C. et K. M. Smedley.. «Three-phase unity-power-factor VIENNA rectifier with unified constant-frequency integration control». In *IEEE CIEP'2000*, (October 2000), p.125-129, (2000).
- Ramchand, R., K. Sivakumar, A. Das, C. Patel et K. Gopakumar.. «Improved switching frequency variation control of hysteresis controlled voltage source inverter-fed IM drives using current error space vector». *IET Power Electronics*, vol.3, n°2, p.219-231, (2010).
- Rodriguez, J., J. S. Lai et F. Z. Peng.. «Multilevel Inverters: A Survey of Topologies, Controls, and Applications». *IEEE Transactions on industrial electronics*, vol.49, n°4, p.724-738, (2002).
- Salmon, J. C.. «Circuit topologies for PWM boost rectifiers operated from 1-phase AC supplies and using either single or split DC rail voltage outputs». In *Applied Power Electronics Conference and Exposition*, (5-9 March 1995), p.473 – 479, (1995).

- Schroder, S., P. Tenca, T. Geyer, P. Soldi, L. J. Garces, R. Zhang, T. Toma et P. Bordignon.. «Modular High-Power Shunt-Interleaved Drive System: A Realization up to 35 MW for Oil and Gas Applications». *IEEE Transactions on Industry Applications*, vol.46, n°2, p.821-830, (2010).
- Silva, C., L. Cordova, P. Lezana et L. Empringham.. «Implementation and Control of an Hybrid Multilevel Converter with Floating DC-links for Current Waveform Improvement». *IEEE Transactions on Industrial Electronics*, vol.PP, n°99, p.1, (2010).
- Singh, M.; Khadkikar, V.; Chandra, A.; Varma, R.K.; , «Grid Interconnection of Renewable Energy Sources at the Distribution Level With Power-Quality Improvement Features» *IEEE Transactions on Power Delivery*, vol.26, no.1, pp.307-315, (Jan. 2011).
- Srikanthan, S. et M. K. Mishra.. «NPCDC Capacitor Voltage Equalization in Neutral Clamped Inverters for DSTATCOM Application». *Industrial Electronics, IEEE Transactions on*, vol.57, n°8, p.2768-2775, (2010).
- Tou, M., K. Al-Haddad, G. Olivier et V. Rajagopalan.. «Analysis and design of single controlled switch three phase rectifier with unity power factor and sinusoidal input current». In *Applied Power Electronics Conference*,(5-9 March 1995), p.856-862, (1995).
- Veenstra, M. et A. Rufer.. «Control of a hybrid asymmetric multilevel inverter for competitive medium-voltage industrial drives». *IEEE Transactions on Industry Applications*, vol.41, n°2, p.655-664, (2005).
- Verma, V.; Singh, B.; Chandra, A.; Al-Haddad, K.; , «Power Conditioner for Variable-Frequency Drives in Offshore Oil Fields» *IEEE Transactions on Industry Applications*, vol.46, no.2, pp.731-739, (March-april 2010).
- Videt, A., P. Le Moigne, N. Idir, P. Baudesson, J.-J. Franchaud et J. Ecrabey.. «Motor Overvoltage Limitation by Means of a New EMI-Reducing PWM Strategy for Three-Level Inverters». *IEEE Transactions on Industry Applications*, vol.45, n°5, p.1678-1687, (2009).
- Vodyakho, O. et C. C. Mi.. «NPCThree-Level Inverter-Based Shunt Active Power Filter in Three-Phase Three-Wire and Four-Wire Systems». *Power Electronics, IEEE Transactions on*, vol.24, n°5, p.1350-1363, (2009).

- Xu, L. et V. G. Agelidis.. «VSC Transmission System Using Flying Capacitor Converters and Hybrid PWM Control». *IEEE Transactions on Power Delivery*, vol.22, n°1, p.693-702, (2007).
- Yacoubi, L.. «Contribution à l'étude, la modélisation et la commande des redresseurs triphasés non-polluants : application au convertisseur trois niveaux à point neutre calé». Thèse de doctorat en génie électrique, Montréal, École de Technologie Supérieure, 283 p, (2004).
- Youssef, N. B. H., K. Al-Haddad et H. Y. Kanaan.. «Real-Time Implementation of a Discrete Nonlinearity Compensating Multiloops Control Technique for a 1.5-kW Three-Phase/Switch/Level Vienna Converter». *Industrial Electronics, IEEE Transactions on*, vol.55, n°3, p.1225-1234, (2008).
- Yuan, X. et I. Barbi.. «A New Diode Clamping Multilevel Inverter». In *Applied Power Electronics Conference and Exposition*, (14-18 March 1999), p.495-501, (1999).
- Yuan, X. et I. Barbi.. «Fundamentals of a New Diode Clamping Multilevel Inverter». *IEEE Transactions on power electronics*, vol.15, n°4, p.711-718, (2000).