

Conception, fabrication et caractérisation d'une puce CMOS
pour l'alimentation et le diagnostic d'un réseau configurable de
commutateurs MEMS électrothermiques

par

Allan RIBOULLET

MÉMOIRE PRÉSENTÉ À L'ÉCOLE DE TECHNOLOGIE SUPÉRIEURE
COMME EXIGENCE PARTIELLE À L'OBTENTION DE LA MAÎTRISE
AVEC MÉMOIRE EN GÉNIE ÉLECTRIQUE
M. Sc. A.

MONTRÉAL, LE 22 JANVIER 2025

ÉCOLE DE TECHNOLOGIE SUPÉRIEURE
UNIVERSITÉ DU QUÉBEC



Allan Riboulet, 2025



Cette licence Creative Commons signifie qu'il est permis de diffuser, d'imprimer ou de sauvegarder sur un autre support une partie ou la totalité de cette oeuvre à condition de mentionner l'auteur, que ces utilisations soient faites à des fins non commerciales et que le contenu de l'oeuvre n'ait pas été modifié.

PRÉSENTATION DU JURY

CE MÉMOIRE A ÉTÉ ÉVALUÉ

PAR UN JURY COMPOSÉ DE:

M. Frédéric Nabki, directeur de mémoire
Département de génie électrique à l'École de technologie supérieure

M. Glenn Cowan, codirecteur
Electrical and Computer Engineering at Concordia University

M. Michaël Ménard, président du jury
Département de génie électrique à l'École de technologie supérieure

M. Richard Al Hadi, membre du jury
Département de génie électrique à l'École de technologie supérieure

IL A FAIT L'OBJET D'UNE SOUTENANCE DEVANT JURY ET PUBLIC

LE 17 DÉCEMBRE 2024

À L'ÉCOLE DE TECHNOLOGIE SUPÉRIEURE

AVANT-PROPOS

Ce travail de recherche fait partie intégrante d'un projet d'une plus grande envergure visant à concevoir des systèmes intégrés configurables d'entrée/sortie de puissance (CPIOS) pour des applications industrielles. Dirigé par le professeur Blaquièvre depuis plusieurs années maintenant, l'entreprise partenaire et les partenaires gouvernementaux offrent un soutien indéfectible voué à perdurer dans la décennie. Par ailleurs, les travaux accomplis sont le fruit d'une collaboration interuniversitaire permettant l'échange de savoir-faire dans différents domaines de compétence propre à chaque institut. En tant qu'étudiant (tous niveaux académiques) issu des domaines du génie électrique et physique, il est possible de s'orienter dans ce projet sur la conception de circuits intégrés analogiques et numériques, de microsystèmes électromécaniques (MEMS) ainsi que de système dans un boîtier (SiP) hétérogène.

Dans le cadre de ce mémoire, nous explorerons la conception d'une puce CMOS destinée à alimenter un prototype de commutateur MEMS électrothermique, réalisé par un autre étudiant du projet. Grâce à mon parcours académique généraliste, ce sujet m'a permis d'améliorer mes compétences en conception de circuits intégrés CMOS tout en mettant à profit mes connaissances en mécanique et en physique des matériaux. La conception a conduit à la fabrication d'un prototype dont les tests en ont démontré le fonctionnement. Un article de conférence a été publié et présenté en lecture. Un article de journal va également être rédigé.

Référence de l'article :

- A. Riboulet, F. Nabki, Y. Blaquièvre and G. Cowan, "Configurable and Intelligent Switched CMOS Current Driver Powering Arrays of Electrothermal Actuators for MEMS Switches," 2024 IEEE International Symposium on Circuits and Systems (ISCAS), Singapore, Singapore, 2024, pp. 1-5, doi : 10.1109/ISCAS58744.2024.10558666.

REMERCIEMENTS

Premièrement, je tiens à exprimer ma profonde gratitude envers l'INSA Centre Val de Loire et ses professeurs pour l'enseignement de qualité que j'ai reçu, ainsi que pour l'opportunité de poursuivre mes études en double diplôme à l'ÉTS que je remercie également pour l'expérience enrichissante que ces trois dernières années m'ont offerte.

Merci au Département de génie électrique et au LACIME pour l'invitation à des conférences, l'accès à des infrastructures et à des équipements de qualités. Merci aux étudiants avec qui j'ai pu dialoguer, au Professeur Al Hadi pour son écoute et son aide quand j'en ai eu le plus besoin, ainsi qu'à Mathieu pour son soutien indéfectible. Je remercie tous les membres du projet CPIOS pour les conseils reçus, les présentations fantastiques sur nos sujets respectifs, ainsi que la bonne humeur lors de nos réunions mensuelles. Mention spéciale au Professeur Blaquière, pour l'organisation du projet et sa confiance. Je remercie Monsieur Rigoberto pour son assistance lors du montage et les modifications des PCB. Merci à CMC Microsystems pour la sous-traitance de la fabrication de la puce, et spécialement à Jim pour l'aide apportée sur les vérifications DRC.

Je tiens à remercier chaleureusement mes colocataires qui ont illuminé mon quotidien au cours de cette dernière année et qui m'ont aidé à me sortir la tête du travail. Un immense merci à mes amis Adrien, Loïc et Timothé, avec qui j'ai commencé cette magnifique expérience à Montréal.

Je remercie chaleureusement mes directeurs de recherche, le Professeur Nabki et le Professeur Cowan, pour leurs conseils avisés, leur encouragement, leur patience et surtout leur confiance indéfectible. Leur expertise et leur rigueur m'ont été d'une aide précieuse. Ce sont des exemples de bienveillance et de dévouement au travail. Merci au Professeur Nabki qui m'a donné l'opportunité de travailler comme chargé de laboratoire, où j'ai eu la chance d'acquérir une expérience de pédagogie qui sera marquante pour ma carrière professionnelle future.

Enfin, je remercie ma famille pour leur soutien constant et surtout leur patience. C'est grâce à vous que je suis ici aujourd'hui pour écrire ces mots. C'est une magnifique occasion pour vous rappeler tout l'amour que je vous porte.

Conception, fabrication et caractérisation d'une puce CMOS pour l'alimentation et le diagnostic d'un réseau configurable de commutateurs MEMS électrothermiques

Allan RIBOULLET

RÉSUMÉ

Ce mémoire présente la conception d'un circuit de commande pour alimenter un réseau de commutateurs configurables reposant sur l'utilisation de microsystèmes électromécaniques (MEMS) électrothermiques. Une nouvelle approche d'alimentation à courant constant est proposée pour obtenir un contrôle précis de la puissance sur un ensemble de dispositifs utilisant des μ heaters comme actionneurs thermiques. Le système est compatible avec un courant à double impulsion et une modulation de largeur d'impulsion (PWM), permettant respectivement d'accélérer la fermeture et de réduire la consommation énergétique du commutateur. Le circuit d'actionnement est conçu de sorte à alimenter des commutateurs MEMS électrothermiques différents en série et en parallèle. Par ailleurs, des circuits de rétroaction basés sur une technique d'auto-détection de la température des μ heaters et sur la propriété ohmique des contacts de l'actionneur sont proposés pour détecter et résoudre les problèmes liés à la durée de vie des commutateurs MEMS. Une revue de la littérature scientifique sur la structure électrothermique en V, incluant les modèles thermiques, les capteurs, les méthodes et les circuits d'alimentation ainsi que les problèmes liés à l'actionnement, constitue une contribution supplémentaire. Bien que plusieurs circuits électroniques standard soient présentés, la nouveauté de ce travail de recherche est axée sur l'application et la proposition d'un système complet sur puce en technologie CMOS, comprenant les circuits d'actionnement et de diagnostic. Finalement, les circuits sont réalisés avec la technologie 0,18 μ m BCD de TSMC, occupant une surface totale de 1,3 mm² pour une puce ayant des dimensions de 2 mm \times 2 mm. Les essais expérimentaux, réalisés avec un PCB conçu spécifiquement, démontrent une puce fonctionnelle pouvant fournir un courant maximal de 125 mA avec une résolution de 2 mA. Avec une tension d'alimentation de 8 V en sortie et une tension de sortie minimale de 1,6 V, la puissance maximale correspondante est de 800 mW. Dans ces conditions, la résistance maximale du μ heater est de 51 Ω .

Mots-clés: Commutateur MEMS électrothermique, réseau de commutateur, CMOS, actionnement, diagnostic

Design, fabrication, and characterization of a CMOS chip for the actuation and diagnosis of a configurable network of electrothermal MEMS switches

Allan RIBOULET

ABSTRACT

This master's thesis presents the design of a current driver for a configurable switch network based on electrothermal micro-electro-mechanical-systems (MEMS) components. A new constant current power supply approach is proposed to achieve precise power control over an array of devices using μ heaters as thermal actuators. The system is compatible with a double pulse current and pulse-width modulation (PWM), to increase switching speed and reduce energy consumption. The actuation circuit is designed to supply different electrothermal MEMS switches in series and parallel. Furthermore, diagnostic circuits based on self-temperature sensing technique of the μ heater and the ohmic contact property of the actuator are proposed for detecting and addressing MEMS lifetime concerns early. A review of the scientific literature on the V-shaped electrothermal structure, including thermal models, sensors, methods, and actuation circuits, as well as issues related to actuation, constitutes an additional contribution. Although several standard electronic circuits are presented, the novelty of this research work focuses on the application and proposal of a complete system in CMOS technology, including the driving and diagnostic circuits. Finally, the circuits are implemented with TSMC's 0.18 μ m BCD technology, occupying a total area of 1.3 mm² for a chip with dimensions of 2 mm \times 2 mm. Experimental tests conducted with a specially designed PCB demonstrate a functional chip capable of providing a maximum current of 125 mA with a resolution of 2 mA. With an output power supply of 8 V and a minimum output voltage of 1.6 V, the corresponding maximum power is 800 mW. Under these conditions, the maximum resistance of the μ heater is 51 Ω .

Keywords: Electrothermal MEMS switch, switch network, CMOS, driving circuit, diagnosis

TABLE DES MATIÈRES

	Page
INTRODUCTION	1
0.1 Environnement de recherche	2
0.1.1 Laboratoire de communication et d'intégration de la microélectronique - LACIME	2
0.1.2 Présentation du projet CPIOS - Systèmes intégrés configurables d'entrée/sortie de puissance	3
0.2 Motivations de recherche	4
0.2.1 Comparaison des relais statiques et des commutateurs MEMS	4
0.2.2 Prototype d'un commutateur MEMS électrothermique en V (chevron)	5
0.2.3 Défis et motivations des récentes recherches sur les commutateurs MEMS et leurs circuits de commande	7
0.2.4 Problématiques et sous-problématiques de recherche	9
0.3 Contributions scientifiques	11
0.3.1 Résumé et principales contributions de ce mémoire	11
0.3.2 Communication et publication dans la cadre de la maîtrise	12
0.4 Plan du mémoire	12
 CHAPITRE 1 ÉTAT DE L'ART DES COMMUTATEURS MEMS ET LES SPÉCIFICITÉS DE L'ACTIONNEMENT ÉLECTROTHERMIQUE	13
1.1 Vue d'ensemble du marché des MEMS depuis les années 2000	13
1.2 Les MEMS et leurs spécificités en tant que dispositifs de commutation	14
1.2.1 4 physiques d'actionnement	16
1.2.2 Comparaison des performances	17
1.2.3 Problématiques majeures des commutateurs MEMS	19
1.3 Vue d'ensemble d'un système de contrôle d'un commutateur MEMS électrothermique en V	21
1.3.1 Les modèles statiques et dynamiques	21
1.3.1.1 Modélisation du comportement électrothermique	22
1.3.1.2 Modélisation du comportement thermomécanique	26
1.3.2 Revue des capteurs intégrés dans la structure en V	27
1.3.2.1 Mesurer la température du μ heater	28
1.3.2.2 Mesurer le déplacement de la poutre	30
1.3.2.3 Mesurer la force de contact	32
1.3.3 Évaluer l'état du commutateur	32
1.3.3.1 Effet d'électromigration (EM) dans le μ heater	33
1.3.3.2 Contact ohmique de la ligne de transmission	36
1.3.4 Les circuits intégrés d'actionnement et d'interface	36
1.3.4.1 Deux modes d'excitation	37
1.3.4.2 Les différents types de contrôleurs existants	38
1.4 Conclusion	40

CHAPITRE 2 ÉTAT DE L'ART DES CIRCUITS CMOS	43
2.1 Revue des circuits de courant CMOS	43
2.1.1 Miroirs de courant	44
2.1.1.1 Indicateurs de performance et <i>trade-off</i>	45
2.1.1.2 Architectures offrant de meilleures performances	48
2.1.2 Amplificateurs différentiels	52
2.1.2.1 Indicateur de performance et <i>trade-off</i>	52
2.1.2.2 Architectures offrant de meilleures performances	55
2.1.3 Circuit de polarisation de courant	56
2.1.3.1 Références indépendantes de la tension d'alimentation	57
2.1.3.2 Références indépendantes de la température	58
2.1.3.3 Référence auto-polarisée	59
2.1.3.4 Référence à partir d'une tension de polarisation stable	61
2.1.4 Convertisseur tension (V) - courant (I)	61
2.1.5 Convertisseur Numérique Analogique - CNA	62
2.1.5.1 Indicateurs de performance et <i>trade-off</i>	62
2.1.5.2 Les différentes architectures de CNA	64
2.1.6 Cellule copieuse de courant	66
2.1.6.1 Configuration standard et ses caractéristiques	67
2.1.6.2 Variation entre le courant d'entrée et de sortie	68
2.1.6.3 Configurations offrant de meilleures performances	69
2.1.7 Pont en H	71
2.2 Revue des circuits d'interface CMOS	71
2.2.1 Circuits mesureur de tension	72
2.2.1.1 Amplificateur différentiel	72
2.2.1.2 Amplificateur d'instrumentation	75
2.2.1.3 Comparateur	76
2.2.2 Circuits mesureur de courant	79
2.2.3 Traitement des données	81
2.2.3.1 Convertisseur analogique numérique - CAN	81
2.2.3.2 Filtres analogiques et numériques	82
2.2.3.3 DéTECTEUR de crête	83
2.3 Conclusion	84
CHAPITRE 3 CONCEPTION DE LA PUCE CMOS ET DE SES CIRCUITS DE RÉTROACTION	87
3.1 Vue d'ensemble du système	87
3.1.1 Ajustements réalisés pour la fabrication d'un prototype fonctionnel et fiable	92
3.2 Technologie CMOS 0,18µm BCD de TSMC	94
3.2.1 Paramètre du kit d'installation	94
3.2.2 Utilisation du logiciel Cadence Virtuoso	95
3.2.3 Méthodologie et étapes de conception	95

3.3	Présentation des circuits d'actionnement et d'interface	98
3.3.1	Référence de courant	98
3.3.2	Convertisseur Numérique Analogique	100
3.3.3	Cellule copieuse de courant	100
3.3.4	Convertisseur V-I	103
3.3.5	Multiplicateur de courant	106
3.3.5.1	Courant de haute intensité pour l'actionnement du commutateur MEMS	106
3.3.5.2	Courant de faible intensité pour mesurer la température du μ heater	108
3.3.6	Sortie de courant compatible haute tension	109
3.3.7	Erreurs relatives cumulées des circuits	110
3.3.8	Amplificateur d'instrumentation	111
3.3.9	Comparateur	113
3.4	Simulations et analyse complète de la puce	115
3.4.1	Présentation du schéma de haut niveau	115
3.4.2	Simulations <i>post-layout</i>	116
3.4.3	Résultats de simulation lorsque le heater est connecté	117
3.4.4	Réponse thermique du μ heater avec un modèle du premier ordre	117
3.5	Présentation du <i>layout</i> de la puce	121
3.5.1	Anneau externe de la puce	122
3.5.1.1	Protection contre les décharges électrostatiques	123
3.5.1.2	Nombre maximum d'entrées/sorties	124
3.5.1.3	Nombre de plots requis par les circuits	125
3.5.2	<i>Layout</i> des circuits intégrés	125
3.5.2.1	Allocation des différentes couches métalliques	125
3.5.2.2	Isolation entre les composants de basse et de haute tension	127
3.5.2.3	Techniques de conception spécifiques pour les circuits intégrés analogiques	128
3.5.2.4	Vue d'ensemble des techniques utilisées	128
3.5.2.5	Placement et orientation des E/S et des circuits	130
3.5.2.6	Condensateur de découplage	132
3.5.3	Vérifications DRC	132
3.5.3.1	Règle de densité des couches de métal et remplissage automatique	133
3.5.3.2	Récapitulatif des règles DRC ignorées	133
3.6	Conclusion	134
CHAPITRE 4 RÉSULTATS EXPÉRIMENTAUX DE LA PUCE CMOS		137
4.1	Banc de test	137
4.1.1	Générer des signaux PWM ou des signaux d'horloge à l'aide d'un Arduino MEGA 2560	138
4.2	Comparaison entre les simulations et les résultats expérimentaux	140

4.2.1	Référence de courant	141
4.2.2	Convertisseur Numérique Analogique	142
4.2.3	Cellule copieuse de courant	143
4.2.4	Convertisseur V-I	143
4.2.5	Courant de sortie	145
4.2.6	Amplificateur d'instrumentation	145
4.2.7	Comparateur	147
4.3	Comparaison de 4 puces sur 4 PCB différents	147
4.4	Test avec le prototype de commutateur MEMS	148
	CONCLUSION	151
	RECOMMANDATIONS	155
ANNEXE I	ARBRE HIÉRARCHIQUE DE CONCEPTION DANS LE LOGICIEL CADENCE	159
ANNEXE II	SCHÉMAS ÉLECTRIQUES DES DIFFÉRENTS CIRCUITS DE LA PUCE CMOS	165
ANNEXE III	RÉSUMÉ DES PERFORMANCES DES CIRCUITS DE LA PUCE CMOS	177
ANNEXE IV	DIMENSIONS DES COMPOSANTS ÉLECTRIQUES DES CIRCUITS	181
ANNEXE V	CODE MATLAB DU MODÈLE DE PREMIER ORDRE DU μ HEATER	185
ANNEXE VI	DESSINS DE MASQUE DES DIFFÉRENTS CIRCUITS DE LA PUCE CMOS	193
ANNEXE VII	CONCEPTION D'UN CIRCUIT IMPRIMÉ (PCB) POUR LES ESSAIS EXPÉRIMENTAUX DE LA PUCE CMOS	205
ANNEXE VIII	CODE ARDUINO POUR GÉNÉRER LES SIGNAUX PWM ET/OU D'HORLOGE	229
ANNEXE IX	ARTICLE DE CONFÉRENCE - ISCAS 2024	233
	BIBLIOGRAPHIE	237

LISTE DES TABLEAUX

	Page	
Tableau 1.1	Comparaison des performances des commutateurs MEMS pour chaque physique d'actionnement Adapté de (Cao, Hu & Zhao, 2020, p. 4)	17
Tableau 1.2	Fiabilité des commutateurs MEMS : problèmes courants et solutions proposées Adapté de (Goggin, Fitzgerald, Wong, Hecht & Schirmer, 2011, p. 3)	20
Tableau 1.3	Équivalence entre un système électrique et thermique Tiré de (Wikipedia, 2024)	25
Tableau 2.1	Comparaison des performances de diverses architectures d'amplificateurs différentiels Tiré de (Razavi, 2017, p. 374)	56
Tableau 3.1	Courant de référence - Analyse des <i>corners</i> et de Monte Carlo	99
Tableau 3.2	Analyse de Monte Carlo pour l'actionnement du commutateur	117
Tableau 3.3	Nomenclature des circuits sur le <i>layout</i> de la puce	126
Tableau 4.1	Synthèse du fonctionnement des circuits pour chaque puce testée	147

LISTE DES FIGURES

	Page	
Figure 0.1	Illustration CPIOS : (a) Vue en coupe du SiP, (b) Schéma bloc Tirée de (Nobert, Alameh, Ly, Constantin & Blaqui��re, 2021, p.2)	4
Figure 0.2	Illustration en 3D du prototype d'un commutateur MEMS electrothermique en forme de V Tir��e de (Shuaibu, Nabki & Blaqui��re, 2022, p. 318)	6
Figure 0.3	Donn��es exp��imentales du prototype de commutateur MEMS : (a) Relation I-V, (b) Profil de temp��rature Tir��es de (Shuaibu <i>et al.</i> , 2022, p. 3-4)	7
Figure 1.1	Croissance des produits MEMS sur le march�� Tir��e de (Mishra, Dubey, Mishra & Khan, 2019, p. 10)	14
Figure 1.2	Industrie des MEMS : qui sera le prochain  franchir le gouffre ? Tir��e de Spherical-Insights (2022)	15
Figure 1.3	Sch��ma fonctionnel d'un syst��me de contr��le pour un commutateur MEMS electrothermique	21
Figure 1.4	Mod��le LEM d'un commutateur MEMS electrothermique en V Tir��e de (Estahbanati, 2017, p. 35)	25
Figure 1.5	Erreur relative entre la d��formation de la poutre calcul��e  partir des mod��les 1  5 et celle calcul��e  l'aide de la m��thode des l��ments finis. Tir��e de (Cohen & Ya'akovitz, 2019, p. 3770)	27
Figure 1.6	Comparaison des capteurs de temp��rature : avantages et inconv��nients Tir��e de (Keysight)	28
Figure 1.7	Thermistor int��gr�� au plus proche d'un μ heater Tir��e de (Mendoza-Acevedo, Reyes-Barranca, Flores-Nava, vila Garc��a & Gonz��lez-Vidal, 2009, p. 2)	29
Figure 1.8	Illustration de l'effet d'electromigration Tir��e de (Liu, 2014, p. 5263) ...	33
Figure 1.9	Repr��sentation des d��pendances entre EM, TM et SM, leurs forces motrices j , T , ΔT , σ , $\Delta\sigma$ et les param��tres du mouvement des <i>void</i> : diffusivit�� D_v et concentration C_v Tir��e de (Filipovic, 2021, p. 5)	35
Figure 2.1	Miroir de courant NMOS Tir��e de (Allen & Holberg, 2012, p. 138)	44

Figure 2.2	Courbe du ratio $\frac{g_m}{I_{IN}}$ en fonction du courant de drain normalisé Tirée de (Mohan, 2018, p. 40)	47
Figure 2.3	Définition des figures de mérite pour la comparaison des miroirs de courant Tirée de (Mohan, 2018, p. 29)	48
Figure 2.4	Miroir de courant NMOS cascode Tirée de (Razavi, 2017, p. 142)	49
Figure 2.5	Miroir de courant NMOS Wilson	49
Figure 2.6	Miroir de courant NMOS à large amplitude Tirée de (Gray, 2009, p. 267)	50
Figure 2.7	Miroir de courant NMOS cascode régulée en sortie	51
Figure 2.8	Amplificateur différentiel avec des charges résistives : (a) Circuit, (b) Relation entre les tensions d'entrée et de sorties Tirées de (Razavi, 2017, p. 102-103)	53
Figure 2.9	Amplificateur différentiel avec une charge active Tirée de (Razavi, 2017, p. 349)	54
Figure 2.10	Amplificateurs opérationnels : (a) 2 étages, (b) Cascode repliée Tirées de (Allen & Holberg, 2012, p. 315-317)	55
Figure 2.11	Sources de courant indépendantes de la tension d'alimentation : (a) Référence V_{BE} , (b) Référence V_{TH} Tirée de (Gray, 2009, p. 306)	58
Figure 2.12	(a) Illustration des références PTAT et CTAT en fonction de la température, (b) Référence indépendante de la température Tirée de (Allen & Holberg, 2012, p. 157)	59
Figure 2.13	(a) Schéma fonctionnel d'une référence de courant auto-polarisée, (b) Différents points de fonctionnement Tirée de (Gray, 2009, p. 307)	59
Figure 2.14	Circuit d'une référence de courant V_{TH} auto-polarisée Tirée de (Gray, 2009, p. 310)	60
Figure 2.15	Convertisseur V-I : (a) Circuit conventionnel, (b) Résistance remplacée par un transistor CMOS Tirées de (Razavi, 2017, p. 364-366)	61
Figure 2.16	Circuit conventionnel d'une cellule copieuse de courant Tirée de (Daubert & Vallancourt, 1990, p. 109)	67
Figure 2.17	Amplificateur différentiel utilisant des résistances appariées Tirée de (Olson, 2023, p. 3)	73

Figure 2.18	Amplificateur différentiel utilisant des résistances non parfaitement appariées Tirée de (Olson, 2023, p. 9)	74
Figure 2.19	Circuit conventionnel d'un amplificateur d'instrumentation Tirée de (Kugelstadt, 2005, p. 25)	75
Figure 2.20	Comparateur à haute vitesse Tirée de (Liu, Zhu & Yang, 2012, p. 4)	78
Figure 2.21	Illustration du principe d'une résistance shunt Tirée de (ROHM)	79
Figure 2.22	Illustration des signaux mixtes Tirée de (Cariolaro, 2011, p. 3)	80
Figure 2.23	Schéma fonctionnel d'un ADC Tirée de (He, Tian, Wei, Tian & He, 2023, p. 2)	81
Figure 2.24	Différentes architectures de détecteur de crête : (a) Standard, (b) Avec une fonction d'échantillonnage et de maintien, (c) Un ADC avec signal de déclenchement, (d) Un ADC avec un signal d'horloge rapide Tirée de (Achtenberg, Mikołajczyk, Szabra, Prokopiuk & Bielecki, 2020, p. 204)	83
Figure 3.1	Schéma fonctionnel des circuits CMOS de la puce	87
Figure 3.2	Les défaillances d'un commutateur MEMS électrothermique et de son actionneur	90
Figure 3.3	Schéma fonctionnel des circuits de la puce CMOS fabriquée	92
Figure 3.4	Éléments d'un kit de conception et leur relation avec les différentes étapes de la conception Tirée de (Lienig & Scheible, 2021, p.120)	97
Figure 3.5	Circuits partagés comprenant la référence de courant et le convertisseur numérique analogique	98
Figure 3.6	Variation du courant de référence I_{RC} en fonction de la tension d'entrée I1	99
Figure 3.7	Simulations du CNA par rapport au code d'entrée numérique : (a) Variation du courant I_{CNA} , (b) INL	101
Figure 3.8	Circuit de la cellule copieuse de courant	101
Figure 3.9	Circuit de la cellule de délai du signal S7	102
Figure 3.10	Simulations temporelles de la cellule copieuse de courant : (a) Signaux de commande, (b) Courant d'entrée (I_{CNA}) et de sortie (I_{CC})	103

Figure 3.11	Précision de la recopie du courant par rapport au code d'entrée numérique : (a) Variation du courant I_{CC} , (b) Erreur relative	104
Figure 3.12	Circuit du convertisseur V-I	105
Figure 3.13	Simulations du convertisseur V-I : (a) Variation du courant I_{VI} , (b) Erreur relative en fonction de la tension d'entrée I4	105
Figure 3.14	Circuit du 1er étage du multiplicateur de courant	106
Figure 3.15	Circuit du 2nd étage du multiplicateur de courant	107
Figure 3.16	Erreur relative du 1er étage du multiplicateur de courant : (a) Courant I_{CMH} , (b) Courant I_{CML} avec réutilisation de l'amplificateur, (c) Courant I_{CML} sans réutilisation de l'amplificateur	108
Figure 3.17	Erreur relative du 2nd étage du multiplicateur de courant : (a) Courant I_{ACT} , (b) Courant I_{MEA}	109
Figure 3.18	Erreurs relatives cumulées des circuits partagés et d'actionnement pour le courant de haute intensité I_{ACT}	110
Figure 3.19	Erreurs relatives cumulées des circuits partagés et d'actionnement pour le courant de faible intensité I_{MEA}	110
Figure 3.20	Circuit de mesure de la tension du μ heater et du μ heater factice : (a) Diviseur de tension, (b) Amplificateur d'instrumentation, (c) Porte de transmission, (d) Cellule de délai du front montant de S11	111
Figure 3.21	Simulations de l'amplificateur d'instrumentation : (a) Variation des tensions O1 et O2 en fonction de la tension du μ heater, (b) Analyse transitoire	113
Figure 3.22	Circuit du comparateur haute vitesse pour la détection de l'état du commutateur	114
Figure 3.23	Variation de la tension de sortie O3 pour différentes valeurs de I5 : (a) Analyse DC des boucles d'hystérésis, (b) Analyse transitoire	114
Figure 3.24	Illustration du schéma électrique de plus haut niveau	115
Figure 3.25	Décalage entre les sorties O1 et O2	116
Figure 3.26	Modélisation de la variation de la résistance électrique du μ heater en fonction de la température à partir des données expérimentales	119

Figure 3.27	Réponse thermique du μ heater avec un modèle thermique du 1 ^{er} ordre par méthode itérative	120
Figure 3.28	(a) Réponse thermique du μ heater avec différents courants d'actionnement, (b) Courant continu avec/sans double impulsion, (c) Courant PWM avec un rapport cyclique de 75 %, (d) Ondulation de la température du μ heater.	121
Figure 3.29	Anneau externe de la puce CMOS	122
Figure 3.30	Circuit de protection contre les ESD	123
Figure 3.31	Taille et espacement des plots selon les spécifications de la machine de <i>wire bonding</i> M17S	124
Figure 3.32	<i>Layout</i> de la puce CMOS	126
Figure 3.33	Vue en coupe de transistor : (a) Circuits parasites des transistors NMOS-PMOS, (b) Chemin <i>latch-up</i> susceptible dans une configuration entre des transistors HV et LV Tirées respectivement de Wikipédia et (Dai & Ker, 2017, p. 3520)	127
Figure 3.34	Résumé des concepts de <i>matching</i> selon le degré de précision requis Tirée de (Lienig & Scheible, 2021, p. 254)	129
Figure 3.35	<i>Layout</i> d'un amplificateur opérationnel : Exemple de technique employée	130
Figure 3.36	Gradients des paramètres des composants en fonction de la position, causés par les tolérances de fabrication Tirée de (Lienig & Scheible, 2021, p. 247)	131
Figure 3.37	<i>Matching</i> des composants sur une puce selon les gradients thermiques et les contraintes mécaniques dues à l'emballage de la puce Tirée de (Lienig & Scheible, 2021, p. 251)	131
Figure 3.38	<i>Layout</i> des condensateurs de découplage : (a) Cellule, (b) Cellules dupliquées	133
Figure 3.39	Photo de la puce CMOS fabriquée (le coin rouge correspond au repère de l'emballage)	135
Figure 4.1	Banc de test dans le laboratoire du LACIME	137

Figure 4.2	Génération des signaux PWM selon différents modes, (a) <i>Fast PWM</i> , (b) <i>PWM phase correct</i> Tirées de « https://docs.arduino.cc/tutorials/generic/secrets-of-arduino-pwm/ »	139
Figure 4.3	Variation du courant de référence I_{RC} en fonction de la tension d'entrée I1 - Résultats expérimentaux	141
Figure 4.4	Simulations du CNA par rapport au code d'entrée numérique (a) Variation du courant I_{CNA} , (b) INL - Résultats expérimentaux	142
Figure 4.5	Précision de la recopie du courant : (a) Variation du courant I_{CC} , (b) Erreur relative par rapport au code d'entrée numérique - Résultats expérimentaux	143
Figure 4.6	Variation du courant I_{VI} par rapport à la tension d'entrée I4 - Résultats expérimentaux	144
Figure 4.7	Variation du courant de sortie par rapport à la tension d'entrée I4 : (a) I_{ACT} , (b) I_{MEA} - Résultats expérimentaux	144
Figure 4.8	Variation des tensions de sortie O1 et O2 des amplificateurs d'instrumentation en fonction de la tension de la résistance de sortie de la puce – Résultats expérimentaux	146
Figure 4.9	Variation de la tension de sortie O3 du comparateur en fonction de la tension d'entrée I6 – Résultats expérimentaux	146
Figure 4.10	Observation d'un prototype de commutateur MEMS électrothermique au microscope : (a) État ouvert, (b) État fermé	148

LISTE DES ABRÉVIATIONS, SIGLES ET ACRONYMES

AO	Amplificateur opérationnel <i>Operational amplifier</i>
ASIC	Circuit intégré spécifique à une application <i>Application-specific integrated circuit</i>
BCD	Bipolar CMOS DMOS
CAN	Convertisseur analogique numérique <i>Analog to digital converter</i>
CAO	Conception assistée par ordinateur
CC	Cellule copieuse de courant <i>Current copier cell</i>
CM	Multiplicateur de courant <i>Current multiplier</i>
CMOS	Complementary metal oxide semiconductor
CMRR	Taux de réjection du mode commun <i>Common-mode rejection ratio</i>
CNA	Convertisseur numérique analogique <i>Digital to analog converter</i>
CPIOS	Systèmes intégrés configurables d'entrée/sortie de puissance <i>Configurable integrated power input/output system</i>
CTAT	Complémentaire à la température absolue <i>Complementary to absolute temperature</i>
DC	Courant continu <i>Direct current</i>
DMOS	Double-diffused metal–oxide–semiconductor
DNL	Erreur de linéarité différentielle <i>Differential nonlinearity</i>

DRC	Vérification des règles de dessin <i>Design rule check</i>
EAD	<i>Electrically aware design</i>
EM	Électromigration
ERC	<i>Electrical rule check</i>
E/S	Entrées / Sorties
ESD	Décharge électrostatique <i>Electrostatic discharge</i>
ÉTS	École de Technologie Supérieure
FC	<i>Folded Cascode</i>
FEM	Méthode des éléments finis <i>Finit element method</i>
FF	<i>Fast - Fast</i>
FOM	Figure de mérite <i>Figure of merit</i>
FPGA	Réseau de portes programmables <i>Field-programmable gate array</i>
GND	<i>Ground</i>
HV	Haute tension <i>High voltage</i>
IC	Circuit imprimé <i>Integrated circuit</i>
IN	Entrée <i>Input</i>
INA	Amplificateur d'instrumentation <i>Instrumentation amplifier</i>
INL	Erreur de linéarité intégrale <i>Integral nonlinearity</i>

ISCAS	<i>IEEE International Symposium on Circuits and Systems</i>
LACIME	Laboratoire de communication et d'intégration de la microélectronique
LDO	Régulateur de tension linéaire à faible chute <i>Low-dropout linear voltage regulator</i>
LEM	Modèle à éléments localisés <i>Lumped element modeling</i>
LPF	Filtre passe-bas <i>Low-pass filter</i>
LVS	Dessin de masque vs schéma <i>Layout vs schematic</i>
MEMS	Microsystèmes électromécaniques <i>Micro-electromechanical systems</i>
MUMPs	<i>Multi-User MEMS Process</i>
MOSFET	Metal – oxyde – semiconductor field-Effect transistor
MPC	Commande prédictive <i>Model predictive control</i>
NMOS	N- channel Metal – Oxide – Semiconductor
NTC	Coefficient de température négatif <i>Negative temperature coefficient</i>
OTA	Amplificateur opérationnel à transconductance <i>Operational transconductance amplifier</i>
OUT	Sortie <i>Output</i>
PCB	Carte de circuit imprimé <i>Printed circuit board</i>
PDK	<i>Process design kit</i>
PEX	<i>Parasitic extraction</i>
PID	Proportionnel-Intégral-Différentiel <i>Proportionnal-Integral-Differential</i>

PMOS	P- channel Metal – Oxide – Semiconductor
PTAT	Proportionnelle à la température absolue <i>Proportional to absolute temperature</i>
PTC	Coefficient de température positif <i>Positive temperature coefficient</i>
PVT	Procédé-Tension-Température <i>Process-Voltage-Temperature</i>
PWM	Modulation de largeur d'impulsion <i>Pulse with modulation</i>
RC	Résistance - Capacitance
RF	Radio fréquence <i>Radio frequency</i>
RTD	Détecteur de température de résistance <i>Resistance temperature detector</i>
S/H	Échantillonage & Maintien <i>Sample & Hold</i>
SiP	Système dans un boîtier <i>System in Package</i>
SM	Migration des électrons due aux contraintes volumétriques <i>Stress migration</i>
SMA	SubMiniature version A
SS	<i>Slow - Slow</i>
TCR	Coefficient de température de résistance <i>Temperature coefficient of resistance</i>
TM	Migration des électrons due aux contraintes thermiques <i>Thermal migration</i>
TSMC	Taiwan Semiconductor Manufacturing Company
TT	<i>Typical - Typical</i>

V/I Convertisseur tension courant

Voltage to current converter

LISTE DES SYMBOLES ET UNITÉS DE MESURE

UNITÉS DE LONGUEUR ET D'aire		UNITÉS COMPOSANTS ÉLECTRIQUES	
m	mètre	$\text{M}\Omega$	megaohm
mm	millimètre	$\text{k}\Omega$	kiloohm
μm	micromètre	Ω	ohm
nm	nanomètre	μF	microfarad
m^2	mètre carré	pF	picofarad
mm^2	millimètre carré	fF	femtofarad
		mH	millihenry
UNITÉS ÉLECTRIQUES		UNITÉS DE FRÉQUENCE / TEMPS	
A	ampère	GHz	gigahertz
mA	milliampère	MHz	mégahertz
μA	microampère	kHz	kilohertz
nA	nanoampère	Hz	kilohertz
V	volt	s	seconde
mV	millivolt	ms	milliseconde
μV	microvolt	μs	microseconde
nV	nanovolt	ns	nanoseconde
W	watt	UNITÉS DE TEMPÉRATURE	
mW	milliwatt	$^{\circ}\text{C}$	degré celsius
AUTRES UNITÉS		K	kelvin
$^{\circ}$	degré	SYMBOLE D'ÉLÉMENT CHIMIQUE	
dB	décibel	Pt	platine
J	joule	Ti	titane
C	coulomb		
nN	millinewton		

SYMBOLE DES COMPOSANTS ÉLECTRIQUES

R	Résistance électrique
L	Inductance
C	Condensateur
W	Largeur du canal de conduction
L	Longueur du canal de conduction
N	Ratio ou multiplicateur
gm	Transconductance
μ	Mobilité des porteurs de charge
C_{ox}	Capacité d'oxyde de grille
β	Constant représentant μC_{ox}
λ	Modulation de la longueur
V_{GS}	Tension grille-source
V_{DS}	Tension drain-source
V_{TH}	Tension de seuil
V_{ov}/V_{EFF}	Tension de saturation
V_A	Tension d'Early
C_G	Condensateurs du transistor reportés à la grille
$A_{V_{TH}}$	Constante pour la représentation de la variation statistique de V_{TH}
A_β	Constante pour la représentation de la variation statistique de β
κ	Constante dépendant de l'état du transistor
$V_{T,Diode}$	Tension de seuil de la conduction d'une diode

SYMBOLE DES CIRCUITS DE LA PUCE CMOS

VDD	Tension d'alimentation
GND	Masse
I_{RC}	Courant de référence

I_{CNA}	Courant en sortie du CNA
I_{CC}	Courant en sortie de la cellule copieuse de courant
I_{VI}	Courant en sortie du convertisseur V-I
I_{CMH}	Courant de haute intensité en sortie du 1er étage du multiplicateur de courant
I_{CML}	Courant de faible intensité en sortie du 1er étage du multiplicateur de courant
I_{ACT}	Courant de haute intensité en sortie du 2ème étage du multiplicateur de courant
I_{MEA}	Courant de faible intensité en sortie du 2ème étage du multiplicateur de courant
N_{diode}	Diode N
P_{diode}	Diode P
C_{DECAP}	Condensateur de découplage
C_{mem}	Condensateur mémoire
C_C	Condensateur de stabilisation
I_{heater}	Courant du μ heater
I_{dummy}	Courant du μ heater factice
V_{in}^+	Tension d'entrée de la borne positive
V_{in}^-	Tension d'entrée de la borne négative
V_{CM}	Tension du mode commun
A/G	Gain
A_d	Gain différentiel
A_c	Gain mode commun
V_{OS}	Offset à l'entrée un amplificateur opérationnel

SYMBOL DE LA PUCE CMOS ET DU COMMUTATEUR MEMS

S1 à S11	Entrée numérique
I1 à I6	Entrée analogique
O1 à O5	Sortie numérique/analogique
AO1 à AO5	Amplificateur opérationnel

H1 à H4	Sortie pour le μ heater
D1	Sortie pour le μ heater factice
VDD_8	Tension d'alimentation de 8V
VDD_5	Tension d'alimentation de 5V
GND1 à 4	Masse de la puce
R_{heater}	Résistance du μ heater
R_{dummy}	Résistance du μ heater factice
R_{on}	Résistance de ligne de transmission
R_{WB}	Résistance du <i>wire bonding</i>
L_{WB}	Inductance du <i>wire bonding</i>
C_{PAD}	Condensateur du PAD/plots
C_{PCB}	Condensateur du PCB
Nb_{plot}	Nombre de plots
Y_{puce}	Longueur de la puce
Y_{seal}	Longueur du <i>seal ring</i>
Y_{plot}	Longueur des plots
Y_{anneau}	Longueur de l'anneau des E/S
$pitch$	Espacement entre les plots

SYMBOLE DU MODÈLE ÉLECTROTHERMIQUE

y_0/x_0	Conditions initiales d'une fonction
α	Coefficient de température de résistance
R_{th}	Résistance thermique
C_{th}	Capacité thermique
T_h	Température du μ heater
ΔT_h	Différence de température du μ heater
R_h	Résistance du μ heater

$R_{h_{25}}$	Résistance du μ heater à la température ambiante de 25°C
I_h	Courant dans le μ heater
Q_h	Chaleur créée par le μ heater
T_{amb} / T_{25}	Température ambiante / Température de 25°C
Δt	Écart de temps
R_{shunt}	Résistance <i>shunt</i>
$R_{shunt_{25}}$	Résistance <i>shunt</i> à la température ambiante de 25°C
α_s	Coefficient de température de la résistance <i>shunt</i>
$R_{factice}$	Résistance <i>shunt</i>
$R_{factice_{25}}$	Résistance <i>shunt</i> à la température ambiante de 25°C
τ_{th}	Constante de temps
ε	Erreur relative
P_{elec}	Puissance électrique du μ heater
P_{moy}	Puissance moyenne
P_{DC}	Puissance avec un courant continu
P_{DC}	Puissance avec un courant avec une modulation PWM
P_{moy}^E	Puissance électrique moyenne
P_{moy}^T	Puissance thermique moyenne
i_{DC}	Courant continu
i_{PWM}	Courant avec une modulation PWM

SYMBOLE POUR LES RÉGULATEURS DE TENSION

I_q	<i>Quiescent current</i>
I_i / I_{IN}	Courant d'entrée
I_o / I_{OUT}	Courant de sortie
V_i / V_{IN}	Tension d'entrée
V_o / V_{OUT}	Tension de sortie

ΔV_{oT}	Variation de la tension de sortie par rapport à la température
ΔV_{oI}	Variation de la tension de sortie par rapport au courant
V_{TC}	Tension dépendant de la température
V_{RLOAD}	Tension de la charge
ΔT	Variation de la température
T_j	Température de jonction
R_{th-j}	Résistance thermique de la junction
R_{amb}	Résistance à température ambiante

SYMBOLE POUR LA CARACTÉRISATION DE L'ÉLECTROMIGRATION

\overleftarrow{F}_{EM}	Force induite par le flux d'électrons
e	Charge d'un électron
Z^*	Numéro atomique effectif
ρ	Résistivité du métal
D_v	Diffusivité des <i>void</i>
C_v	Concentration des <i>void</i>
MTTF	<i>Mean time to failure</i>
A	Constante déterminée empiriquement
j	Densité du courant
ΔH	Énergie d'activation
k	Constante de Boltzmann

INTRODUCTION

« Le progrès est le mode de l'homme » (Victor Hugo). En regardant notre histoire, chaque ère est intrinsèquement liée à une innovation scientifique majeure. L'ère du numérique que nous vivons est marquée par le développement des transistors à effet de champ métal-oxyde-semi-conducteur (MOSFET). Pivot central de la microélectronique moderne, ils bouleversent les technologies de notre époque. Tant bien que maîtriser la chaîne de valeur de l'électronique (fabrication, conception, assemblage, distribution) devient donc un enjeu majeur pour l'économie de chaque pays. En 1965, Gordon Earle Moore énonce cette prédition technologique emblématique selon laquelle le nombre de transistors dans les microprocesseurs double tous les deux ans. Plus communément appelée loi de Moore, elle démontre depuis des décennies cette course à la miniaturisation des circuits électroniques. Contrairement à la microélectronique numérique qui suit cette loi, la microélectronique analogique n'est pas soumise aux mêmes tendances de miniaturisation exponentielle. Ainsi, l'intégration synergique de ces deux domaines est devenue un pilier fondamental des nouvelles innovations. Cependant, en raison des limites physiques des transistors, cette loi n'est plus viable et nous oblige à développer de nouvelles méthodes de conception de circuits intégrés (IC). Actuellement, il y a un intérêt croissant pour l'intégration hétérogène des composants, en particulier à travers les systèmes dans un boîtier (SiP). En d'autres mots, cela signifie la fabrication de systèmes combinant divers types de matériaux semi-conducteurs et de dispositifs ayant des fonctions différentes au sein d'un même boîtier. L'objectif est de développer des systèmes électroniques plus innovants par rapport aux approches monolithiques traditionnelles et dont les performances sont accrues, notamment en termes de consommation d'énergie et de densité d'intégration.

Dans le cadre de ce travail de recherche, les systèmes micro-électromécaniques (MEMS), jouent un rôle très particulier. Pourvus d'une grande polyvalence, ils sont une solution grandissante dans le domaine des transducteurs, c'est-à-dire ayant des applications aussi bien en tant qu'actionneur, qu'en tant que capteurs. L'intégration de MEMS dans la conception de circuits intégrés propre

à une application (ASIC) et de SiP s'est révélée être une combinaison excellente au cours des dernières décennies, notamment dans les applications industrielles. Elle fournit des solutions sur mesure pour les environnements exigeants tout en répondant aux exigences spécifiques de l'industrie. Ce document se concentre spécifiquement sur les applications en tant que commutateur. Bien que les commutateurs MEMS aient fait l'objet de nombreuses recherches pendant ces dernières années, leur essor actuel est attribuable aux développements des procédés de fabrication. Cependant, il subsiste encore des problématiques à résoudre pour les intégrer pleinement dans tous nos systèmes électroniques. À titre d'exemple, les problèmes de durée de vie et de fiabilité demeurent des défis majeurs, constituant les principaux sujets des articles scientifiques dans ce domaine.

Finalement, ce mémoire réalise la synthèse d'une étude de conception d'un circuit intégré CMOS mixte conçu pour contrôler un ou plusieurs commutateurs MEMS à actionnement électrothermique. En effet, l'avantage d'un commutateur réside dans son intégration au sein d'un réseau de composants. De plus, la question de la fiabilité reste cruciale, et l'étude d'un système de rétroaction constitue un élément supplémentaire pour mettre en avant l'innovation de ce projet.

0.1 Environnement de recherche

0.1.1 Laboratoire de communication et d'intégration de la microélectronique - LACIME

Le LACIME est un laboratoire promouvant la recherche fondamentale et notamment appliquée en privilégiant les échanges avec l'industrie ayant un potentiel de transfert technologique. Avec plus de 20 professeurs et une centaine d'étudiants, le laboratoire explore de nombreux sujets autour de l'électronique, de l'ingénierie quantique, de l'intelligence artificielle et de la blockchain. La coopération au sein de l'environnement de travail en *open space* et avec d'autres établissements

universitaires conduit fréquemment à la création de projets durables dans le temps, qui se matérialisent par la publication d'articles de conférences et de journaux, ainsi que le dépôt de brevet. Les étudiants et professionnels de recherche ont un accès privilégié à de nombreux bancs de test et d'équipements électroniques pour faciliter les recherches expérimentales.

0.1.2 Présentation du projet CPIOS - Systèmes intégrés configurables d'entrée/sortie de puissance

Dans les applications automobiles ou plus généralement industrielles qui sont critiques en matière de sécurité, des systèmes complexes sont indispensables pour contrôler différentes charges indépendantes dans des domaines à haute tension. C'est-à-dire le contrôle d'actionneurs (ex : hydraulique) et de capteurs (ex : température, pression). « Ces systèmes sont généralement mis en œuvre sur carte de circuit imprimé (PCB) par le biais d'étages de lecture basés sur des convertisseurs analogiques numériques (CAN) et d'étages de puissance basés sur des convertisseurs de puissance avec une alimentation discrète [Traduction libre] » (Nobert *et al.*, 2021). En adéquation avec les enjeux actuels, la volonté est de réduire la taille de ces systèmes en utilisant une technologie d'emballage tridimensionnelle caractéristique des SiP. Dû aux contraintes de charge et d'environnement, le système nécessite une grande configurabilité et flexibilité, ainsi qu'une fonction d'auto-surveillance pour augmenter sa fiabilité. La Figure 0.1 présente les différents blocs composant le système CPIOS.

En comparaison avec les systèmes de référence, cette nouvelle configuration du CPIOS intègre un réseau de commutateurs MEMS configurable capable de permuter les charges en temps réel en tirant parti des blocs d'alimentation reconfigurables. Cela permet de satisfaire les exigences de densité d'intégration tout en maintenant une certaine redondance par le nombre de commutateurs pour des questions de fiabilité et de durée de vie.

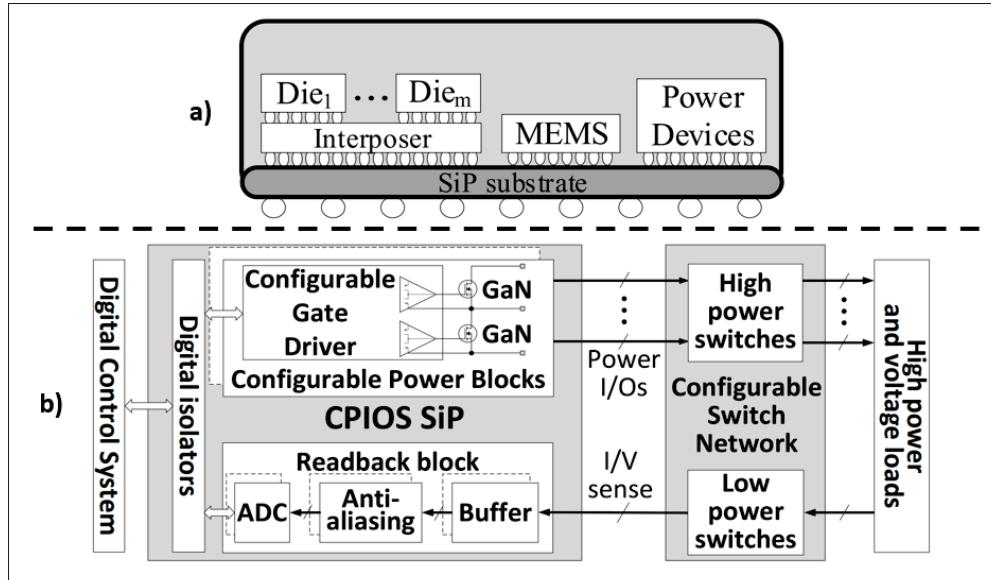


Figure 0.1 Illustration CPIOS : (a) Vue en coupe du SiP, (b) Schéma bloc
Tirée de (Nobert *et al.*, 2021, p.2)

0.2 Motivations de recherche

0.2.1 Comparaison des relais statiques et des commutateurs MEMS

Depuis toujours, les commutateurs, relais, ou encore appelés contacteurs sont des éléments essentiels des circuits électroniques puisqu'ils constituent le socle fondamental de la logique binaire. Initialement électromécaniques, les progrès technologiques dans les semi-conducteurs ont donné naissance aux relais statiques, qui sont devenus depuis une norme incontestable. Composés de thyristors et de transistors, « It has several advantages over electromechanical relays in terms of higher switching speed, increased operation lifetime because there is no movable structure, no audible noise during switching, and lower power consumption » (Johar, 2015, p.28).

D'un autre côté, nous avons les MEMS. Ils ont été longtemps un domaine de recherche secondaire en raison de la fiabilité des procédés de fabrication. Ce qui rend les commutateurs MEMS

particuliers, c'est leur capacité à combiner des composants mécaniques et électriques. Leur conception repose sur une structure mécanique à l'échelle micrométrique, dont le déplacement crée un chemin conducteur. Ce mécanisme est piloté par un circuit électronique adapté au type d'actionnement de la structure (électromagnétique, piézoélectrique, électrostatique, électrothermique).

Cette combinaison permet une intégration à une échelle extrêmement réduite, de l'ordre de quelques micromètres seulement, voire nanométrique, avec les nanosystèmes électromécaniques (NEMS). Des études récentes démontrent que les pertes électriques peuvent être jusqu'à trois ordres inférieurs à celle des relais statiques. Voici d'ailleurs une liste non exhaustive des avantages d'un MEMS : une faible consommation de puissance, une grande linéarité, une isolation physique, des pertes d'insertion faibles, une petite taille et un taux d'intégration élevé. En raison de leur isolation physique, ils possèdent une grande résistance aux fortes tensions.

0.2.2 Prototype d'un commutateur MEMS électrothermique en V (chevron)

Dans le domaine des circuits intégrés, et plus généralement dans les recherches en microélectronique, l'aspect appliqué est très important. Ainsi, la publication des travaux de recherches dans un journal nécessite la démonstration expérimentale d'un prototype. Par conséquent, l'objectif de ce travail de recherche est de piloter le prototype d'un commutateur MEMS électrothermique en forme de V (Voir Fig.0.2) et qui est réalisé par Abdurrashid-Hassan Shuaibu, étudiant en doctorat, membre du LACIME et du projet CPIOS.

La structure en V pour un commutateur MEMS électrothermique est la plus démocratisée parmi celles existantes. En élevant la température de la structure, la dilatation thermique des matériaux la constituant va provoquer un déplacement linéaire et horizontal de la poutre principale, ou en anglais *shuttle beam*. Le déplacement est initié par les poutres inclinées, ou en anglais *chevron beams*. Les ancrages permettent de maintenir la structure en suspension à l'exception de la ligne

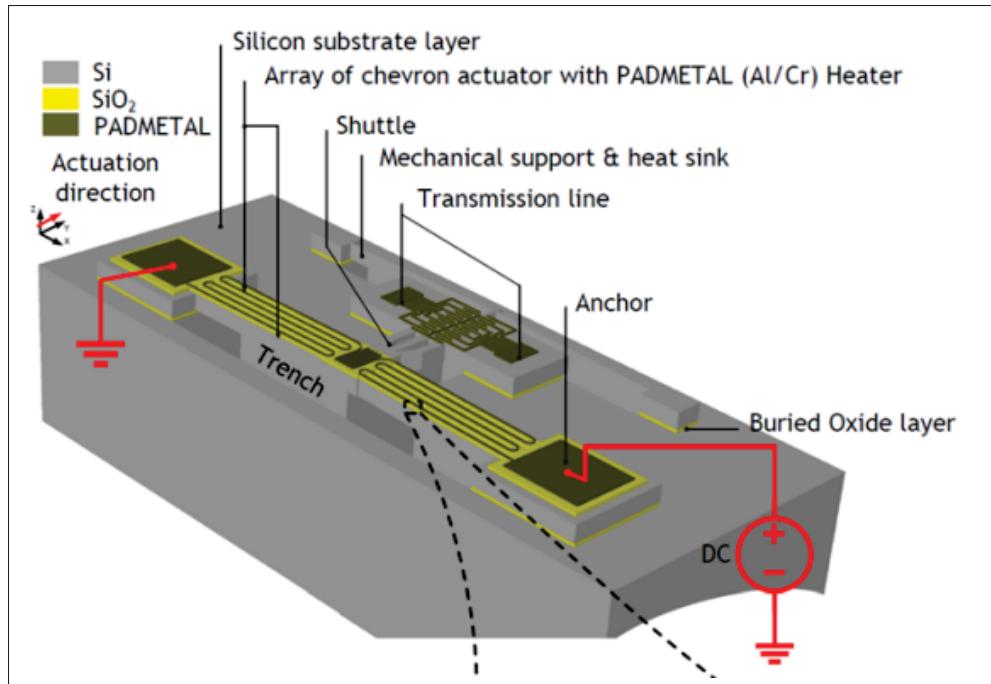


Figure 0.2 Illustration en 3D du prototype d'un commutateur MEMS électrothermique en forme de V
Tirée de (Shuaibu *et al.*, 2022, p. 318)

de transmission, ou en anglais *transmission line*. Le déplacement de la poutre principale est important lorsque la largeur des poutres inclinées est faible et lorsque leurs longueurs ainsi que l'angle d'inclinaison sont importants. L'étude paramétrique de (Saqib, Saleem, Awan & Rehman, 2018) montre davantage l'impact de certains paramètres sur le fonctionnement de la structure. Par ailleurs, le dispositif d'actionnement thermique est une résistance chauffante, également appelée μ heater, et qui est placée au-dessus de la structure. Par effet joule, le courant traversant le μ heater est dissipé sous forme de chaleur, ce qui, par conduction thermique, élève la température de la structure.

Finalement, le circuit de pilotage est conçu en fonction des paramètres suivants du commutateur MEMS, qui sont établis à partir des essais expérimentaux. Le contact est établi après un déplacement de $3 \mu\text{m}$, qui se produit pour un courant constant égal à 33 mA (Voir Fig.0.3(a)),

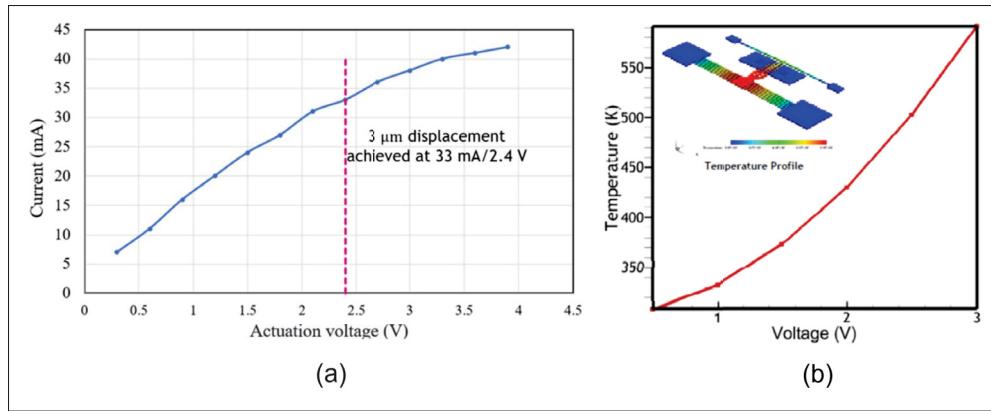


Figure 0.3 Données expérimentales du prototype de commutateur

MEMS : (a) Relation I-V, (b) Profil de température

Tirées de (Shuaibu *et al.*, 2022, p. 3-4)

tel que la température du μ heater est égale à 500 K d'après la simulation par la méthode des éléments finis (FEM) (Voir Fig.0.3(b)). Le déplacement visée est de 4 μ m (38 mA, 590 K) pour garantir une force de contact élevée permettant de réduire la résistance électrique du chemin conducteur. À température ambiante, la résistance de l'élément chauffant est de 28 Ω , tel que le coefficient de température de résistance (TCR) moyen est de 0,00303/K. La résistance atteint 80 Ω à 590 K. De plus, les temps de montée et de descente du commutateur mesurées à la sortie sont respectivement de 35 ms et de 5 ms. Plus de détails peuvent être consultés dans l'article de conférence de Shuaibu *et al.* (2022).

0.2.3 Défis et motivations des récentes recherches sur les commutateurs MEMS et leurs circuits de commande

Durant la dernière décennie, de nombreuses recherches ont été menées dans le domaine des commutateurs MEMS, et en particulier sur les commutateurs MEMS électrostatiques et leurs circuits d'actionnement. Dumas, Latorre, Mailly & Nouet (2010a) présentent un pilote CMOS haute tension comportant un circuit de diagnostic détectant un changement rapide de la capacité d'actionnement. Ce changement abrupt produit un pic de courant permettant de déterminer si

l'actionnement se produit correctement ou non. L'actionnement électrostatique est rapide et très peu consommateur, mais dont l'actionnement nécessite de très hautes tensions qui induisent des problèmes de durabilité.

Toutefois, l'architecture des commutateurs MEMS électrothermiques a également fait l'objet d'une attention particulière et présente un grand intérêt dans certaines applications en raison de sa force de contact élevée et de sa large plage de déplacement. Cependant, sa consommation d'énergie, sa vitesse d'actionnement et notamment sa durabilité lui font très largement défaut. Actuellement, la plupart des recherches se consacrent sur la résolution des problèmes de durée de vie et de fiabilité. En ce qui concerne le circuit d'actionnement, l'alimentation à tension constante utilisée par Mo, Okawa, Inoue & Natukawa (2002) semble être la méthode la plus courante en raison du TCR positif de l'élément chauffant. En effet, la résistance de l'élément chauffant est faible à température ambiante, ce qui facilite une augmentation rapide de la température, tout en assurant un équilibre thermique stable à des températures élevées. Plus concrètement, cette propriété d'autorégulation réduit le courant traversant le μ heater à mesure que la température augmente. Cette caractéristique est très appropriée pour les concepteurs en raison de la facilité d'accès à des générateurs de tension pour les tests expérimentaux. Yang & Chiou (2020a) expliquent que la faible consommation d'énergie et l'efficacité énergétique sont d'autres avantages du contrôle à tension constante. Toutefois, l'alimentation à courant constant est une technique de commande appropriée pour notre application, puisqu'elle permet un contrôle précis de la puissance sur un ensemble de dispositifs. Effectivement, les variations de résistance d'un ou plusieurs dispositifs en série n'ont pas d'impact sur les caractéristiques de pilotage. Dans le cas d'une alimentation à tension constante, le défaut d'un μ heater peut empêcher l'actionnement, ou dans le pire des cas la surchauffe des autres commutateurs MEMS.

Comme mentionné précédemment, la durée de vie des commutateurs MEMS représente un véritable défi. Intégrer des circuits de rétroaction ou de diagnostic pour évaluer l'état des

commutateurs permettrait d'évaluer leur performance et de prévoir d'éventuelles défaillances critiques. Alors que la littérature aborde en détail les capteurs de température, de position et de force, le commutateur MEMS électrothermique étudié ici ne dispose d'aucun de ces dispositifs. Ainsi, cette recherche se concentrera sur des méthodes de mesure ne nécessitant aucun capteur physique.

0.2.4 Problématiques et sous-problématiques de recherche

Les voici énumérés ci-dessous :

- Problématique générale : Comment actionner et diagnostiquer de façon ciblée des commutateurs MEMS électrothermiques différents au sein d'un réseau de composant configurable avec une puce CMOS ?

C'est-à-dire quels sont les architectures de circuit CMOS connues permettant de réaliser une source de courant. Les circuits à identifier doivent permettre de résister à différents aléas comme la variation de la tension d'alimentation, et si possible, la température ambiante et notamment la température du μ heater qui entre le point de repos et de fonctionnement voit sa résistance électrique augmenter considérablement.
- Sous-problématique 1 : Comment alimenter un actionneur électrothermique à courant constant ?

La littérature scientifique met en avant de nombreuses études de conception de commutateur MEMS électrothermique. Ainsi nous retrouvons une multitude de prototypes n'ayant pas les mêmes besoins énergétiques pour fonctionner. Il faut donc investiguer du côté des sources de
- Sous-problématique 2 : Comment alimenter différents commutateurs MEMS électrothermiques ?

courant programmable.

- Sous-problématique 3 : Comment améliorer les performances du commutateur MEMS électrothermique ?

Les principaux désavantages de l'actionnement électrothermique sont le temps de commutation et la consommation d'énergie. Ainsi, il est nécessaire d'identifier s'il existe des solutions et d'identifier les circuits adéquats.

- Sous-problématique 4 : Comment alimenter simultanément ou de façon dissociée plusieurs commutateurs MEMS électrothermiques au sein d'un même réseau ?

Dans un réseau de commutateurs, il est nécessaire d'en activer plusieurs afin de transmettre le signal de l'étage de puissance à la charge adéquate. Avoir un contrôle temporel précis sur chacun permet de démontrer la flexibilité de ce système face à différentes configurations.

Dans le cas d'une activation simultanée, cela permet de détecter plus simplement le retard d'actionnement d'un ou plusieurs commutateurs.

- Sous-problématique 5 : Combien de commutateurs MEMS est-il possible d'alimenter ?

Plus précisément combien de commutateurs en série ou en parallèle est-il possible de piloter. Il revient donc d'identifier les facteurs limitant de notre puce CMOS, tels que la surface maximale, le nombre maximal de plots, les limites techniques de la technologie, etc.

- Sous-problématique 6 : Comment effectuer le diagnostic du commutateur et quelles données sont pertinentes ?

Comparés aux relais statiques, les commutateurs MEMS montrent une durée de vie inférieure malgré les efforts entrepris par les chercheurs à travers le monde. Le principal problème vient de l'actionneur thermique et des hautes températures. Afin d'améliorer la fiabilité, il devient

nécessaire d'introduire des circuits de rétroaction indiquant l'état et les performances en temps réel du commutateur. Finalement, dans le cas d'un réseau, ces informations permettront d'identifier les composants défaillants et donc de créer un autre chemin pour alimenter les charges choisies.

0.3 Contributions scientifiques

0.3.1 Résumé et principales contributions de ce mémoire

Ce mémoire est focalisé sur la présentation et conception d'une puce CMOS pour l'alimentation à courant constant de commutateurs MEMS électrothermiques. Le circuit a été conçu pour être adaptable à différentes tailles de commutateurs MEMS électrothermiques. Des modes d'actionnement appropriés peuvent être utilisés afin d'améliorer ses performances, notamment en termes de consommation énergétique et de vitesse de commutation. Par ailleurs, des circuits de rétroaction orientés vers le diagnostic du commutateur MEMS permettent d'améliorer la fiabilité du système et constituent une nouveauté significative. Enfin, la puce a été fabriquée dans une technologie 0,18 μ m BCD et est capable de fournir un courant maximal de 125 mA avec une résolution de 2 mA. Deux tensions d'alimentation sont disponibles en sortie : 5 V et 8 V, et pour une tension minimale de 1,6 V, la puissance maximale en sortie atteint respectivement 425 mW et 800 mW. Les essais expérimentaux ont démontré le fonctionnement avec un prototype de commutateur MEMS électrothermique.

En raison des contraintes de fabrication, notamment au niveau du layout, la puce n'a pu alimenter qu'un seul commutateur MEMS à la fois. Par conséquent, la caractérisation expérimentale de la puce a été principalement la démonstration du fonctionnement et l'étude des différents circuits, plutôt que l'ensemble des fonctionnalités mentionnées au paragraphe précédent. Ainsi, le contrôle de la température et le diagnostic de l'actionneur électrothermique n'ont pas été évalués. De plus,

en raison du dysfonctionnement du prototype de commutateur MEMS électrothermique utilisé, la détection de l'état (ouvert ou fermé) n'a pas pu être démontrée. Ainsi, la méthode de contrôle impliquant une double impulsion de courant, destinée à réduire le temps de commutation, n'a pas pu être mise en œuvre, au risque de détruire le dispositif.

En conclusion, ce document met en avant un système capable de répondre à chaque sous-problématique, bien que cela n'ait pas pu être validé par les essais expérimentaux. Seules les deux premières problématiques ont pu être adressées.

0.3.2 Communication et publication dans la cadre de la maîtrise

Un article résumant ce travail de recherche (Voir ANNEXE IX, p. 233) a été présenté en lecture à la conférence *IEEE International Symposium on Circuits and Systems* (ISCAS) 2024. Cette conférence est un forum mondial pour les chercheurs dans les domaines actifs de la théorie, de la conception et de la mise en œuvre des circuits et des systèmes électroniques. Un article de journal est en rédaction et présentera les résultats expérimentaux de la puce CMOS.

0.4 Plan du mémoire

Le document est structuré comme suit. Le CHAPITRE 1 est une revue de la littérature sur les commutateurs MEMS et les spécificités de l'actionnement thermique. Le CHAPITRE 2 présente une revue des circuits CMOS analogiques utiles pour l'actionnement, ainsi que pour le contrôle et le diagnostic des commutateurs MEMS électrothermiques. Le CHAPITRE 3 présente le concept général de la puce CMOS ainsi que la conception des circuits sur le logiciel Cadence Virtuoso. Enfin, le CHAPITRE 4 présente et discute les résultats expérimentaux. Une conclusion est ensuite présentée et des recommandations sont postulées.

CHAPITRE 1

ÉTAT DE L'ART DES COMMUTATEURS MEMS ET LES SPÉCIFICITÉS DE L'ACTIONNEMENT ÉLECTROTHERMIQUE

Ce chapitre synthétise les recherches récentes et antérieures sur les commutateurs MEMS électrothermiques en forme de V. L'objectif principal est d'avoir les connaissances nécessaires pour concevoir un circuit de pilotage CMOS novateur qui répond aux hypothèses de recherche spécifiques à notre application. Une introduction succincte sur les MEMS en général permettra de comprendre l'importance de ces dispositifs dans le monde actuel, ainsi que l'évolution de la demande, et la place qu'occupent les commutateurs MEMS parmi eux. Une comparaison des différents types de commutateurs mettra en évidence les similitudes ainsi que les spécificités de l'actionnement électrothermique. Par ailleurs, une revue spécifique sur les μ heater et de la structure en V éclaircira l'avancement des étapes clés pour la réalisation d'un système sur puce complet. Une compréhension approfondie de leur fonctionnement permettra d'identifier leurs caractéristiques physiques intrinsèques, d'en tirer parti, tout en cernant leurs limitations afin de proposer des solutions appropriées. Une revue des circuits intégrés existants conclura ce chapitre.

1.1 **Vue d'ensemble du marché des MEMS depuis les années 2000**

Au début du millénaire, les MEMS étaient déjà prédisposés à de nombreuses applications dans des domaines tels que l'automobile, l'électronique, le médical, les télécommunications, la défense et l'industrie. En 2002, selon PRIME-Faraday (2003), « Much of the current market centres on read/write heads for computer disk drives, pressure sensors, inkjet printer heads and accelerometers » (p. 14). Étant un marché en pleine expansion, de nouveaux produits tels que les détecteurs de gaz, les commutateurs MEMS optiques et radiofréquence (RF) commençaient à apparaître sur le marché. Depuis lors, les MEMS ont continué à se diversifier, bien que les produits les plus populaires de l'époque continuent de dominer le marché d'aujourd'hui. La Figure 1.1 illustre les principales applications où les MEMS connaissent actuellement une forte demande.

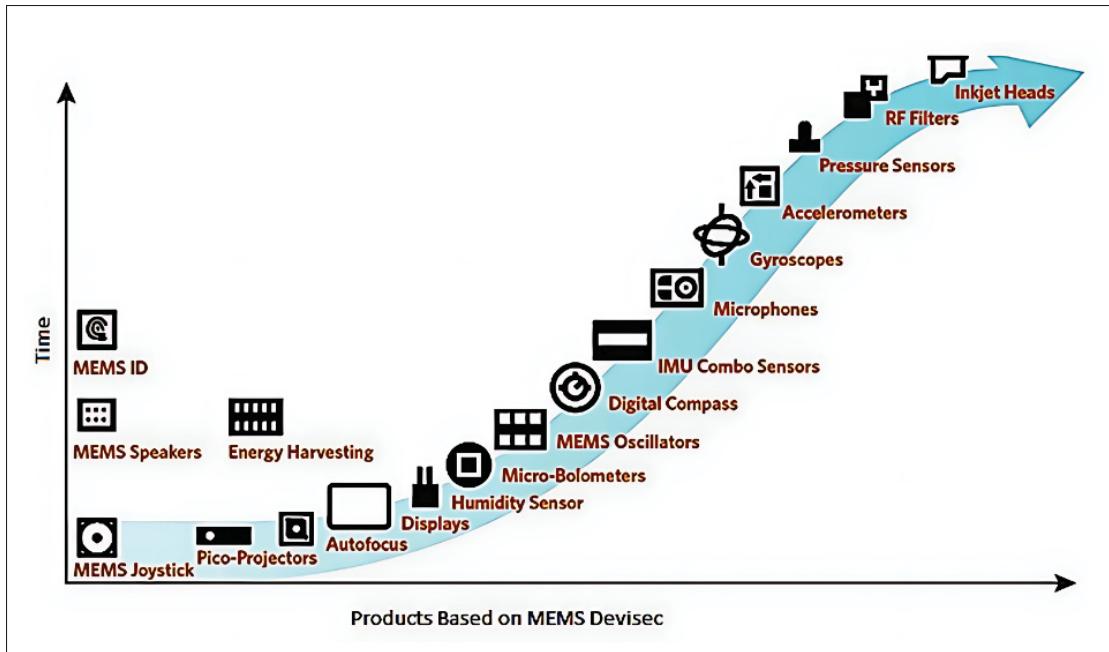


Figure 1.1 Croissance des produits MEMS sur le marché
Tirée de (Mishra *et al.*, 2019, p. 10)

D'un point de vue économique, PRIME-Faraday (2003) expliquait en 2003 que « Depending on the study under review, the MEMS market today ranges from \$4.2 billion to \$14.2 billion » (p. 14). Finalement, deux rapports récents de Mordor-Intelligence (2023) et Spherical-Insights (2022) proposent respectivement une estimation actuelle de 16.81 et 28.6 milliards USD. Depuis l'essor des années 2000, la croissance semble relativement stable et alignée avec l'industrie des semi-conducteurs, loin des projections de croissance exagérées et avancées par certains. En effet, malgré le succès incontestable des technologies MEMS, plusieurs obstacles ont limité cette croissance, comme les procédés de fabrication et les problèmes de durabilité et de fiabilité dans certaines applications.

1.2 Les MEMS et leurs spécificités en tant que dispositifs de commutation

Mordor-Intelligence (2023) explique que la sensorisation continue des applications grand public et automobiles et les progrès des marchés finaux médicaux et industriels et des applications associées sont des facteurs importants contribuant à la croissance du marché. En d'autres termes,

la tendance est davantage orientée vers les capteurs que vers les actionneurs. Toutefois, les commutateurs MEMS, notamment ceux RF, occupent une place significative, d'autant plus avec l'avènement de la 6G dans les smartphones. Ils sont par ailleurs catégorisés comme une technologie mature et dont les performances continueront à augmenter (Voir Fig.1.2). Bansal, Kaur, Kumar & Kumar (2023) soutiennent ces affirmations en expliquant que des commutateurs MEMS RF fonctionnant jusqu'à 30 GHz ont été démontrés et qu'ils sont prometteurs pour remplacer les relais statiques de plus en plus limités à très haute fréquence (p. 271).

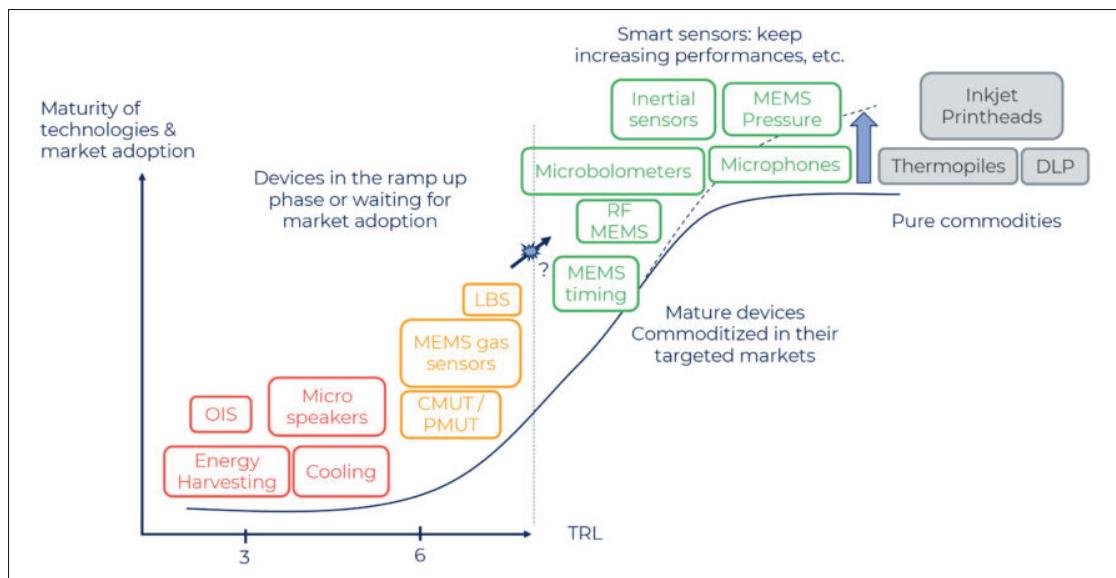


Figure 1.2 Industrie des MEMS : qui sera le prochain à franchir le gouffre ?
Tirée de Spherical-Insights (2022)

Pour un commutateur MEMS RF, les performances essentielles sont la perte d'insertion, la perte de retour, l'isolation, et le rapport de capacité à l'état ON et OFF. Dans le cadre de cette étude, le commutateur est principalement destiné à de l'électronique de puissance. Par conséquent, les critères clés de performance sont le temps de commutation, la fiabilité et notamment la résistance électrique de contact. D'où le choix de l'actionnement électrothermique en raison de sa capacité à générer une force de contact élevée, malgré les défauts évidents sur les deux premières performances. Cette caractéristique est également mise en avant dans des applications telles que les micromiroirs, les micropinces et des innovations comme les microrobots. De plus, l'actionnement électrothermique utilisant des μ heater est largement utilisé dans d'autres

applications comme les détecteurs de gaz, de pression, de flux d'air, ainsi que dans la régulation thermique des puces électroniques.

1.2.1 4 physiques d'actionnement

Algamili *et al.* (2021) présentent une revue complète sur les quatre physiques d'actionnement majeures. Voici ci-dessous un bref résumé de chacune :

Électro-Magnétique : Ce mécanisme repose sur le principe de force magnétique, plus précisément sur l'utilisation de la force de Lorentz. L'envoi d'un courant électrique dans une bobine ou dans une inductance crée un champ magnétique. Ce champ interagit avec un ou plusieurs aimants dans le but de provoquer un déplacement de la structure associée au résonateur (bobine ou inductance). Le champ magnétique créé est perpendiculaire au sens du courant électrique et proportionnellement linéaire à son intensité. Inverser le sens du courant permet de réaliser le changement entre les deux états de commutation. De même, en fonction de la direction du courant, le déplacement peut être horizontal, vertical ou rotationnel.

Piézo-Électrique : Ce mécanisme exploite la propriété particulière de certains matériaux de se déformer sous l'action d'un champ électrique, et inversement, de générer une tension électrique à leurs bornes (deux électrodes conductrices) lorsqu'ils sont soumis à des contraintes mécaniques. En règle générale, toute la structure n'interagit pas avec le mécanisme d'excitation. Le matériau piézoélectrique représente seulement une fine couche piézoélectrique qui est déposée sur la structure flexible du MEMS.

Electro-Statique : Ce mécanisme est régi par l'utilisation de la force électrostatique, en particulier la loi de Coulomb. Cette loi décrit la force des interactions entre des particules chargées électriquement. Deux types de structures sont distingués. La première ressemble à un condensateur avec deux plaques parallèles superposées portant des charges électriques opposées. La seconde, également appelée *comb drive*, est composée de plusieurs capacités en parallèle, dont l'actionnement provoque un mouvement horizontal contrairement à la première. Un champ

électrique résultant de la tension contrôlée entre les deux plaques ou les peignes mobiles et fixes dans le cas de la seconde structure induit le mouvement.

Electro-Thermique : Ce mécanisme génère un flux de chaleur via un courant dans une résistance et qui se propage à travers la structure du MEMS par conduction thermique. La dilatation thermique du matériau provoque un déplacement horizontal, vertical ou rotationnel selon les configurations. Le dispositif d'actionnement peut être un μ heater ou la structure elle-même. Dans ce dernier cas, un isolant doit permettre de séparer électriquement la structure réalisant le contact avec la ligne de transmission. La dissipation de chaleur par conduction vers le substrat et par convection vers l'air sont les seuls moyens de réinitialiser l'état de commutation.

Tableau 1.1 Comparaison des performances des commutateurs MEMS pour chaque physique d'actionnement
Adapté de (Cao *et al.*, 2020, p. 4)

	Électro-magnétique	Piézo-électrique	Électro-statique	Électro-thermique
Taille (μm)	$2000^2 - 6000^2$	$200^2 - 2000^2$	$100^2 - 2000^2$	$300^2 - 2000^2$
Complexité de fabrication	Complexé	Complexé	Simple	Moyen
Tension d'actionnement (V)	<10	3 - 20	20 - 200	<15
Consommation d'énergie (mW)	100 - 200	très faible	très faible	60-250
Temps de commutation (μs)	10 - 300	20 - 1000	<200	300 - 10000
Force de contact (μN)	50 - 200	50 - 800	50 - 1000	500 - 4000
Nombre de cycles on-off	10^8	10^8	$10^8 - 10^9$	10^6

1.2.2 Comparaison des performances

Le Tableau 1.1 présente un récapitulatif des performances essentielles d'un commutateur MEMS et les ordres de grandeurs associées. Voici ci-dessous des explications plus détaillées selon chaque type d'actionnement :

Électro-Magnétique : En raison de la taille des dispositifs à commutation électromagnétique et des interférences magnétiques produites, la conception sur circuit intégré est complexe. Selon Algamili *et al.* (2021), malgré une consommation DC non négligeable, ils conviennent parfaitement pour des applications nécessitant un déplacement important et ont le meilleur

compromis taille/force. Également sans influence de non-linéarité, ils sont contrôlables avec une grande précision telle que le temps de commutation est rapide. Cependant, «Electromagnetic switches have not advanced by leaps and bounds in the last decade» (Cao *et al.*, 2020, p. 13) notamment à cause de leur complexité de fabrication et des autres types de commutateur aux caractéristiques plus avantageuses.

Piézo-Électrique : Toujours d'après Algamili *et al.* (2021), cet actionnement présente de nombreux avantages, tels qu'une grande force applicable, une bonne bande passante, une taille compacte, un poids léger, une très faible consommation d'énergie. Le mécanisme de piézo-électricité semble être particulièrement apprécié pour une application sur circuit intégré, bien que le faible déplacement lors de la commutation constitue un problème majeur, sans parler de sa sensibilité aux hautes températures et de la fragilité des matériaux utilisés.

Électro-Statique : Que ce soit en termes de temps de commutation, de consommation de puissance ou de facilité de fabrication, les commutateurs électrostatiques surpassent les performances d'autres mécanismes. Bien que la force de contact soit faible, cela ne signifie pas que le déplacement l'est également. Ici, la tension d'actionnement représente un réel problème, tant en termes de valeurs élevées de tension que du comportement non linéaire des forces électrostatiques. Plus la tension est élevée, plus la durabilité du commutateur est réduite. À titre indicatif, « For every 5–7 V reduction in the actuation voltage, the switch lifetime is extended by 10 years » (Cao *et al.*, 2020, p. 8). En raison de nombreuses recherches, plusieurs méthodes de contrôle des structures, avec des modes de fonctionnement légèrement différents et des optimisations sur certains paramètres physiques (ex : le matériau diélectrique, la hauteur initiale de l'écart des plaques, etc.) permettent de considérablement réduire cette valeur de tension.

Électro-Thermique : Cet actionnement permet un grand déplacement et une force importante, tout en maintenant la complexité de fabrication et la tension appliquée à des niveaux relativement faibles. Cependant, il nécessite un fort courant, entraînant une grande consommation de puissance. Les hautes températures induisent des inconvénients pour les circuits adjacents. Toutefois, cet actionnement permet de réduire la résistance de contact grâce à une force de contact élevée.

Commutateur hybride : Au vu de leurs performances, les actionnements électrostatique et électrothermique sont complémentaires, puisque les inconvénients de l'un correspondent aux avantages de l'autre. Ainsi, de nouvelles recherches proposent une configuration hybride reposant sur ces deux mécanismes. L'actionnement électrothermique permet le mouvement initial, tel que le déplacement est important et la tension d'actionnement faible. Alors que l'actionnement électrostatique permet de maintenir le contact tel que la consommation d'énergie soit faible. La littérature propose des structures au fonctionnement aussi bien horizontal (Zhu & Pal, 2021) que vertical (Chae, Yu, Lee & Cho, 2020).

1.2.3 Problématiques majeures des commutateurs MEMS

Comme mentionné en introduction, les MEMS représentent une solution grandissante dans le contexte de la miniaturisation des circuits intégrés. Il est fréquemment fait mention que « Continued advancements in MEMS technology have resulted in a multitude of previously impossible new devices being created. Nevertheless, these devices' implementations are limited by their integration and packaging problems » (Pattanaik & Ojha, 2023, p.224). Effectivement, bien que ce domaine de recherche ait suscité un intérêt croissant au cours des deux dernières décennies, certains problèmes demeurent difficilement surmontables. En plus des problèmes d'emballage mentionnés précédemment, les fonderies fournissent des kits dont les options de fabrication sont très limitées. Ainsi, la réalisation complète d'un dispositif MEMS nécessite des concepteurs possédant un niveau élevé de connaissances en matière de fabrication. Également, la confusion entre le monde de la recherche et de l'industrie est une problématique majeure. En effet, selon Mishra *et al.* (2019), les exigences de test ne sont pas normalisées, ce qui rend difficile pour les industriels d'identifier et de reproduire les innovations présentes dans la littérature, constituant probablement le principal obstacle à la croissance et au développement de l'industrie. La production à grande échelle de produit intégrant des composants MEMS est une avancée très récente. Toutefois, ces décennies de recherches ont conduit à la publication d'un grand nombre d'articles scientifiques, chacun présentant des dispositifs MEMS variés et notamment les commutateurs MEMS. En plus des problèmes mentionnés précédemment, les commutateurs

sont confrontés à des problèmes de durée de vie, et la question de la fiabilité constitue l'un des aspects essentiels des recherches actuelles. Les concepteurs identifient plusieurs points clés et proposent des solutions pour adresser ces défis.

Tableau 1.2 Fiabilité des commutateurs MEMS : problèmes courants et solutions proposées

Adapté de (Goggin *et al.*, 2011, p. 3)

Problèmes de fiabilité des commutateurs MEMS	Solutions
Durée de vie cyclique	Design du MEMS Circuit d'actionnement Matériaux des contacts
Durée de vie continue	Design du MEMS Matériaux des contacts Procédés de fabrication
Résistance aux chocs	Design du MEMS Matériaux des contacts Procédés de fabrication
Résistance électrique des contacts	Matériaux des contacts Circuit d'actionnement Contrôle de l'atmosphère
Stabilité	Encapsulation du <i>wafer</i> Contrôle de l'atmosphère Matériaux des contacts Design du MEMS
Densité des défauts	Procédés de fabrication Maturité de la technologie d'encapsulation du <i>wafer</i> et de l'emballage plastique

Selon le Tableau 1.2, les solutions visant à améliorer la durée de vie sont principalement centrées sur la conception du commutateur. Cependant, il est observé que la durée de vie cyclique (nombre de cycles on/off consécutifs) et la résistance électrique du contact dépendent du type et du circuit d'actionnement. Dans le cas de l'actionnement électrostatique, un effet de rebond influence les performances du contact. Toutefois, ce problème peut être atténué grâce au principe d'actionnement à double impulsion (Spasos & Nilavalan, 2011).

1.3 Vue d'ensemble d'un système de contrôle d'un commutateur MEMS électrothermique en V

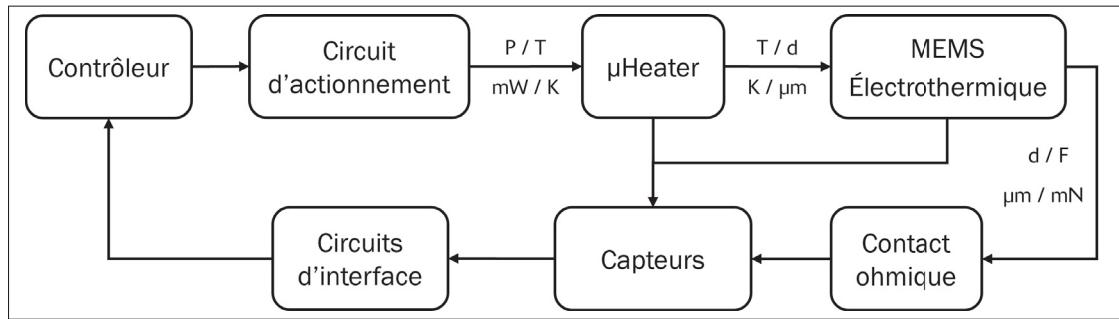


Figure 1.3 Schéma fonctionnel d'un système de contrôle pour un commutateur MEMS électrothermique

La Figure 1.3 illustre les différentes composantes d'un système de contrôle pour un commutateur MEMS électrothermique en V. Cette section résume l'intérêt et les contributions de la littérature pour chacune de ces parties, en commençant par la structure du commutateur avec les modèles statiques et dynamiques.

1.3.1 Les modèles statiques et dynamiques

La modélisation est un outil indispensable pour étudier le comportement des dispositifs MEMS. La méthode des éléments finis est de loin la plus efficace et la plus employée par les concepteurs. Cependant, les temps de calcul peuvent être longs selon le maillage et la complexité de la structure étudiée. Également, tout au long de la conception du contrôleur, des circuits et du commutateur MEMS, plusieurs logiciels peuvent être utilisés. Par conséquent, la simulation des interactions entre les différents blocs nécessite l'exportation et l'importation des données entre les logiciels. Mais, des incompatibilités de formats peuvent parfois poser problème. De plus, le volume des données est souvent important, et les simulations par éléments finis du commutateur peuvent rendre le traitement encore plus long. C'est pourquoi, lors de la conception d'un tel système, il est fréquent d'utiliser MATLAB et la boîte à outils Simulink pour développer le contrôleur tout en employant des modèles simplifiés pour les circuits et le commutateur MEMS. L'objectif de ce travail de recherche est de concevoir les circuits d'actionnement et

d'interface. Bien qu'un prototype et des données tangibles soient à disposition, un modèle simplifié mais performant est un atout pour tester les différentes fonctionnalités des circuits lors de la conception. Voici donc ci-dessous une revue des différents modèles existants pour le comportement électrothermique et thermomécanique de la structure en V.

1.3.1.1 Modélisation du comportement électrothermique

Selon López-Walle, Gauthier & Chaillet (2010) « Managing thermal phenomena in thermal micro-actuators is a key factor for future progress in their optimization. Modelling heat transfers through the actuator and its surroundings are fundamental for understanding, predicting and controlling the temperature distribution, and consequently the device response characteristics » (p. 2109). Dans le prototype, la chaleur est produite par le μ heater qui la transfère à son environnement selon 3 modes de transfert thermique :

- **La conduction :** est le transfert de chaleur à travers un matériau solide ou plusieurs matériaux en contact (ici le μ heater et la structure en V) sans déplacement de matière. C'est-à-dire que la chaleur se propage par la vibration des atomes ou molécules dans le matériau jusqu'à atteindre un état d'équilibre. La vitesse à laquelle la chaleur se propage dépend des propriétés thermiques du matériau, notamment sa conductivité thermique. Dans le cas du commutateur, c'est le mode de transfert thermique le plus important et celui que l'on cherche le mieux à représenter.
- **La convection :** caractérise quant à elle le transfert de chaleur entre un fluide (l'air ambiant) et les parois d'un corps (le μ heater et la structure en V). Lorsqu'un fluide est chauffé, il se dilate, devient moins dense et monte, tandis que le fluide plus froid descend pour remplacer l'espace. Ce mouvement crée un courant de convection qui transporte la chaleur. Dans notre cas, la quantité de chaleur échangée est une perte, mais aussi une aide pour le refroidissement et donc le retour en position initial du commutateur.
- **Le rayonnement thermique :** caractérise les rayonnements électromagnétiques produits par l'agitation thermique des molécules du matériau. Il est également considéré comme un mode générant des pertes, mais celles-ci sont si minimes que la plupart des études les négligent.

Selon Filipovic (2021), il est difficile, et parfois même impossible, de quantifier simultanément la distribution de température, le temps de réponse thermique, les gradients de température, les pertes de chaleur et les échanges thermiques dans la structure en utilisant des modèles analytiques. Parmi ces modèles, on distingue les modèles dynamiques et statiques. Selon Estahbanati, Bakri-Kassem & Dhaouadi (2017), les modèles statiques sont souvent trop documentés dans la littérature, au détriment des modèles dynamiques. Effectivement, les modèles statiques sont très simplifiés et décrivent bien l'état final du système. Cependant, ils ne tiennent pas compte des variations temporelles et des changements au fil du temps, contrairement aux modèles dynamiques, qui, en revanche, sont plus complexes. Pour réduire la complexité et obtenir un modèle pratique pour leur utilisation, les chercheurs ont souvent recours à des hypothèses simplificatrices :

- Négliger les effets non-linéaire : de certaines propriétés physiques des matériaux qui dépendent de la température, telles que la conductivité thermique et le coefficient de température de résistance. D'un autre côté, Bakri-Kassem, Dhaouadi, Arabi, Estahbanati & Abdel-Rahman (2018) suggère que «the thermal MEMS actuator has not received sufficient attention of researchers to study its inherent nonlinear transmission characteristics from the control point of view» (p. 2).
- Négliger la distribution de chaleur : et donc supposer que chaque poutre à une température uniforme. Cette propriété n'est pertinente que pour l'étude dynamique. Au lieu de la négliger complètement, une approche consiste à découper les poutres en plusieurs segments.
- Négliger les pertes par convection : peut être acceptable si l'écoulement de l'air autour du dispositif est faible. Par exemple lorsqu'il est dans un emballage fermé. Par ailleurs, si le dispositif est de très petite taille, comme c'est le cas des MEMS, la convection est beaucoup moins significative par rapport à la conduction. Dans le prototype de commutateur MEMS, la structure est suspendue et non encapsulée (emballage ouvert), ce qui signifie que la convection joue un rôle plus ou moins significatif dans le refroidissement et l'ouverture du commutateur.

- Négliger la structure entraînée : c'est-à-dire que la structure située au bout de la poutre principale, en l'occurrence ici, la partie qui réalise le contact. En effet, dans le commutateur, c'est la différence de température entre chaque extrémité des poutres inclinées qui permet le déplacement de la poutre principale.
- Assumer que la répartition de la chaleur se fait selon une dimension : (dans le sens de la longueur des poutres) C'est une hypothèse valable si et seulement si la longueur des poutres est largement supérieure à leur largeur et à leur épaisseur. Cette simplification est fréquemment utilisée en raison de la complexité accrue des études multidimensionnelles. Zhao, Zhou, Meng, Li & Huang (2021) propose une solution alternative, celle de décomposer la structure et analyser chaque poutre en une seule dimension plutôt que de modéliser la structure entière en deux dimensions.
- Assumer que toutes les poutres inclinées ont la même distribution de chaleur

Par ailleurs, une autre méthode analytique est fréquemment abordée dans la littérature et est nommée « Lumped Element Modeling (LEM) ». Cette approche simplifiée consiste à modéliser des systèmes physiques en regroupant les effets d'un système complexe en un petit nombre d'éléments, chacun étant représenté comme un élément concentré. L'exemple le plus concret est un système électrique (un générateur de tension et une résistance par exemple). Les deux hypothèses principales de cette méthode sont l'uniformité des propriétés physiques, telles que la température, la tension ou le courant, et l'absence de variations spatiales au sein de chaque élément. Cette approche permet de réduire considérablement la complexité d'un système, de réaliser des calculs rapides pour des systèmes avec peu d'éléments concentrés, et d'analyser facilement grâce à des équations simplifiées. Cependant, la précision est relative et cette méthode est surtout applicable aux systèmes physiques pour lesquels les hypothèses mentionnées sont valides, comme dans les transferts thermiques. En pratique, une analogie avec un système électrique est souvent réalisée. Le Tableau 1.3 montre l'équivalence de chaque variable entre les deux systèmes.

Tableau 1.3 Équivalence entre un système électrique et thermique
Tiré de (Wikipedia, 2024)

Variable électrique	Variable thermique
Charge q [C]	Chaleur Q [J]
Courant I [A]	Variation de chaleur \dot{Q} [W]
Tension V [V]	Température T [K]
Densité de courant j [A/m^2]	Flux de chaleur q [W/m^2]
Résistance électrique R [Ω]	Résistance thermique R_{th} [K/W]
Condensateur C [F]	Capacité thermique C_{th} [J/K]
Loi d'ohm : $\Delta V = RI$	Loi de refroidissement de Newton : $\Delta T = R\dot{Q}$

Cette méthode permet de caractériser chaque transfert de chaleur en intégrant les caractéristiques de résistance thermique spécifiques à chaque mode. Il est également possible de quantifier la vitesse du flux de chaleur à l'aide des équations appropriées. La Figure 1.4 est un exemple de représentation d'un commutateur MEMS électrothermique en V selon cette méthode.

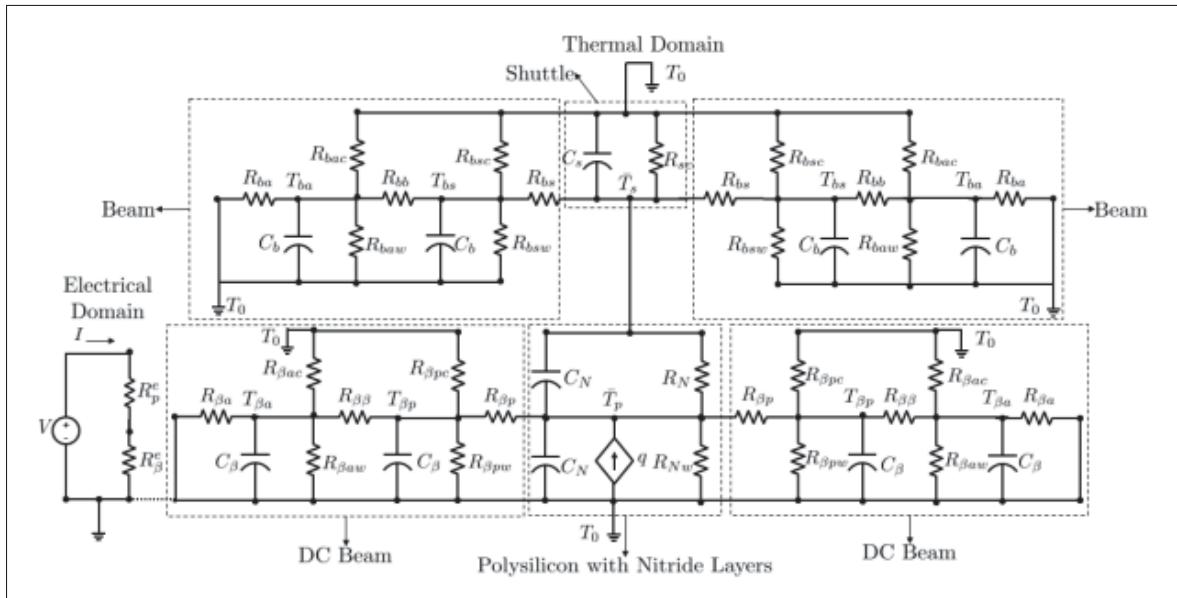


Figure 1.4 Modèle LEM d'un commutateur MEMS électrothermique en V
Tirée de (Estahbanati, 2017, p. 35)

1.3.1.2 Modélisation du comportement thermomécanique

Dans le cas de la modélisation du comportement thermomécanique, la méthode LEM est principalement utilisée pour les oscillateurs mécaniques. Par exemple, (Jayaraman, Bhat & Pratap, 2009) l'emploie pour modéliser un μ heater et mesurer la constante de temps thermique en ajustant la réponse du modèle oscillatoire à la réponse en fréquence mesurée avec un prototype. Dans le cas du commutateur MEMS, ce qui nous intéresse principalement est la déformation de la structure résultant de la force générée par la dilatation thermique. Par conséquent, la théorie des poutres, en utilisant par exemple le théorème d'Euler-Bernoulli, est plus appropriée. L'étude FEM demeure très majoritaire, car elle prend en compte des éléments 3D d'ordre élevé via une analyse non linéaire à grande déviation, ce qui conduit à une très grande précision. Habituellement, dans des modèles de moins grande complexité, les termes de second d'ordre, et plus, sont omis pour simplifier les modèles aux pris d'une plus faible précision à haute température. Cohen & Ya'akovitz (2019) comparent 5 modèles analytiques différents pour la structure en forme de V :

- Modèle 1 : Emploie la théorie d'Euler avec l'hypothèse de petit déplacement.
- Modèle 2 : Emploi un modèle de flambage thermoélastique.
- Modèle 3 : Emploi le second théorème de Castiglano en négligeant les déformations de cisaillement et d'allongement.
- Modèle 4 : Utilise les paramètres géométriques vis-à-vis de la dilatation thermique linéaire.
- Modèle 5 : Il repose sur une dilatation thermique linéaire d'une poutre rigide à une dimension, en négligeant la force de rappel élastique et en supposant une température uniforme des poutres.

La Figure 1.5 illustre l'erreur en pourcentage de la déformation de la structure en fonction des différentes températures et angles d'inclinaison des poutres inclinées, pour chaque modèle présenté précédemment. En conclusion, il apparaît que le modèle 3 est le moins performant, en grande partie parce qu'il néglige les effets d'allongement des poutres inclinées. Comme le souligne Joshi, Mohammed & Kulkarni (2018), « the coefficient of thermal expansion is one of

the important property while considering a thermal actuation » (p. 2). En revanche, le modèle 5 se révèle le plus efficace en moyenne, avec une erreur absolue inférieure à 5% même à haute température.

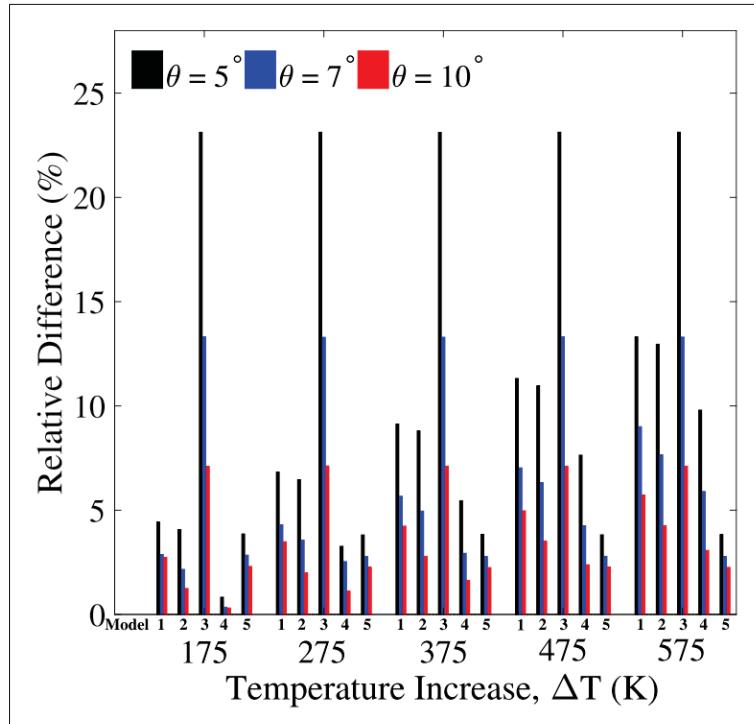


Figure 1.5 Erreur relative entre la déformation de la poutre calculée à partir des modèles 1 à 5 et celle calculée à l'aide de la méthode des éléments finis. Tirée de (Cohen & Ya'akovitz, 2019, p. 3770)

1.3.2 Revue des capteurs intégrés dans la structure en V

L'intégration de capteurs dans les circuits électroniques est essentielle pour améliorer leurs performances. Cela peut être pour des questions de précision, d'ajustement des performances, d'automatisation ou notamment de fiabilité. En effet, les commutateurs MEMS électrothermiques rencontrent des problèmes de durabilité en raison des températures, des forces et des courants élevés auxquels la structure est soumise. Dans le cas d'applications utilisant des réseaux de commutateurs reconfigurables, connaître l'état d'un dispositif aide le système de contrôle à déterminer quels commutateurs activer pour garantir une alimentation correcte de la charge.

Comme mentionné précédemment, les MEMS offrent également des solutions innovantes pour les capteurs qui peuvent être intégrés au plus proche de la structure du commutateur.

1.3.2.1 Mesurer la température du μ heater

Allant des protections contre la surchauffe au contrôle des dispositifs thermiques, les problématiques de température dans les systèmes électroniques sont très variées. La Figure 1.6 résume les avantages et les inconvénients de plusieurs méthodes de mesure. Premièrement, il y a les thermocouples qui exploitent l'effet Seebeck, c'est-à-dire la capacité de deux métaux reliés à générer une tension proportionnelle à la différence de température entre les deux. Enfin, il y a les détecteurs de température à résistance (RTD) et les thermistors basés sur la dépendance de la résistance électrique d'un conducteur à la température. Par ailleurs, il y a les semi-conducteurs, comme les diodes et les transistors, dont les caractéristiques changent selon la température.

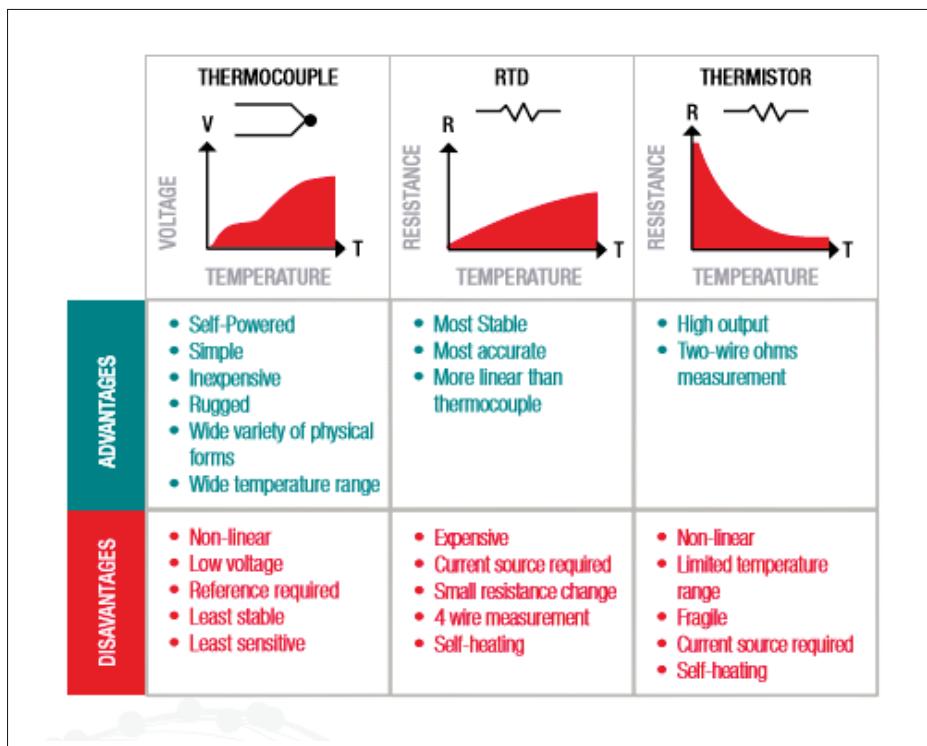


Figure 1.6 Comparaison des capteurs de température :
avantages et inconvénients
Tirée de (Keysight)

Dans le cas d'une implémentation avec un μ heater, le thermistor est couramment utilisé puisqu'il dépend du même procédé de fabrication. Cela permet ainsi une intégration au plus proche du dispositif (Voir Fig.1.7). Les thermistors peuvent avoir un coefficient de température négatif (NTC) ou positif (PTC). Bien que les thermistors NTC aient été largement utilisés en raison de leur coût abordable, les versions PTC à base de silicium offrent des avantages significatifs, tels qu'une tolérance de résistance plus élevée, une meilleure sensibilité et linéarité, un effet auto-échauffant réduit, et ne nécessitant qu'un point de calibration. Initialement, le coût était le seul obstacle, mais les avancées dans les technologies de fabrication ont permis de le surmonter Texas-Instrument.

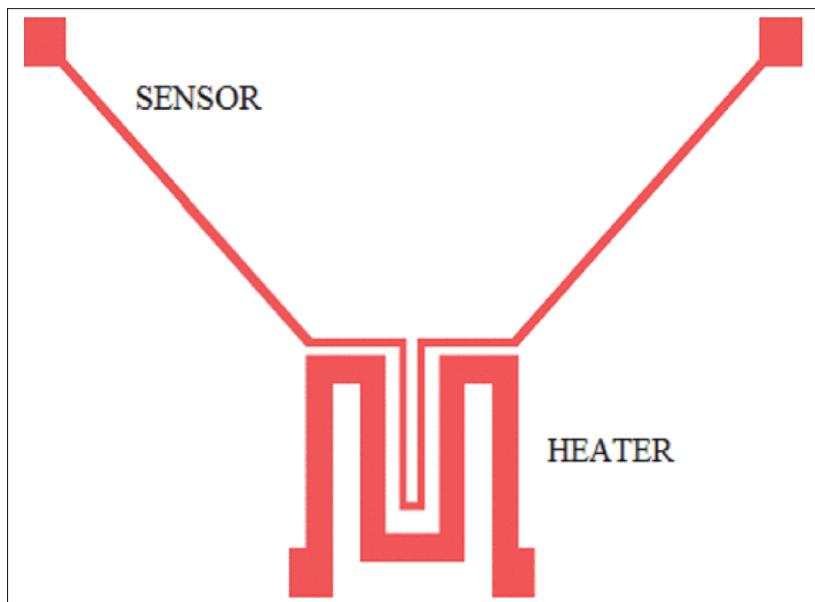


Figure 1.7 Thermistor intégré au plus proche d'un μ heater
Tirée de (Mendoza-Acevedo *et al.*, 2009, p. 2)

Le thermistor et le μ heater sont deux dispositifs identiques, mais qui ne servent tout simplement pas la même fonction. Ainsi, il est possible de tirer parti des caractéristiques inhérentes du μ heater pour se dispenser d'un capteur et d'éviter les problèmes de précision tout en réduisant les coûts. En effet, selon Han & Meyyappan (2016), en utilisant un signal d'impulsion faible, de courte durée et dont la constante de temps électrique est très faible par rapport à celle thermique,

il est possible de mesurer la température du μ heater. Cette méthode tient compte de l'effet d'auto-échauffement pour garantir une température stable pendant la mesure.

En conclusion, utiliser les propriétés inhérentes du μ heater se révèle être un choix adapté à notre situation, permettant de résoudre les contraintes d'un capteur embarqué. De plus, «Aluminum is good for temperature sensing due to its low cost, low corrosion and thermal stability [...] has a positive TCR and its resistance is linearly proportional to the temperature change» (Dennis *et al.*, 2016, p. 180-183).

1.3.2.2 Mesurer le déplacement de la poutre

L'actionnement électrothermique et la structure en V du commutateur permettent une relation linéaire entre le mouvement de la poutre et la température du μ heater. Toutefois, en raison des variations liées à la fabrication, le coefficient de linéarité peut différer des prévisions des simulations. Même après une calibration post-fabrication, l'usure du commutateur peut altérer ce coefficient, remettant en question la relation linéaire. Ainsi, mesurer la température ne permet pas de déterminer avec précision le déplacement de la poutre, contrairement à l'utilisation d'un capteur de déplacement. Peu d'exemples de capteurs intégrés spécifiques pour les commutateurs MEMS existent dans la littérature. Cependant, les nanopositionneurs MEMS représentent un exemple d'application très similaire où les capteurs de déplacement intégrés sont très utilisés. Maroufi, Fowler & Moheimani (2017) passent en revue les concepts clés associés à la conception des nanopositionneurs MEMS, en mettant particulièrement l'accent sur les capteurs de déplacement. Ils identifient trois méthodes récurrentes dans la littérature, qu'importe le type d'actionnement utilisé :

- La première méthode repose sur la détection à l'aide d'éléments piézorésistifs, appelés courbures, qui sont implantés dans les zones où la contrainte mécanique due au déplacement de la poutre est importante. Une courbure est une poutre très fine reliant la partie mobile du dispositif à un bloc d'ancrage. En général, la courbure est fabriquée en polysilicium, puis est dopée ioniquement. Une alternative consiste à appliquer une couche de matériau piézorésistif

sur la zone souhaitée, que l'on nommera plutôt jauge de déformation. Cette méthode présente l'avantage de fournir un signal linéaire et une large bande passante tout en utilisant une circuit de lecture simple. Toutefois, son principal inconvénient est sa sensibilité aux variations de température ambiante, bien que ce problème puisse être atténué en utilisant une résistance de test en parallèle. De plus, il est essentiel d'isoler la structure de la partie de contact. Messenger, Aten, McLain & Howell (2009) propose un système avec un actionnement électrothermique et la structure en forme de V.

- La seconde méthode repose sur la variation de la résistivité d'un matériau en fonction de la température. Dans cette approche, deux filaments résistifs sont placés à proximité (mais sans contact) de la poutre mobile, agissant comme un dissipateur thermique. Lorsque la structure se déplace, elle s'éloigne et absorbe moins de chaleur du premier filament, permettant ainsi de mesurer le déplacement par la différence de température entre les deux filaments. Cependant, le transfert de chaleur à travers l'air est relativement lent, ce qui limite la vitesse de mesure. De plus, la bande passante de cette méthode ne dépasse généralement pas quelques dizaines de kilohertz. Zhu, Moheimani & Yuce (2010) propose un système avec un actionnement électrothermique et la structure en forme de V.
- La dernière méthode est la détection capacitive, reprenant le principe d'actionnement électrostatique avec une structure à entraînement de peigne, ou *comb drive* en anglais. Lorsque la structure se déplace, la zone de chevauchement ou l'écart entre les doigts du peigne, selon la configuration, évolue et change la valeur de la capacité. Cette méthode possède une grande précision et une bande passante relativement large. La sensibilité est également constante, assurant un fonctionnement linéaire indépendamment de l'amplitude du déplacement. De plus, elle convient parfaitement aux applications générant des déplacements limités. Il existe également une architecture différentielle pour améliorer le rapport signal/bruit. Al-Sagban, Dhaouadi & Bakri-Kassem (2017) propose un système avec un actionnement électrothermique et la structure en forme de V.

En conclusion, la méthode capacitive s'avère être la meilleure sous tous les aspects, mais elle requiert un changement de la poutre principale de la structure en V. À l'inverse, la méthode électrothermique offre des performances inférieures, mais ne nécessite que très peu de changement. En ce qui concerne la méthode piézorésistive, les variations de température environnante exigent un système auxiliaire qui occupe de l'espace. (Maroufi *et al.*, 2017) expliquent que « The fabrication of these sensors conventionally requires extra masks, the deposition of additional conducting layers, and doping. These additional steps are not typically available through standard MEMS fabrication processes, such as MUMPs, limiting the widespread implementation of this sensing mechanism » (p. 482).

1.3.2.3 Mesurer la force de contact

Comme pour les capteurs de déplacement, peu d'exemples spécifiques aux commutateurs MEMS sont présents dans la littérature. Cependant, les domaines de la mesure de rigidité des matériaux, des micro-grippeurs et, plus généralement, de la micromanipulation robotique, utilisent largement ce type de capteur. D'après Boudaoud & Regnier (2014), « Measurement methods using capacitive, piezoelectric and piezoresistive effects are the most prevalent in robotic micromanipulation. » (p. 3). La relation entre la force et le déplacement est souvent exploitée, ce qui explique la présence d'applications utilisant également des capteurs de déplacement, tels que les capteurs électrothermiques mentionnés par Moore, Coskun, Alan, Neild & Moheimani (2015) dans leurs travaux.

1.3.3 Évaluer l'état du commutateur

Dans notre application, un réseau de commutateurs offre une certaine redondance, ce qui contribue à améliorer la fiabilité globale du système. Cette fiabilité est d'autant mieux garantie s'il est possible d'évaluer l'état de chaque commutateur individuellement. Selon les études sur la conception des commutateurs MEMS, les principaux défis résident dans l'actionnement électrothermique et la zone de contact au niveau de la ligne de transmission.

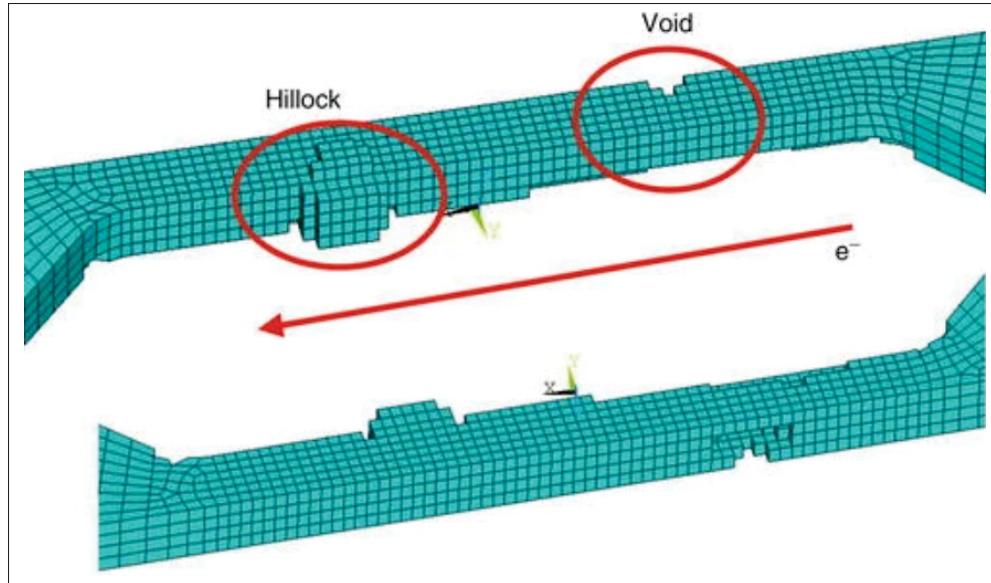


Figure 1.8 Illustration de l'effet d'électromigration
Tirée de (Liu, 2014, p. 5263)

1.3.3.1 Effet d'électromigration (EM) dans le μ heater

Les composants dans les systèmes électroniques sont sujets à une vaste étendue de défaillances. Dans le cas des μ heaters, les défaillances de métallisation dues aux contraintes électriques sont fréquentes. Effectivement, le μ heater nécessite une forte densité de courant pour atteindre les températures souhaitées. En conséquence, le flux important d'électrons cause un déplacement des atomes dans la trace de métal résistive. Concrètement, ce phénomène, aussi nommé électromigration des atomes, fait naître dans certaines régions plus ou moins sensibles du μ heaters des *void* et des *hillock* (Voir Fig.1.8). Ils induisent respectivement l'apparition de circuits ouverts et de courts-circuits en connectant 2 traces de métal proches.

$$\overleftarrow{F_{EM}} = e * Z^* * \rho * \overrightarrow{j} \quad (1.1)$$

Comme expliqué précédemment, l'effet d'électromigration résulte de la force induite par le flux d'électrons et est décrit par l'équation 1.1, tel que e est la charge de l'électron, Z^* le numéro

atomique effectif, ρ la résistivité du métal et j la densité de courant. « For a metal such as copper, the effective valence Z^* is a relatively high negative number (-5) while for platinum, Z^* is a much lower positive value (0,3), suggesting that EM is less effective in platinum films. » (Filipovic, 2021, p. 4). Effectivement, selon les matériaux, l'effet d'EM est plus ou moins important et peut devenir négligeable dans certaines configurations. Ici, le prototype utilise un μ heater en aluminium tel que la valeur de Z^* est égale à -4 (Liu, 2014, p. 5258), démontrant l'importance de ce phénomène dans ce travail de recherche.

L'effet d'électromigration est une défaillance importante dans le cas des interconnexions métalliques des semi-conducteurs. En conséquence, un concepteur doit être attentif à la densité de courant d'une trace de métallique. Cependant, les contraintes électriques ne sont pas la seule cause du déplacement des atomes. Selon Filipovic (2020), il y a également la migration due aux contraintes volumétriques (SM) et aux contraintes thermiques (TM). Dans le cas de TM, ce sont les gradients de température, c'est à dire là où la température change le plus rapidement. Dans la plupart des applications, on tend à négliger l'effet TM en raison des faibles gradients, ce qui ne peut être réalisé ici. Dans un μ heater, les gradients de température apparaissent au bord de la structure et plus l'uniformité de température est élevée, et moins ils sont importants. Cela montre l'importance du design, sachant que la défaillance du μ heater est la principale cause de dysfonctionnement du commutateur.

Par ailleurs, les effets d'EM et de TM engendrent respectivement des contraintes de traction et de compression aux endroits où leurs effets s'appliquent, participant ainsi à l'augmentation des contraintes mécaniques, qui influencent à leur tour la mobilité des atomes en raison de l'effet SM. De plus, l'accumulation de *void* augmente l'effet de SM. « this cyclical and self-replicating effect is what leads to the high spike in the stresses after the SM force becomes significant enough, leading to eventual failure » (Filipovic, 2021, p. 8). Effectivement, EM et TM sont constant au cours du temps pour une puissance électrique donnée, contrairement à SM qui apparaît après un certain temps devenant la principale force motrice. La Figure 1.9 résume les interactions complexes de chaque effet, tel que D_v est la diffusivité des *void* et C_v la concentration des *void*.

Ainsi, une alimentation plus élevée mais discontinue est préférable à une alimentation continue sur une longue durée pour réduire l'impact de l'effet SM.

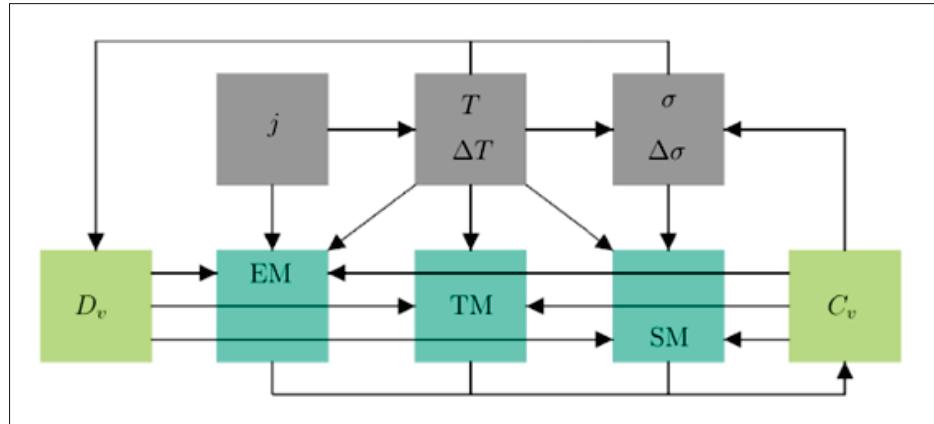


Figure 1.9 Représentation des dépendances entre EM, TM et SM, leurs forces motrices j , T , ΔT , σ , $\Delta\sigma$ et les paramètres du mouvement des void : diffusivité D_v et concentration C_v
Tirée de (Filipovic, 2021, p. 5)

La méthode générale pour quantifier la durée de vie est l'utilisation de l'équation de black introduit par l'équation 1.2 telle que A est une constante déterminée empiriquement, n une constante comprise entre 1 et 2, j la densité de courant, ΔH l'énergie d'activation, k la constante Boltzmann et T la température en kelvin.

$$MTTF = A * j^n * e^{\frac{\Delta H}{kT}} \quad (1.2)$$

D'après Filipovic (2021), contrairement à ce que suggère la théorie de black, un μ heater en platine est indépendant du courant de polarisation et donc l'effet de EM n'a pas d'impact sur la durée de vie du dispositif à long terme, contrairement à sa géométrie (p. 9). Finalement, des recherches plus approfondies sont nécessaires pour quantifier la durée de vie d'un μ heater en aluminium plus sensible à l'effet de EM. En conclusion, certaines solutions peuvent être apportées au μ heater ou au circuit d'actionnement pour réduire les différents effets provoquant la migration des atomes du μ heater.

1.3.3.2 Contact ohmique de la ligne de transmission

La résistance du contact ohmique est une propriété qui revêt une importance primordiale, notamment pour des commutateurs. Pour notre application, la valeur visée est inférieure à 2Ω , telle que le courant maximal est d'environ 1 A. Ainsi, la différence de potentiel électrique au niveau du contact peut atteindre 2 V, ce qui est significatif. Par conséquent, mesurer la variation de la résistance permet de quantifier l'état du commutateur et de vérifier son bon fonctionnement en fonction de la charge à alimenter. Pour rappel, l'électromigration et les chocs lors de l'actionnement sont deux facteurs susceptibles de dégrader l'état du contact. Par ailleurs, la résistance électrique dépend de la force appliquée sur les contacts, de sorte que ces deux paramètres sont inversement proportionnels, comme le montrent Zhu & Pal (2021). Ainsi, en ne supposant aucune dégradation de la résistance de contact, sa valeur est un moyen indirect pour vérifier si le commutateur exerce la force attendue.

À première vue, il semble approprié d'envisager la mise en place d'un circuit de rétroaction électronique pour mesurer la résistance de contact. Ces circuits sont largement documentés dans la littérature. Cependant, dans notre application, nous traitons des tensions et des courants élevés dans un environnement difficile, exposé à des surtensions et à des décharges électrostatiques. Par conséquent, il est crucial d'assurer une isolation adéquate entre le circuit de commande et le circuit de rétroaction, ce qui peut considérablement compliquer la tâche.

1.3.4 Les circuits intégrés d'actionnement et d'interface

À notre connaissance, il n'y a aucune recherche scientifique spécifique sur les circuits intégrés pour l'actionnement des commutateurs MEMS électrothermiques. En effet, les recherches actuelles se focalisent encore sur la conception du commutateur MEMS et leurs problèmes de durée de vie et de fiabilité. De plus, la littérature est également pauvre concernant d'autres types de commutateurs MEMS, tels que les commutateurs électrostatiques. Comme exemple, il y a bien Dumas *et al.* (2010a) qui présentent un circuit d'actionnement intelligent à haute tension avec une fonction de diagnostic intégrée. Toutefois, le μ heater qui sert à l'actionnement

est largement employé dans d'autres domaines comme les capteurs de gaz et de substances chimiques. Gardner, Guha, Udrea & Covington (2010) présentent d'ailleurs une revue globale sur les circuits d'actionnement et d'interface. De plus, Mo *et al.* (2002) présentent un circuit basé sur une alimentation à tension constante avec un amplificateur opérationnel de transconductance (OTA) et Yang & Chiou (2020b) utilisent un convertisseur DC-DC pour grandement améliorer l'efficacité énergétique du circuit. Gamauf *et al.* (2013) présentent un capteur de gaz entièrement intégré dans un système sur puce en technologie CMOS.

1.3.4.1 Deux modes d'excitation

Pour alimenter une résistance électrique, on distingue deux modes d'excitation, l'alimentation à tension constante et l'alimentation à courant constant. En étudiant la littérature, les concepteurs de commutateurs MEMS électrothermiques privilégient l'alimentation à tension constante en raison du coefficient de température positif de l'élément chauffant. En effet, la résistance de cet élément est initialement faible à température ambiante, favorisant ainsi une augmentation rapide de la température tout en maintenant un équilibre thermique stable à des températures élevées. À mesure que la température augmente, la résistance augmente, ce qui limite le courant fourni par l'alimentation. Parmi les autres avantages souvent évoqués figurent une faible consommation d'énergie et, de manière générale, une efficacité énergétique élevée.

Mo *et al.* (2002) étudient analytiquement le couplage thermo-électrique d'un μ heater en considérant les deux modes d'alimentation, avec un TCR positif, et en utilisant un modèle thermique du 1^{er} ordre pour simplifier leur analyse. La résolution des valeurs propres du système matriciel issu de la représentation de l'espace d'état du couplage thermo-électrique a permis de déduire que le système est toujours stable sous une alimentation à tension constante, contrairement à une alimentation à courant constant. Dans ce dernier cas, la puissance électrique à $t = 0$ ne doit pas excéder une certaine valeur qui est définie par l'équation 1.3, où R est la résistance électrique, I l'intensité du courant, R_{th0} résistivité thermique à $t = 0$ et α le coefficient de température de la résistance. Généralement, les matériaux conducteurs tels que le cuivre, l'or

et, particulièrement, l'aluminium, possèdent un TCR très faible et une conductivité thermique élevée, garantissant ainsi une stabilité thermique sur toute la plage de fonctionnement du μ heater.

$$P_0 = RI^2 < \frac{1}{\alpha * R_{th_0}} \quad (1.3)$$

Néanmoins, l'alimentation à courant constant représente une méthode de contrôle appropriée lorsqu'il y a plusieurs dispositifs. En effet, cela permet une gestion précise de la puissance puisque les fluctuations de la résistance d'un dispositif n'influent pas sur ses caractéristiques de pilotage, assurant des performances constantes. Ainsi, un court-circuit d'un ou plusieurs dispositifs en série ne provoque pas de surchauffe contrairement à ce que l'on observe avec une alimentation à tension constante.

1.3.4.2 Les différents types de contrôleurs existants

Comme nous l'avons vu précédemment, la méthode la plus simple pour actionner le commutateur MEMS est de bénéficier du TCR positif du μ heater et d'une alimentation à tension constante. D'après Jeroish, Bhuvaneshwari, Samsuri & Narayananamurthy (2022) « This approach was simple, inexpensive, and did not need any control systems ; however, it took a long time to achieve the desired temperature, and it was not ideal for applications requiring several thermal cycles. » (p. 21). Une première solution consiste à utiliser une méthode dite de double impulsion. Cette méthode se compose d'une première impulsion pour éléver rapidement la température avec un courant ou une tension plus élevés, suivie d'une seconde impulsion pour maintenir la température désirée. Une boucle de rétroaction avec un capteur de température assurerait une transition appropriée entre les deux impulsions en détectant un seuil spécifique. Dans le même esprit, une modulation de largeur d'impulsion (PWM) couplée à un contrôle en boucle fermée pourrait être utilisée pour réguler la puissance fournie au μ heater. Une fonction de commutation interromprait l'alimentation lorsque la température dépasse un seuil défini, puis la réactiverait lorsque la température descend en dessous d'un seuil inférieur. En augmentant la puissance de base fournie, la vitesse de commutation est plus rapide et la précision est garantie

grâce au contrôle thermique. Cependant, il est important de noter que cette méthode induit des oscillations. Un contrôleur proportionnel-intégral (PI) ou proportionnel-intégral-dérivé (PID) résout ce problème tout en offrant un meilleur compromis entre précision, stabilité et vitesse. Les corrections proportionnelles, intégrales et dérivées de ces contrôleurs sur une alimentation continue permettent de maintenir la température souhaitée sans induire les oscillations typiques des méthodes de commutation. Toutefois, certaines applications sont très soucieuses de la consommation énergétique, privilégiant ainsi l'utilisation d'une modulation PWM. Le raisonnement mathématique ci-dessous démontre qu'un courant continu implique une plus grande consommation électrique qu'un courant PWM pour produire la même quantité de chaleur. Le raisonnement est le même pour une alimentation à tension constante.

En partant de la formule de la puissance moyenne (1.4), on exprime la puissance électrique moyenne (1.5) fournie par la tension d'alimentation et la puissance thermique moyenne (1.6) fournie par le μ heater pour un courant PWM qui est périodique et tel que α est le rapport cyclique :

$$P_{moy} = \frac{1}{T} \int_t^{t+T} P(t) dt \quad (1.4)$$

$$P_{moy}^E = \frac{1}{T} \int_t^{t+T} v * i dt = \frac{1}{T} \left(\int_t^{t+\alpha T} v * i dt + \int_{t+\alpha T}^{t+T} 0 dt \right) = \frac{1}{T} \int_t^{t+\alpha T} v * i dt = \alpha * v * i \quad (1.5)$$

$$P_{moy}^T = \frac{1}{T} \int_t^{t+T} R * i^2 dt = \frac{R}{T} \left(\int_t^{t+\alpha T} i^2 dt + \int_{t+\alpha T}^{t+T} 0 dt \right) = \frac{R}{T} \int_t^{t+\alpha T} i^2 dt = \alpha R * i^2 \quad (1.6)$$

En supposant que la puissance thermique moyenne est identique pour chaque courant, on en déduit une relation entre le courant continu (i_{DC}) et le courant PWM (i_{PWM}) en fonction de α :

$$P_{PWM}^T = P_{DC}^T \Leftrightarrow \alpha R * i_{PWM}^2 = R * i_{DC}^2 \Leftrightarrow \sqrt{\alpha} * i_{PWM} = i_{DC} \quad (1.7)$$

Finalement, en exprimant la puissance électrique moyenne avec un courant PWM et en utilisant l'équation 1.7, on démontre que la consommation électrique moyenne est plus importante avec un courant continu.

$$P_{PWM}^E = \alpha V_{DD} * i_{PWM} = \frac{\alpha}{\sqrt{\alpha}} V_{DD} * i_{DC} = \sqrt{\alpha} P_{DC}^E \Leftrightarrow P_{PWM}^E < P_{DC}^E \text{ si } \alpha < 1 \quad (1.8)$$

Enfin, il existe des outils plus sophistiqués comme les observateurs d'état et le contrôle prédictif par modèle (MPC). Les observateurs d'état permettent de surveiller certaines variables d'un système considéré comme une boîte noire, où seules les entrées et sorties sont mesurables. Par exemple, dans notre cas, cela pourrait consister à évaluer l'état du μ heater simplement en mesurant la vitesse à laquelle le commutateur se ferme. Le contrôle prédictif par modèle, quant à lui, est un type de contrôleur qui anticipe le comportement ou l'état d'un système et ajuste le contrôle en conséquence. Par exemple, il pourrait ajuster l'alimentation du μ heater pour optimiser la durée de vie du commutateur. À notre connaissance, il n'existe actuellement aucune recherche publiée pour ce type d'application.

1.4 Conclusion

Dans la première section de ce chapitre, nous avons introduit les MEMS en général et examiné l'évolution de leur marché depuis les années 2000. Nous avons observé une évolution constante et une certaine diversification dans les produits proposés. Bien que ces informations ne soient pas essentielles à notre travail de recherche, l'intérêt croissant des MEMS au cours de la prochaine décennie souligne l'intérêt de notre étude. Dans la deuxième section, nous avons observé que les commutateurs MEMS, en particulier ceux utilisés pour les applications RF, occupent une place importante, avec une prédominance de l'actionnement électrostatique. Cependant,

en comparant les différents types d'actionnement existants, nous avons mis en évidence les avantages de l'actionnement électrothermique pour les applications en électronique de puissance. Toutefois, la durabilité et la fiabilité de ces commutateurs posent encore des problèmes. La majorité des solutions se concentre du côté de la conception des commutateurs, bien que nous en ayons identifié certaines du point de vue du circuit d'actionnement. Dans la troisième section, nous avons abordé spécifiquement les commutateurs MEMS électrothermiques en détaillant tous les composants d'un système complet. Premièrement, la modélisation du commutateur qui privilégie le compromis entre la vitesse et la précision pour assister dans le processus de conception. Dans notre situation, elle peut être évitée puisque nous avons un prototype à disposition, bien qu'un modèle thermique du premier ordre pour le μ heater puisse également trouver son utilité. Ensuite, bien que notre prototype ne soit pas équipé de capteurs, leur étude a permis de mettre en lumière des méthodes indirectes pour mesurer certains paramètres comme la température du μ heater. Leur revue peut être considérée comme une contribution à la littérature. Également, nous avons mis l'accent sur les phénomènes affectant la durabilité du dispositif, tel que l'électromigration, et avons identifié les paramètres clés à mesurer et à quantifier pour évaluer l'état du système en temps réel. En ce qui concerne les circuits d'actionnement et d'interface, la littérature actuelle ne propose aucune recherche spécifique sur les commutateurs MEMS électrothermiques. Cela souligne donc la pertinence de notre étude. Néanmoins, des recherches existent sur l'actionnement électrothermique dans d'autres applications. Ainsi, notre objectif est d'adapter les idées existantes, mais qui répondront aux problématiques spécifiques de notre application. Par exemple, l'alimentation à courant constant se révèle plus efficace pour un réseau de commutateurs, de même, des techniques telles qu'une double impulsion et une modulation PWM permettraient respectivement d'améliorer la vitesse d'actionnement et la consommation d'énergie. Enfin, bien que la partie contrôle ne soit pas notre principale préoccupation, il est pertinent de se familiariser avec les différents types de contrôleurs pour concevoir des circuits compatibles.

Maintenant que nous avons acquis une compréhension approfondie du dispositif avec lequel nous travaillons et pour lequel nous avons identifié des solutions potentielles, il faut se pencher

sur la mise en œuvre pratique. Le chapitre suivant se concentre donc sur une revue de littérature des circuits CMOS, afin de déterminer les méthodes et techniques appropriées.

CHAPITRE 2

ÉTAT DE L'ART DES CIRCUITS CMOS

Ce chapitre présente une synthèse des recherches menées sur tous les circuits CMOS utilisés lors de la conception de la puce. L'objectif principal est de trouver des circuits qui répondront de manière concrète à nos problématiques de recherche. La première section s'intéressera aux circuits centrés autour de l'actionnement du commutateur MEMS, et plus particulièrement des circuits de courant dû au choix d'une alimentation à courant constant. La seconde section étudiera les circuits d'interface dans l'objectif d'évaluer l'état du μ heater et de la ligne de transmission. Elle étudiera aussi le traitement des différentes catégories de signaux et l'adaptation à un contrôleur de température hors de la puce. Dans ce chapitre, chaque circuit commencera par une explication de son architecture la plus basique afin de faciliter la compréhension de son fonctionnement. Ensuite, les critères de performance et les compromis (ou *trade-offs* en anglais) associés pour mettre en évidence les différents problèmes de l'architecture décrite. En général, le compromis entre la consommation d'énergie, la vitesse et la précision est un consensus pour tous les circuits électroniques CMOS. Une revue des améliorations existantes suivra pour comprendre quelle architecture adopter selon les objectifs à atteindre. Enfin, une analyse des divers modes de défaillance du point de vue physique sera effectuée afin de proposer des solutions visant à développer une puce CMOS fonctionnelle et capable d'alimenter un maximum de commutateurs.

2.1 Revue des circuits de courant CMOS

En raison de notre choix porté sur l'alimentation à courant constant du commutateur MEMS, il est essentiel d'explorer les circuits et les techniques de conception capables de réguler avec précision le courant. Heureusement, les circuits de courant CMOS jouent un rôle crucial dans les applications électroniques modernes, notamment pour assurer la précision, la stabilité ou l'optimisation de l'efficacité énergétique. Les ouvrages d'électronique analogique sont très utiles pour introduire les concepts fondamentaux, tandis que les articles scientifiques permettent de découvrir des solutions plus avancées et adaptées à des applications spécifiques. Étant donné

que les recherches sur les commutateurs MEMS et les μ heater sont limitées, il est pertinent d'explorer des applications similaires. Les neurostimulateurs et l'opto-électronique avec les LED sont des domaines où les circuits basés sur le courant jouent un rôle important.

2.1.1 Miroirs de courant

Un miroir de courant est un élément fondamental des circuits intégrés analogiques, dont les principales fonctions sont de copier et de multiplier une source de courant. Razavi (2021) introduit également ce circuit comme un moyen simple et efficace de dupliquer un courant de référence issu d'un circuit plus complexe. Gray (2009) mentionne également leurs applications essentielles comme source de courant dans les circuits de polarisation ou comme charge dans les amplificateurs opérationnels.

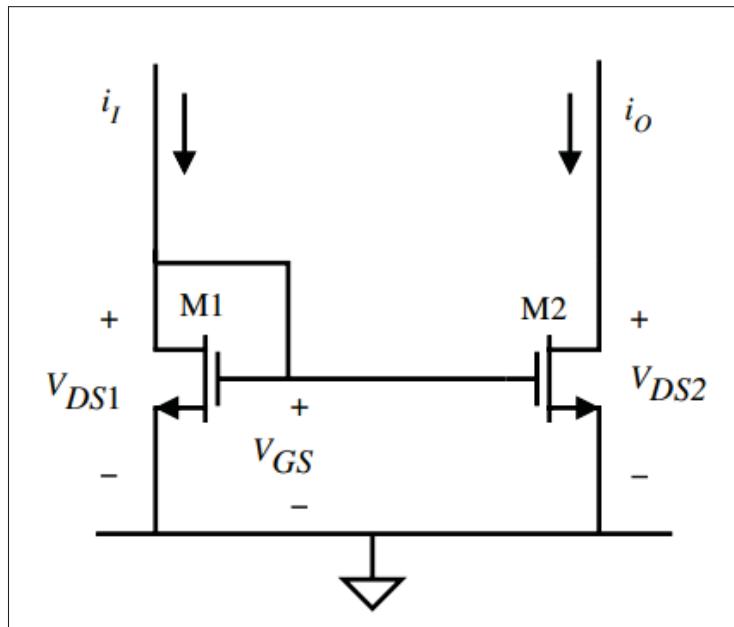


Figure 2.1 Miroir de courant NMOS
Tirée de (Allen & Holberg, 2012, p. 138)

La Figure 2.1 illustre un miroir de courant basique. Le transistor M1 est configuré en mode diode, c'est-à-dire que son drain et sa grille sont reliés de telle sorte qu'il opère toujours en saturation. Ainsi, en remaniant l'équation caractéristique d'un transistor NMOS en saturation,

nous obtenons l'équation 2.1. Elle montre que la tension V_{GS} est proportionnelle au courant d'entrée I_{IN} , tel que μ_n est la mobilité effective de l'électron dans le canal de conduction d'un NMOS, C_{ox} la capacité de l'oxyde, V_{TH} la tension de seuil, W/L le ratio de la largeur (W), et la longueur (L) du transistor.

$$V_{GS} = \sqrt{\frac{2 I_{IN}}{\mu_n C_{ox} \left(\frac{W}{L}\right)} + V_{TH}} \quad (2.1)$$

Cette tension est appliquée à la grille du transistor M2 tel que s'il opère également en saturation, et si M_1 et M_2 sont de tailles identiques, alors le courant d'entrée est répliqué en sortie.

2.1.1.1 Indicateurs de performance et *trade-off*

Dans son travail de recherche, Mohan (2018) résume et explique mathématiquement tous les aspects fondamentaux pour concevoir un miroir de courant. D'un point de vue statique, la précision de la recopie du courant est sans doute la performance la plus cruciale, et elle est influencée par deux sources principales d'erreur. Nous distinguons premièrement les erreurs dites systématiques issues des propriétés intrinsèques des transistors :

- Modulation de V_{DS} : Par exemple, dans la configuration de base du miroir de courant décrite précédemment, l'effet Early des transistors, notamment pour M_2 entraîne une erreur de recopie. Pour rappel, cet effet exprime la dépendance du courant de drain I_D d'un transistor par rapport à sa tension drain-source V_{DS} . L'équation 2.2 exprime la relation entre le courant d'entrée et de sortie tel que λ est le coefficient de modulation de la longueur du canal, V_A l'inverse de λ aussi nommé tension d'Early et ε l'erreur systématique. En considérant que M_1 et M_2 sont de même taille et que $V_A \gg V_{DS1}$, nous pouvons approximer l'équation en fonction des tensions drain-source et V_A .

$$\frac{I_{OUT}}{I_{IN}} = \frac{(W/L)_2}{(W/L)_1} * \frac{1 + \lambda V_{DS2}}{1 + \lambda V_{DS1}} \approx 1 + \frac{V_{DS2} - V_{DS1}}{V_A} = (1 + \varepsilon) \quad (2.2)$$

L'erreur de recopie est généralement plus importante pour des courants faibles. Effectivement, d'après l'équation 2.1, $V_{GS} = V_{DS1} \propto I_{IN}$, ce qui implique une plus grande différence des tensions drain-source. La solution est d'augmenter la longueur de canal des transistors, puisque $V_{A2} \propto L_2$ et $V_{GS} \propto L_1$. Cependant, la tension de saturation minimale ($V_{GS} - V_{TH}$) augmente, réduisant les plages de tension d'entrée et de sortie.

- Modulation de V_{SB} : Le substrat est généralement connecté au potentiel le plus faible (GND). Lorsque ce n'est pas le cas, la tension source-substrat V_{SB} réduit la profondeur du canal, ce qui implique une augmentation de V_{GS} , et donc une limitation des plages de tension d'entrée et de sortie.

La deuxième source d'erreur concerne les erreurs aléatoires issues du processus de fabrication. Les paramètres μC_{ox} , exprimés β , et la tension de seuil V_{TH} subissent des fluctuations qui dépendent des propriétés physiques de la technologie. L'amplitude de ces fluctuations est exprimée par l'écart type (la moyenne quadratique des écarts par rapport à la moyenne), soit $\sigma^2(V_{TH})$ en mV pour la tension de seuil et $\frac{\sigma^2(\beta)}{\beta}$ en % pour le paramètre β . L'équation 2.3 exprime la variation du courant de sortie en %. Les termes A_β^2 et $A_{V_{TH}}^2$ sont deux constantes dépendant de la technologie utilisée, et κ est un coefficient qui dépend de la polarisation du transistor.

$$\frac{\sigma(I_{OUT})}{I_{OUT}} = \sqrt{\frac{\sigma^2(\beta)}{\beta} + \kappa * \sigma^2(V_{TH})} = \sqrt{\frac{A_\beta^2}{WL} + \left(\frac{g_m}{I_{IN}}\right)^2 * \frac{A_{V_{TH}}^2}{WL}} \quad (2.3)$$

D'après l'équation, pour minimiser l'erreur totale, il est nécessaire d'augmenter la taille des transistors. Également, d'après la Figure 2.2, le transistor doit être en forte inversion pour minimiser κ qui est égale à $(\frac{g_m}{I_{IN}})^2$ dans cette condition. Selon Mohan (2018), « the higher the aspect ratio W/L, the more we need current to maintain the transistor in strong inversion. The last remark is that for fixed width W and length L, the highest mismatch error will occur at the lowest current level of the specified current range. » (p. 40). Enfin, une organisation du *layout* du circuit suivant des règles spécifiques de symétrie contribue à réduire ces fluctuations.

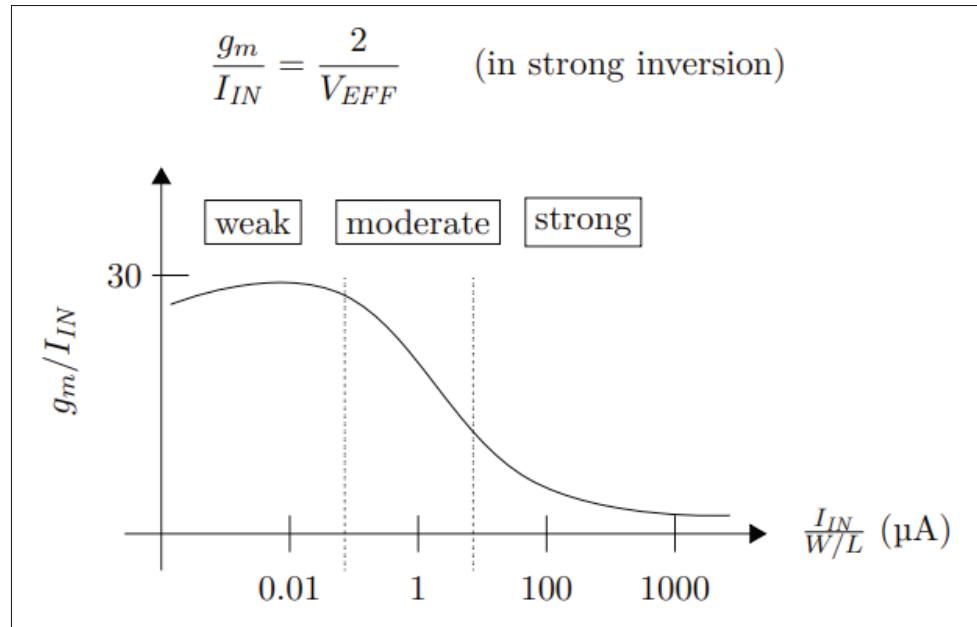


Figure 2.2 Courbe du ratio $\frac{g_m}{I_{IN}}$ en fonction du courant de drain normalisé
Tirée de (Mohan, 2018, p. 40)

Un autre aspect des miroirs de courant est de multiplier le courant d'entrée par un coefficient N . Plus il est important, meilleure est l'efficacité énergétique. Mais cela se fait au prix d'une précision réduite. Pour optimiser la puissance par rapport au choix de la précision, et inversement, il faut ajuster L par rapport à N .

Si nous considérons l'aspect dynamique, il faut ajouter les critères de linéarité et, en particulier, de vitesse, qui englobe la bande passante, le temps de stabilisation ou de réponse, et la vitesse de variation, ou *slew rate* en anglais. La constante de temps τ d'un miroir de courant est exprimé par l'équation 2.4.

$$\tau = \frac{2 * C_{GS}}{g_m \propto \frac{WL^2C_{ox}}{I_{IN}}} \quad (2.4)$$

Nous constatons que pour atteindre à la fois une grande précision et une grande vitesse, il est nécessaire de limiter l'augmentation de L et d'opter plutôt pour une augmentation de W ou du courant d'entrée, ce qui entraîne une consommation d'énergie plus élevée.

$FOM A = \frac{\text{power eff}}{\text{resp. time} \times \text{dc error}}$	$FOM D = \frac{\text{power eff}}{\text{resp. time} \times \text{dc error}^2}$
$FOM B = \frac{\text{power eff} \times \text{bandwidth}}{\text{dc error}}$	$FOM E = \frac{\text{power eff} \times \text{bandwidth}}{\text{dc error}^2}$
$FOM C = \frac{\text{power eff} \times \text{bandwidth}}{\text{thd}}$	$FOM F = \frac{\text{power eff} \times \text{bandwidth}}{\text{thd}^2}$
$FOM G = \frac{\text{power eff}}{\text{resp. time}}$	$FOM H = \text{power eff} \times \text{bandwidth}$
$FOM I = \text{resp. time} \times \text{dc error}$	$FOM J = \frac{\text{bandwidth}}{\text{dc error}}$

Figure 2.3 Définition des figures de mérite pour la comparaison

des miroirs de courant

Tirée de (Mohan, 2018, p. 29)

La Figure 2.3 résume plusieurs *figures of merit* (FOM) qui quantifient les performances d'un miroir de courant, facilitant ainsi la comparaison entre différentes architectures. Elles permettent d'identifier les aspects liés à l'optimisation (A, B, C), à la qualité du design ou de la fabrication (D, E, F), ainsi que les performances qui ont été privilégiées parmi les trois mentionnés (G, H, I, J).

2.1.1.2 Architectures offrant de meilleures performances

Après plusieurs décennies de recherche, nous observons une grande diversité de topologies pour les miroirs de courant. En effet, chacune d'elles a été développée pour résoudre des problèmes spécifiques, permettant d'optimiser certaines architectures de circuits et, plus globalement, les systèmes dans lesquels elles sont intégrées.

- Miroir de courant cascode : Cette topologie consiste à mettre en cascade (l'un au-dessus de l'autre) deux miroirs de courant (Voir Fig. 2.4) ou plus. Cette technique cascode égalise les tensions V_{DS1} et V_{DS2} , rendant ε nul (en pratique ce n'est pas exactement vrai). La structure

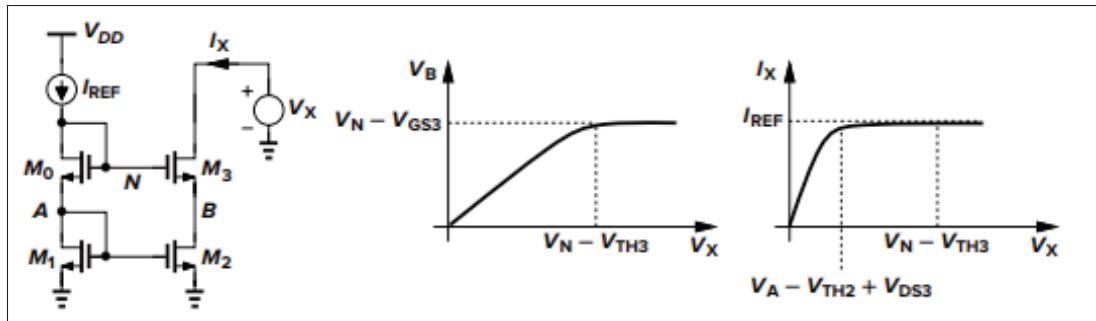


Figure 2.4 Miroir de courant NMOS cascode
Tirée de (Razavi, 2017, p. 142)

cascode augmente également la résistance de sortie, ce qui réduit nettement l'effet Early des transistors de l'étage supérieur. Cependant, cela entraîne des plages d'entrée et de sortie plus limitées pour saturer les transistors.

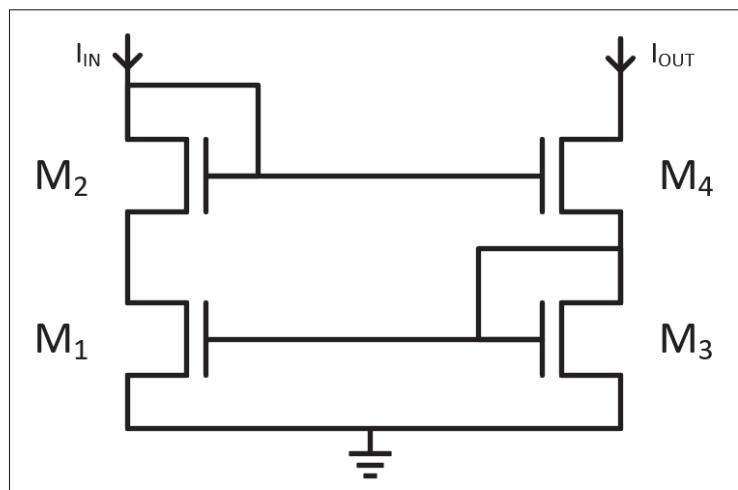


Figure 2.5 Miroir de courant NMOS Wilson

- Miroir de courant Wilson : Comme le montre la Figure 2.5, cette configuration ajoute un miroir de courant inversé sous le premier, équivalent à une boucle de rétroaction. Sur le plan dynamique, la rétroaction négative améliore la bande passante, mais introduit un faible pic de résonance proche la fréquence de coupure amplifiant le bruit. La structure cascode permet d'obtenir les mêmes propriétés que précédemment. Cependant, cette topologie ne permet pas

de générer plusieurs sources de courant en sortie à partir de celle d'entrée.

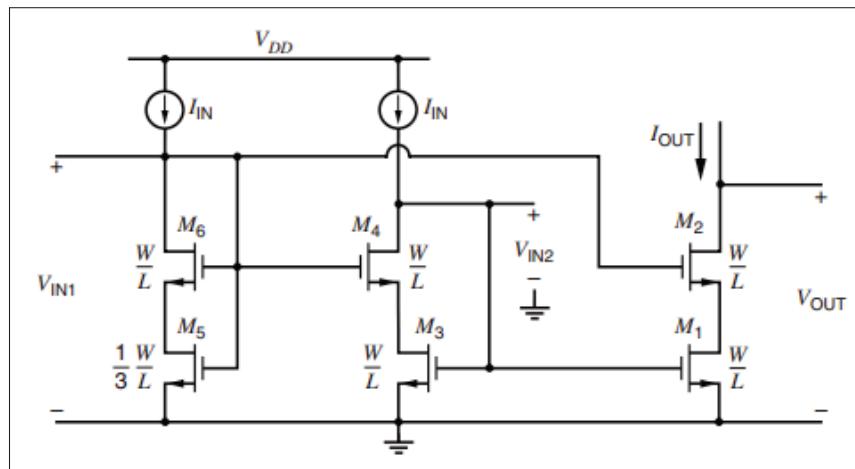


Figure 2.6 Miroir de courant NMOS à large amplitude
Tirée de (Gray, 2009, p. 267)

- Miroir de courant à large amplitude : Le principal problème de mettre en cascade deux miroirs de courant est l'augmentation de la tension minimale de sortie. Cette nouvelle configuration polarise les transistors supérieurs avec une tension plus faible, pour réduire la tension minimale de sortie de V_{TH} sans pour autant faire sortir M_2 de la saturation. Gray (2009) présente différentes architectures réalisant un compromis entre l'erreur de recopie, la tension minimale d'entrée et la consommation d'énergie avec plusieurs sources de courant d'entrée, comme le montre la Figure 2.6. Selon Razavi (2017), la tension de polarisation est comprise entre deux valeurs pour permettre la saturation des transistors M_1 et M_3 . Le problème de cette topologie est que si le courant d'entrée est une source de courant variable, alors il est possible que les transistors ne soient pas toujours saturés correctement.
 - Configuration cascode régulée en sortie : Cette nouvelle configuration, illustrée à la Figure 2.7, emploie une technique de *gain-boosting* permettant d'augmenter grandement l'impédance de sortie sans ajouter de transistors en cascade qui limitent considérablement les plages d'entrée et de sortie. Pour ce faire, un amplificateur de gain A , augmente la transconductance g_m du transistor M_3 par un facteur $(A+1)$, qui de fait, augmente l'impédance de sortie du miroir

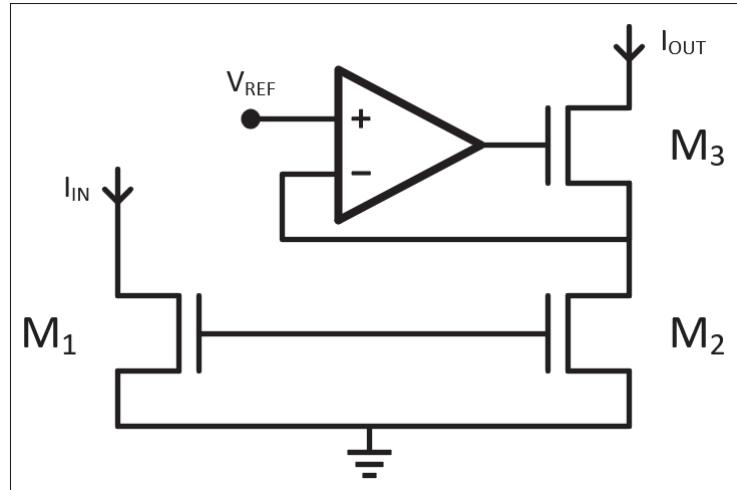


Figure 2.7 Miroir de courant NMOS cascode régulée en sortie

de courant. Certaines configurations utilisent des amplificateurs à un étage (Montage source commune d'un NMOS ou PMOS, cascode replié, etc.) mais cela ne permet pas d'égaliser V_{DS1} et V_{DS2} . Les amplificateurs différentiels (à 2 étages, cascode replié, télescopique, etc.) permettent grâce à la rétroaction d'agir comme des amplificateurs d'erreur permettant d'obtenir $V_{DS2} = V_{REF} = V_{DS1}$ en régulant la tension de grille de M_3 . L'équation 2.5 montre la relation entre la transconductance et la tension de saturation V_{ov} d'un MOSFET. Avec les commentaires précédents, on en déduit que V_{ov} est très faible et donc la tension minimale de sortie est environ égale à V_{REF} .

$$V_{ov} = \frac{2 ID}{g_m} \quad (2.5)$$

Vajpayee, Srivastava, Rajput & Sharma (2010) examinent divers amplificateurs pour cette topologie. Lorsqu'il y a une variation du courant d'entrée, il est possible de connecter l'entrée positive de l'amplificateur au drain de M_1 , ce qui permet d'obtenir $V_{DS1} = V_{DS2}$. Cependant, cela augmente la capacité C_G du miroir de courant, ce qui entraîne une réduction de la vitesse et de la bande passante. Enfin, Maghami, Sodagar & Sawan (2015) analysent également la méthode de *gain-boosting* appliquée à l'entrée du miroir de courant.

- Autres configurations : Les miroirs de courant précédents répondent globalement à toutes les applications qui requiert de la précision et/ou de fonctionner avec une tension d'alimentation faible. Cependant, il existe des applications demandant d'atteindre des spécifications bien précises, notamment en ce qui concerne l'aspect dynamique. Mohan (2018) présente un miroir de courant améliorant cet aspect ainsi qu'une revue de plusieurs miroirs de courant type. Il conduit aussi une synthèse sur les miroirs de courant issus de la littérature, tels qu'il compare les différents circuits selon différentes métriques qu'il définit au préalable. Lam & Ki (2008) présentent un super miroir de courant comprenant un circuit d'amplification à basse tension pour améliorer l'aspect transistor et qui est utilisé dans un régulateur à faible chute. Vidhate & Suman (2021) présentent plusieurs miroirs de courant à basse tension d'alimentation, offrant des performances élevées grâce à des circuits centrés sur la régulation ou la réduction de la tension de seuil.

2.1.2 Amplificateurs différentiels

Alors que les miroirs de courant se concentrent sur la gestion du courant, les amplificateurs sont spécialisés dans la gestion des tensions. Parmi tous les amplificateurs existants, les amplificateurs à entrée différentielle amplifient la différence entre deux signaux. Plus largement, ils constituent la base des amplificateurs opérationnels puisqu'ils sont capables d'effectuer diverses fonctions mathématiques, telles que la soustraction, l'addition, la dérivation et l'intégration.

2.1.2.1 Indicateur de performance et *trade-off*

L'architecture classique d'un amplificateur différentielle repose sur une paire de transistors nommée paire différentielle (Voir Fig.2.8(a)). En fonction de la polarisation de la tension de grille des transistors M_1 et M_2 , leur courant de drain respectif varie, entraînant ainsi une modulation des tensions de sortie à travers les charges R_D dont les limites sont indiquées par la Figure 2.8(b). Ainsi, le gain est donc proportionnel à la transconductance des transistors. Aussi, les tensions de sortie sont inversement proportionnelles en raison d'une source de courant partagée, dont

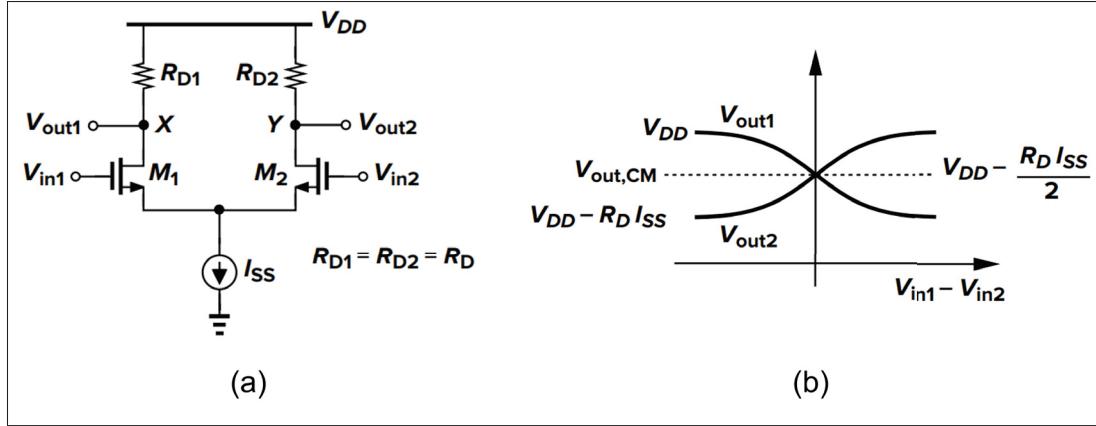


Figure 2.8 Amplificateur différentiel avec des charges résistives : (a)

Circuit, (b) Relation entre les tensions d'entrée et de sorties

Tirées de (Razavi, 2017, p. 102-103)

l'objectif principal est de décorrérer la tension en mode commun ($V_{CM} = V_{in1} = V_{in2}$) de l'entrée sur la sortie. Lorsque ΔV_{in} est nulle, le gain est maximal tel qu'il reste approximativement constant lorsque les transistors restent en saturation. Cependant, dès qu'ils en sortent, cela implique des non-linéarités jusqu'à la saturation des sorties, c'est-à-dire lorsque l'un des deux transistors s'éteint ($V_{GS} < V_{TH}$). D'après Razavi (2021) pour que les transistors puissent être en saturation, la tension en mode commun de l'entrée ne doit pas dépasser un certain seuil décrit par l'équation 2.6, où V_{CS} représente la tension de la source de courant de valeur I_{SS} .

$$V_{ov1} + V_{TH} + V_{CS} < V_{CM} < \min[V_{DD} - R_D * \frac{I_{SS}}{2} + V_{TH}, V_{DD}] \quad (2.6)$$

L'avantage de la paire différentielle réside dans l'utilisation des sorties en mode différentiel, où l'opposition de phase permet de doubler le gain. Cependant, dans le cas d'un amplificateur opérationnel, une seule sortie est nécessaire. Pour conserver cette propriété d'opposition de phase, les résistances sont remplacées par un miroir de courant (Voir Fig.2.9). Bien que la marge de la tension de sortie soit correcte, le principal inconvénient de cette topologie est que le gain est limité, d'autant plus si la marge de la tension d'entrée souhaitée est importante. Le taux de

rejet de la tension d'alimentation est donc faible également. Puisque le temps de montée est proportionnel à I_{SS} , il y a un compromis avec la consommation d'énergie.

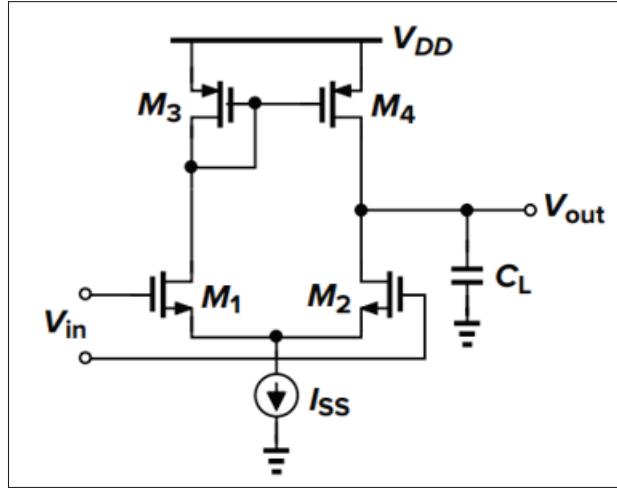


Figure 2.9 Amplificateur différentiel avec une charge active

Tirée de (Razavi, 2017, p. 349)

Comme le miroir de courant, une paire différentielle subit des erreurs aléatoires dues aux procédés de fabrication. Ces erreurs impliquent un offset que l'on référence à l'entrée et qui est décrit par l'équation 2.7.

$$V_{OS} = \sqrt{\frac{A_{V_{TH}}^2}{WL} + \left(\frac{g_m}{I_{DS}}\right)^{-2} * \frac{A_\beta^2}{WL}} \quad (2.7)$$

Contrairement au miroir de courant, il faut augmenter le rapport $\frac{g_m}{I_{DS}}$, c'est-à-dire que les transistors soient en faible inversion pour réduire l'effet de β . En augmentant la transconductance, le gain est augmenté au prix de la fréquence de coupure. Par ailleurs, la variation de V_{TH} reste très importante, c'est pourquoi il faut faire attention aux dimensions des transistors. Puisque la charge active est un miroir de courant, il faut également être vigilent aux erreurs provenant de ce dernier.

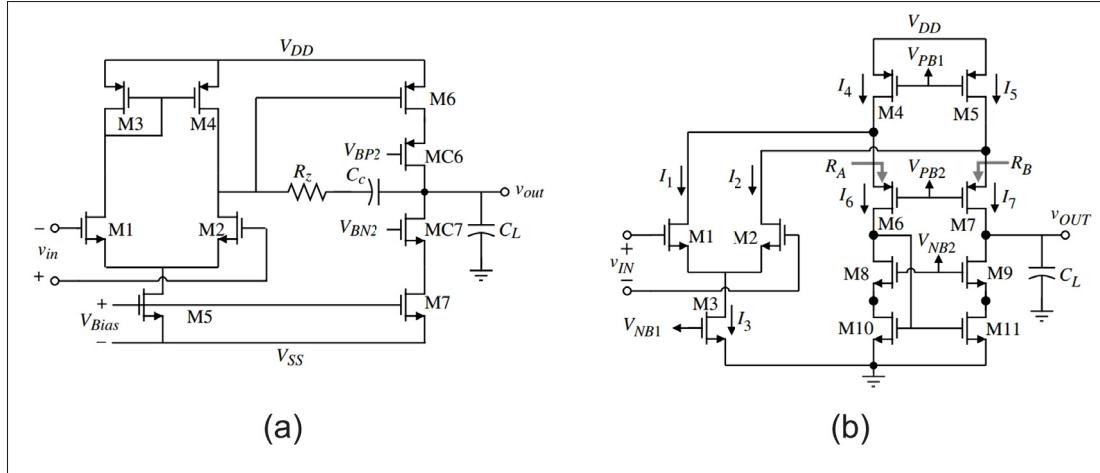


Figure 2.10 Amplificateurs opérationnels : (a) 2 étages, (b) Cascode repliée
Tirées de (Allen & Holberg, 2012, p. 315-317)

2.1.2.2 Architectures offrant de meilleures performances

Dans la littérature, il y a une grande diversité de topologies pour les amplificateurs opérationnels. Les plus courantes sont illustrées à la Figure 2.10 et décrites dans les paragraphes suivants :

- Amplificateur à deux étages : Cette architecture comprend un premier étage identique à celui présenté précédemment, visant à obtenir un compromis satisfaisant entre le gain et la marge d'entrée. Un second étage permet d'atteindre une marge de sortie importante tout en assurant un gain très élevé grâce à la configuration en cascade qui multiplie le gain des deux étages. Cependant, cela engendre deux pôles qui réduisent la bande passante. De plus, obtenir une marge de phase de 60° nécessaire pour assurer une rétroaction négative stable devient complexe. Pour y remédier, une compensation de Miller entre les deux étages, constituée d'une résistance et d'un condensateur en série, permet d'ajouter un zéro pour annuler le pôle problématique. En fin de compte, cela a un impact considérable sur le temps de montée de la sortie et, par conséquent, sur la vitesse. Des modifications peuvent être apportées comme un étage cascode dans le premier ou dans le second étage pour augmenter le gain et sans diminuer la bande passante proportionnellement. Le produit gain-bande passante, une figure

de mérite, est donc plus élevé. Un transistor peut remplacer la résistance pour mieux résister aux variations des procédés de fabrication.

- Amplificateur cascode replié : Cette architecture d'amplificateur cascode permet d'obtenir un gain élevé sans second étage en raison de la grande impédance de sortie, tel que les marges dynamiques d'entrée et de sortie sont améliorées par la configuration cascode repliée. Toutefois, celles-ci restent inférieures à celles de l'amplificateur à deux étages. Selon Gray (2009), il n'est pas nécessaire d'utiliser un condensateur de compensation pour obtenir une marge de phase suffisante, car le circuit exerce une auto-compensation avec le condensateur de sortie (p. 445). Cela a pour effet de conserver la vitesse de la paire différentielle.

Le Tableau 2.1 compare les architectures présentées avec d'autres également bien connues. L'amplificateur télescopique se révèle être l'architecture la mieux équilibrée, mais les caractéristiques de consommation et de bruit correspondent à des situations assez spécifiques. L'amplificateur cascode replié, qui est très similaire, est meilleur en termes de gain et de marges dynamiques.

Tableau 2.1 Comparaison des performances de diverses architectures d'amplificateurs différentiels
Tiré de (Razavi, 2017, p. 374)

Architecture	Gain	Marge de sortie	Vitesse	Consommation	Bruit
Telescopic	Moyen	Moyen	Très haut	Faible	Faible
Cascode replié	Moyen	Moyen	Haut	Moyen	Moyen
2 étages	Haut	Très haut	Faible	Moyen	Faible
Gain boosté	Haut	Moyen	Moyen	Haut	Moyen

2.1.3 Circuit de polarisation de courant

Un circuit de polarisation est un circuit électronique qui fournit un courant ou une tension de référence stable selon les variations de la fabrication, de la tension d'alimentation et de la température, ou en anglais *process, voltage supply, temperature* (PVT). Selon Razavi (2017) « The transconductance of MOSFETs plays a critical role in analog circuits, determining such performance parameters as noise, small-signal gain, and speed. For this reason, it is

often desirable to bias the transistors such that their transconductance does not depend on the temperature, process, or supply voltage » (p.524). Premièrement, voici ci-dessous quelques architectures de circuit basique pour créer une source de courant :

- Miroir de courant : La loi d'ohm indique que la méthode la plus simple pour générer un courant consiste à appliquer une tension aux bornes d'une résistance. En l'implémentant dans un miroir de courant, il devient possible de répliquer ce courant pour plusieurs circuits, évitant ainsi la redondance de résistances qui pourrait occuper un espace considérable. D'après Gray (2009), en moyenne, un courant de référence est de $5\mu\text{A}$. Dans le cas de technologie ayant une tension d'alimentation de 5V, la résistance utilisée pour générer le courant de référence peut être de plus de 50 k Ω et donc coûteuse en termes d'espace. Également, les variations dues aux procédés de fabrication d'une résistance sont de l'ordre de $\pm 10\%$.
- Source de courant Widlar : Cette architecture est une variante d'un miroir de courant, où une résistance est placée à la source du transistor de sortie, ce qui réduit la tension V_{GS} de ce dernier. En conséquence, le courant de sortie devient moins sensible aux variations du courant d'entrée et de la tension d'alimentation. Cependant, elle ne convient généralement pas à la plupart des circuits analogiques.

2.1.3.1 Références indépendantes de la tension d'alimentation

Nous distinguons trois sources de courant indépendantes de la tension d'alimentation qui ont pour référence la tension base-émetteur (V_{BE}) ou la tension thermique (V_T) pour les transistors bipolaires et les diodes, ainsi que la tension de seuil (V_{TH}) pour les transistors MOSFET, comme illustré à la Figure 2.11. En contrepartie, ces paramètres sont très dépendants de la température. La référence V_T est préférée puisqu'elle ne dépend pas des paramètres du procédé, et est moins sensible à la température que V_{BE} .

$$I_{OUT} = \frac{V_{GS1}}{R_2} = \frac{V_t * \sqrt{\frac{2I_{IN}}{\mu C(W/L)_1}}}{R_2} \quad (2.8)$$

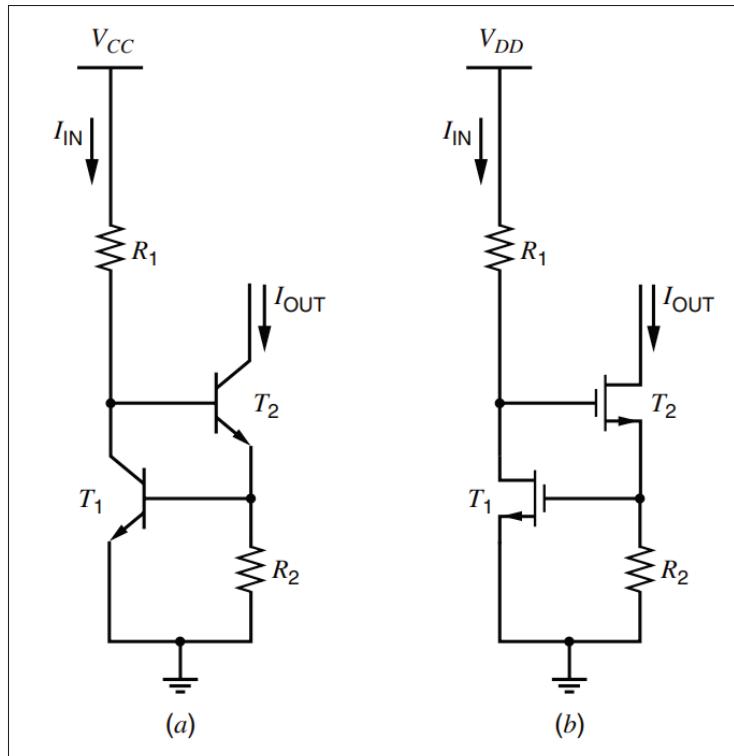


Figure 2.11 Sources de courant indépendantes de la tension d'alimentation : (a) Référence V_{BE} , (b) Référence V_{TH}
Tirée de (Gray, 2009, p. 306)

L'équation 2.8 exprime le courant de sortie pour la référence V_{TH} . Le courant d'entrée, qui dépend de la tension d'alimentation, nécessite que M_1 ait un grand ratio W/L pour minimiser son impact sur le courant de sortie. Cela montre aussi que l'influence de la tension d'alimentation n'est pas complètement éliminée. Dans le cas des transistors bipolaires, un logarithme est appliqué au courant d'entrée.

2.1.3.2 Références indépendantes de la température

Pour annuler l'effet de la température sur le courant, il faut additionner deux sources de courant de référence dont l'une va être positivement proportionnelle à la température absolue (PTAT) et l'autre négativement, dite aussi complémentaire à la température absolue (CTAT) (Voir Fig.2.12). Comme les variations ne sont pas linéaire, il existe une unique température (généralement la

température ambiante, mais elle peut varier en fonction des paramètres choisis pour le circuit) où la variation du courant est nulle. Généralement, le courant PTAT a pour référence V_T , tandis que le courant CTAT a pour référence V_{BE} . Les technologies CMOS ont des dispositifs bipolaires parasites inhérents à la technologie pour réaliser de type de configuration. Puisque le coefficient de température V_T est plus faible que celui de V_{BE} , il faut le multiplier.

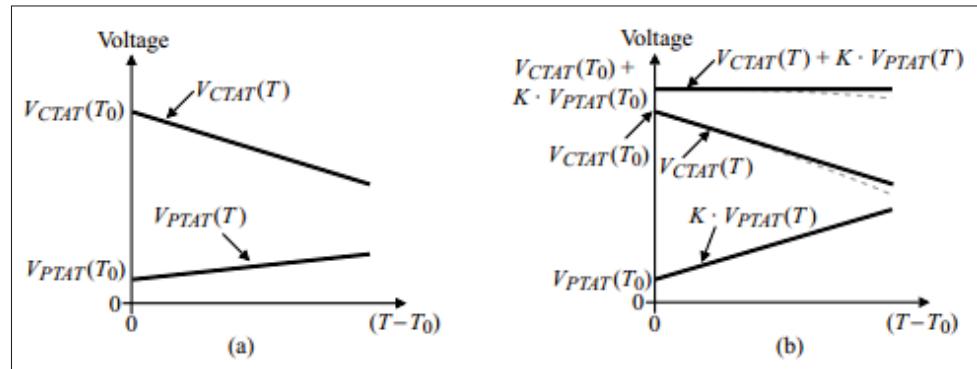


Figure 2.12 (a) Illustration des références PTAT et CTAT en fonction de la température, (b) Référence indépendante de la température
Tirée de (Allen & Holberg, 2012, p. 157)

2.1.3.3 Référence auto-polarisée

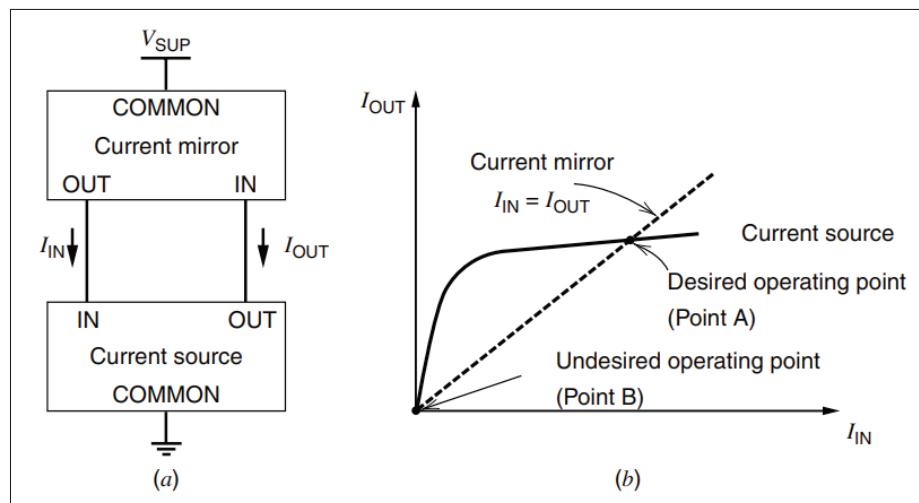


Figure 2.13 (a) Schéma fonctionnel d'une référence de courant auto-polarisée, (b) Différents points de fonctionnement
Tirée de (Gray, 2009, p. 307)

La Figure 2.13(a) illustre les principes d'une source de courant auto-polarisée. Cette approche établit une relation entre le courant d'entrée et de sortie qui réduit grandement l'influence de la tension d'alimentation sur le courant de référence. La Figure 2.13(b) montre que le circuit dispose de deux points de fonctionnement, dont un ne génère aucun courant. Un circuit auxiliaire, appelé circuit de démarrage, est utilisé pour garantir que le circuit fonctionne dans la configuration souhaitée, c'est-à-dire celle qui produit le courant de référence. En raison des fuites de courant, ce circuit doit être capable de détecter en permanence tout changement de configuration et de réajuster le circuit en appliquant une tension à un point spécifique.

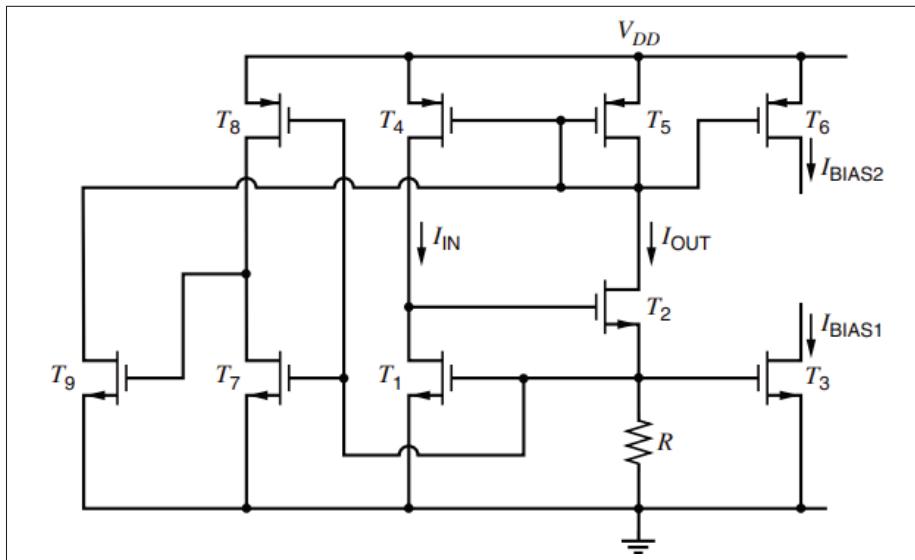


Figure 2.14 Circuit d'une référence de courant V_{TH} auto-polarisée
Tirée de (Gray, 2009, p. 310)

La Figure 2.14 montre un circuit de référence de courant V_{TH} auto-polarisée avec son circuit de démarrage. Razavi (2017) et Gray (2009) décrivent divers circuits pour chaque type de référence de courant ainsi que les améliorations possibles. Vera Casañas, Pereira De Castro, Fanelli De Souza, Moreno & Martini Colombo (2022) présentent une revue de littérature qui résument avec plus de précision les circuits de référence de courant CMOS. Par ailleurs, les résistances présentes dans ces circuits sont un facteur majeur des variations du courant par rapport aux procédés de fabrication. Yang, Shin, Lee, Lee & Ryu (2009) discutent des techniques

de compensation pour le courant CTAT en utilisant des circuits d'ajustement. Łukaszewicz, Borejko & Pleskacz (2011) proposent un circuit de référence de courant sans résistance.

2.1.3.4 Référence à partir d'une tension de polarisation stable

Les configurations précédentes ne permettent pas de générer des courants très importants. Torres, Rueda, Cuevas & Roa (2020) proposent d'utiliser un convertisseur V-I tel que la tension d'entrée est donnée par un générateur de tension bandgap. Il est aussi possible de remplacer la résistance de ce circuit par un condensateur commuté pour éliminer les variations dues à la fabrication.

2.1.4 Convertisseur tension (V) - courant (I)

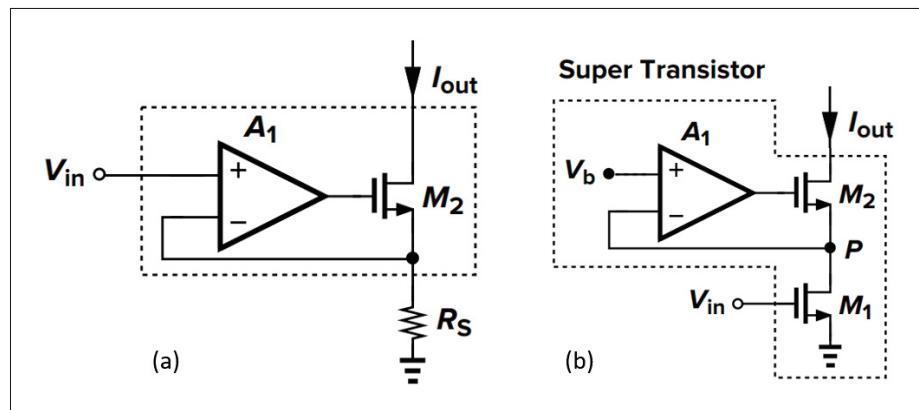


Figure 2.15 Convertisseur V-I : (a) Circuit conventionnel, (b) Résistance remplacée par un transistor CMOS
Tirées de (Razavi, 2017, p. 364-366)

Un convertisseur V-I conventionnel (Voir Fig.2.15(a)) utilise un amplificateur opérationnel de transconductance en rétroaction négative pour piloter un transistor tel qu'une résistance est mise à sa source. L'objectif est de convertir la tension d'entrée en courant de manière à ce que le rapport entre les deux soit linéaire. Cela est possible grâce à l'amplificateur qui maintient une tension constante aux bornes de la résistance par le biais de la boucle de rétroaction. De plus, l'amplificateur améliore l'impédance de sortie en multipliant la transconductance du transistor par son gain, de sorte que la tension de sortie a peu d'effet sur le courant de sortie. Une autre

topologie couramment employée consiste à remplacer la résistance par un transistor MOSFET (Voir Fig.2.15(b)) fonctionnant en région linéaire, ce qui le rend équivalent à une résistance. L'avantage de cette approche est que les variations dues au processus de fabrication sont réduites, mais reste toutefois importante. Également, la tension d'entrée n'affecte pas la marge de tension du circuit. En effet, la tension variable est maintenant appliquée à la grille du transistor tel que la tension au drain reste constante. Cependant, la relation entre la tension et le courant de sortie n'est plus linéairement proportionnelle, et un offset apparaît dans la plage de tension d'entrée pour des valeurs proches de 0 V. Ghovanloo & Najafi (2005) proposent une méthode pour améliorer la linéarité du circuit en mettant en parallèle plusieurs transistors en région linéaire de tailles différentes et avec des tensions de grille variées pour une tension d'entrée donnée.

2.1.5 Convertisseur Numérique Analogique - CNA

Cette catégorie de circuits constitue une base essentielle dans le domaine des IC intégrant des signaux mixtes. Son utilisation la plus caractéristique est la conversion de données numériques en signaux audio, vidéo, ou d'autres formes de signaux analogiques. Son fonctionnement intrinsèque repose principalement sur des potentiomètres et/ou des sources de courant et de tension contrôlés numériquement.

2.1.5.1 Indicateurs de performance et *trade-off*

Il existe une multitude d'architecture résultant de plusieurs décennies de recherche et dont les plus complexes répondent à des spécifications bien précises. Afin de les comparer, voici ci-dessous plusieurs FOM :

- Résolution : Généralement indiquée par le nombre de bits utilisés, cette caractéristique indique le nombre de valeurs possibles pour le signal de sortie. Lorsque les bornes de l'intervalle sont spécifiées, la résolution correspond à la différence entre deux valeurs successives, également exprimée à 1 bit de poids faible (LSB).

- Linéarité : La fonction de transfert d'un CNA, qui convertit un signal numérique en une sortie analogique, est idéalement une ligne droite. Les performances de linéarité d'un CNA sont mesurées par deux critères : la non-linéarité intégrale (INL) et la non-linéarité différentielle (DNL), qui indiquent dans quelle mesure le CNA maintient une réponse linéaire.
- Monotonie ou Monotonicity : La monotonie d'un CNA se réfère à sa capacité à produire une sortie analogique qui augmente ou diminue de manière continue en fonction de la variation de l'entrée numérique. C'est-à-dire qu'il n'y a pas de diminution inattendue de la sortie lorsque l'entrée numérique augmente, et inversement. Un CNA est considéré comme monotone si la DNL maximale est inférieure à 1 LSB, bien que cela n'empêche pas un convertisseur d'être monotone même si la DNL maximum dépasse 1 LSB.

Il y a également des métriques de performances temporelles, fréquentielles, et en particulier statiques et dynamiques énumérées ci-dessous :

- Erreur de gain : Elle représente l'écart entre la pente de la fonction de transfert du convertisseur et celle de la fonction de transfert idéale. Concrètement, c'est l'écart relatif mesuré lorsque tous les bits d'entrée sont à 1.
- Erreur de décalage : Elle représente l'écart de la fonction de transfert réelle par rapport à la fonction de transfert idéale lorsque l'erreur de gain est nulle. Concrètement, c'est l'écart absolu mesuré lorsque tous les bits d'entrée sont à 0. Par ailleurs, la somme de ces deux erreurs correspond également à une métrique nommée *full scale error*, généralement exprimée en LSB comme toutes les autres caractéristiques.
- Non-linéarité intégrale (INL) : Elle représente la différence maximale entre la fonction de transfert du convertisseur et la fonction de transfert idéale. Concrètement, cela indique à quel point la sortie réelle diffère de la sortie idéale pour une valeur de code donnée. Contrairement à l'erreur de décalage, qui reste constante, les INL apparaissent de manière ponctuelle, et sont catégorisées comme des *glitches* au même titre que les DNL.

- Non-linéarité différentielle (DNL) : La DNL représente la séparation maximale entre deux valeurs analogiques de code adjacent. Elle évalue les écarts entre les bits par rapport au pas idéal de 1 LSB.

Pour plus d'informations, Allen & Holberg (2012) théorise et illustre davantage dans leur ouvrage, au chapitre 9, en abordant des concepts tels que les FOM et les performances dans les domaines fréquentiels et temporels.

2.1.5.2 Les différentes architectures de CNA

Les CNA peuvent fonctionner avec des sources de courant ou de tension. Leur conception implique des composants actifs, tels que les transistors CMOS, mais aussi des composants passifs comme les résistances et les condensateurs. Les topologies les plus courantes sont celles à diviseur de tension ou *voltage scaling*, les CNA à résistance variable ou *current scaling*, et les CNA à condensateur variable ou *charge scaling*, toutes décrites par Baker (2010).

La topologie qui nous intéresse est celle fonctionnant avec des sources de courant CMOS. La configuration standard comprend des sources de courant obtenues à partir d'un courant de référence, qui est dupliquée et multipliée à l'aide de miroir de courant. Les sorties de chaque source sont connectées pour être additionnées, et un commutateur est placé en série avec chacune d'entre elles pour les activer ou les désactiver. J.Patel & Naik (2020) étudient différents types de commutateurs tels que ceux différentiels, soit 2 NMOS ou une combinaison NMOS/PMOS (*transmission gate*), offrent les meilleures performances. Valente, Demosthenous & Bayford (2012) utilisent des commutateurs à la grille de transistors pour éliminer les erreurs dynamiques, mais cela réduit grandement la vitesse du CNA.

En ce qui concerne les avantages et les inconvénients, cette topologie possède une vitesse de conversion élevée et une grande flexibilité. En effet, chaque source de courant peut être individualisée et disposée sous forme de matrice plutôt qu'en arrangement linéaire. Cela offre une meilleure résistance face aux variations PVT. Cependant, la consommation énergétique

est plus élevée par rapport à d'autres topologies. Également, les facteurs de non-linéarité sont plus nombreux, ce qui nécessite diverses solutions pour les minimiser, rendant la conception complexe. Razavi (2018) identifie et explique plusieurs de ces facteurs :

- Tension minimale de sortie : En raison de la saturation des transistors, la tension minimale de sortie est élevée. Si une configuration cascode est utilisée pour le miroir de courant, elle devient encore plus importante, nécessitant une grande tension d'alimentation. Une autre solution est que les entrées numériques des commutateurs aient une oscillation modérée. En d'autres termes, que la tension maximale du signal soit inférieure à VDD.
- Précision des sources de courant : Comme mentionné précédemment, les miroirs de courant présentent deux types d'erreurs : systématiques et aléatoires. Les erreurs systématiques peuvent être corrigées en utilisant une topologie appropriée, tandis que les erreurs aléatoires peuvent être atténuées en ajustant correctement la taille des transistors en fonction du courant et par une bonne conception du *layout*.
- Compression de la sortie : Ce phénomène réduit le courant de sortie de haute intensité. En effet, lorsque plusieurs sources de courant sont activées, leurs impédances de sortie se mettent en parallèle, ce qui diminue l'impédance totale. Il est donc nécessaire de soit réduire l'impédance de la charge en sortie, soit d'adopter une topologie qui améliore l'impédance de sortie des miroirs de courant.
- Condensateur de sortie : Lorsqu'une source est éteinte, le condensateur du drain se décharge. Par conséquent, lorsqu'elle est rallumée, il est nécessaire de recharger le condensateur, ce qui entraîne des pics d'intensité. De plus, lors du passage au MSB, toutes les sources de courant sont désactivées, et le condensateur associé à ce bit doit se charger, ce qui nécessite un certain temps. Pour résoudre ce problème, une topologie appelée *current steering* utilise une sortie différentielle pour le courant. Ainsi, les condensateurs ne se déchargent pas, mais nécessitent quand même une certaine adaptation en fonction de la tension de sortie.

Par ailleurs, toutes les architectures de CNA peuvent être catégorisées comme étant unaires, binaires ou segmentées. En termes simples, un CNA binaire de résolution N, possède N sources, chacune deux fois plus importante que la précédente (pondération binaire). Autrement dit, la N-ème source est deux fois plus importantes que la source N-1. Un CNA unaire comporte plusieurs sources identiques, pour un total de $2^N - 1$. Ainsi, un CNA unaire occupe plus d'espace. Toutefois, il assure une monotonie certaine, contrairement au binaire, en raison des non-linéarités résultant de la transition simultanée de plusieurs bits. La transition la plus problématique est celle du bit de poids fort (MSB) (ex : 0111 à 1000). La source du MSB doit être adaptée à la somme de toutes les autres sources. D'après Allen & Holberg (2012), « Under normal design practices, converters with more than 8 bits become challenging to maintain $\pm 0,5$ LSB accuracy in the MSB bits » (p. 506). Ainsi, pour compenser les défauts de chacun, on segmente le CNA en plusieurs parties, de sorte que les bits les moins significatifs et les plus significatifs soient configurés respectivement en mode binaire et unaire.

2.1.6 Cellule copieuse de courant

La fonction de duplication de courant est généralement associée aux miroirs de courant. Toutefois, les cellules copieuses de courant, décrites et nommées pour la première fois par Daubert & Vallancourt (1990), représentent un type de circuit conçu pour reproduire un courant d'entrée et le distribuer en sortie à l'aide d'une technique d'échantillonnage et de maintien (S/H). L'objectif initial était de surmonter les problèmes d'adaptation de V_{TH} rencontrés dans les miroirs de courant et, idéalement, de supprimer toute dépendance vis-à-vis des circuits et autres composants environnants. Bien que ce terme puisse parfois prêter à confusion, il laisse sous-entendre la variété des systèmes auxquels une cellule capable de copier un courant peut être appliquée. À l'origine, ces applications étaient principalement destinées au traitement de signaux, notamment les diviseurs et moltiplicateurs de courant, ainsi que dans les convertisseurs numériques/analogiques et inversement. Plus récemment, cette architecture a été reprise dans les réseaux de neurostimulateurs pour la stimulation par impulsion de courant biphasé d'un réseau de tissus humains.

2.1.6.1 Configuration standard et ses caractéristiques

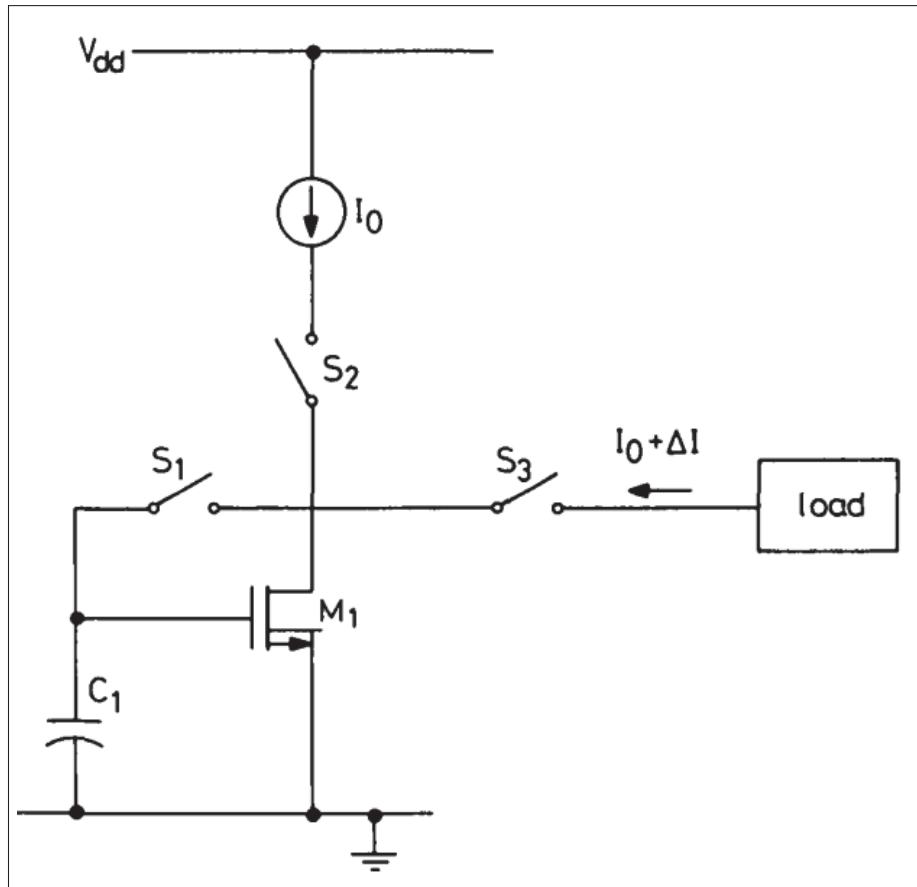


Figure 2.16 Circuit conventionnel d'une cellule copieuse de courant
Tirée de (Daubert & Vallancourt, 1990, p. 109)

La configuration standard d'une cellule copieuse de courant, illustrée à la Figure 2.16, est un transistor NMOS et une capacité placée en parallèle de celle grille-source inhérente au transistor. Ce circuit vise à simuler le fonctionnement d'un miroir de courant en deux étapes, en utilisant un seul transistor. Lorsque les commutateurs S1 et S2 sont activés, le transistor en saturation (avec la grille et le drain connectés) est relié à la source du courant d'entrée (I_{IN}), ce qui charge la capacité jusqu'à atteindre une tension V_{GS} , pour que le courant I_{DS} du transistor soit égal à I_{IN} . Lorsque S1 et S2 sont désactivés, la capacité conserve la valeur de V_{GS} . Ainsi, lorsque S3 est activé, le transistor produit un courant de sortie I_{OUT} égal à I_{IN} . En pratique, les commutateurs sont réalisés avec des transistors MOSFET.

2.1.6.2 Variation entre le courant d'entrée et de sortie

Ce paramètre est une notion importante dans le cadre de circuit intégrant une fonction S/H. Les non-idealités inhérentes aux circuits électroniques conduisent inévitablement à des erreurs impactant le système et sa précision. Daubert & Vallancourt (1990) identifient 5 mécanismes d'erreurs récurrents dans une cellule copieuse de courant.

- Passage du signal d'horloge via le commutateur : Ce problème est le résultat du couplage entre le signal d'horloge à la grille du commutateur MOSFET et le signal analogique qui passe à travers lui. En raison des capacités parasites du commutateur, notamment la capacité grille-source, la chute du signal d'horloge implique une chute de tension de la capacité mémoire. Cet effet peut être également problématique pour tous les autres commutateurs dans le circuit, c'est-à-dire ceux présents au drain de M1.
- Injection de charge par le commutateur : Lorsqu'un commutateur passe rapidement de l'état activé à l'état éteint, c'est-à-dire quand la tension de grille du transistor passe de VDD à 0, alors les charges restantes dans le canal de conduction se dissipent vers la source et le drain du transistor. En conséquence la tension de la capacité de mémoire subit une légère variation. Ce problème ne se manifeste que lorsque le temps de descente du signal d'horloge est inférieur à la vitesse du commutateur, ce qui s'ajoute au problème précédent. Selon H.K (2006), l'utilisation de la plus petite longueur de canal proposée par la technologie permet de réduire cet effet.
- Modulation de la longueur du canal : Entre la phase d'échantillonnage et de stimulation, la tension V_{DS} du transistor change en raison de l'effet Early, entraînant une modification du courant de sortie.
- Fuite au niveau de la jonction : Les jonctions p-n, c'est à dire drain/source et substrat d'un transistor MOSFET sont équivalentes à une diode polarisée en sens inverse. La conséquence de cette polarisation est la création d'un courant de fuite du drain et de la source du transistor vers le substrat. Ici, lorsque le commutateur S1 est éteint, cette fuite implique un déchargement de

la capacité mémoire. Bien qu'elle soit très faible, cette erreur affecte la précision du circuit sur le long terme, nécessitant un ré-échantillonnage du courant d'entrée. Il n'existe pas de solution pour éliminer cet effet, car il est inhérent aux transistors. La seule variable réside dans la technologie MOSFET utilisée.

- Bruit : Dans la majorité des configurations, les bruits thermiques et de scintillement sont les bruits les plus importants dans les transistors MOSFET. La fonction S/H implique deux cas à traiter, lors de l'échantillonnage et lors de la stimulation. Dans le premier cas, le bruit dit échantillonné entraîne une erreur dans le courant de référence, ce qui implique une erreur dans la tension maintenue dans la capacité mémoire. Dans le second cas, le bruit dit direct est le résultat des imperfections inhérentes du transistor M1 et conduit à un courant de sortie avec du bruit impactant les circuits suivants.

2.1.6.3 Configurations offrant de meilleures performances

Malgré sa simplicité, plusieurs mécanismes d'erreur rendent le circuit standard imprécis. Voici quelques solutions permettant de résoudre un ou plusieurs de ces problèmes.

- (1) Transistor ou commutateur factice : L'objectif est de résoudre le problème d'injection de charge en ajoutant un transistor entre S1 et la capacité tel que le drain et la source de ce dernier soient connectés. Le terme factice prend tout son sens, puisque cette configuration rend le transistor toujours ouvert. Quand S1 passe de l'état fermé à l'état ouvert, il est supposé que la moitié des charges présentes partent vers le transistor factice. Le signal à la grille de ce dernier est l'inverse du signal d'horloge, soit VDD à ce moment, ce qui permet la formation d'un canal de conduction où peuvent aller les charges résiduelles de S1 au lieu de la capacité. Puisque nous considérons la moitié des charges, alors la taille du transistor factice est la moitié de S1 mais la longueur du canal doit cependant rester inchangée. Finalement, quand le signal d'horloge s'inverse, les charges présentes dans le canal de conduction du transistor factice se dirigent toutes vers la capacité en raison du court-circuit du drain et de la source (Baker, 2010). En réalité, les charges résiduelles du canal de S1 ne se distribuent pas de façon

équivalente entre le drain et la source. H.K (2006) explique qu'il est possible de distribuer les charges de façon équivalente en ajoutant la même capacité au drain de S1. Cependant, cela a pour effet de dégrader la bande passante de l'échantillonnage.

- (2) Commutateur complémentaire / porte de transmission : Dans le cas du commutateur S1, le PMOS et le NMOS injectent des trous et des électrons dans la capacité réduisant ainsi l'effet d'injection de charge. Puisque nous ne pouvons pas garantir la distribution équivalente des trous et des électrons, le problème n'est pas complètement résolu. Cependant, cette configuration permet également de réduire le bruit et la résistance du commutateur lorsqu'il est fermé. Adusumalli, Thottathil & Gowri Avalur (2019) proposent un commutateur qui utilise cette méthode et la précédente.
- (3) Ratio de charge : Daubert & Vallancourt (1990) et Daubert, Vallancourt & Tsividis (1988) montrent une méthode pour réduire l'injection de charge en jouant sur le ratio de plusieurs condensateurs.
- (4) Bottom Plate Sampling : Le principe de cette approche consiste à introduire un commutateur entre la masse et la plaque inférieure du condensateur mémoire. Ce commutateur s'ouvre juste avant que S1 ne le fasse, empêchant ainsi le chargement du condensateur lorsque les deux commutateurs ne sont pas simultanément fermés. Cette approche est à la fois simple et efficace pour éliminer les problèmes d'injection de charge.
- (5) Transistor en cascade : De la même manière que pour les miroirs de courant en cascade, cette technique augmente la résistance de sortie qui réduit l'effet Early du transistor. Daubert *et al.* (1988) présentent cette configuration.
- (6) Approche par rétroaction : Cette technique exploite le principe de rétroaction, ici positive, d'un amplificateur opérationnel pour maintenir la tension au drain de M1 constante et éliminer la modulation de la largeur du canal.

Finalement, Shulyzki, Abdelhalim & Genov (2010) présentent une cellule copieuse de courant amélioré employant la méthode 4 et 6. De plus en ajoutant plusieurs autres commutateurs, ils exploitent l'amplificateur opérationnel déjà présent pour améliorer l'impédance de sortie du circuit lors de l'étape de stimulation à l'aide de la technique de *gain boosting*.

2.1.7 Pont en H

C'est une configuration de commutateur fréquemment utilisée dans l'électronique de puissance pour alimenter des moteurs. Elle prend également différentes formes, allant des circuits intégrés avec des MOSFET pour des applications de faibles et moyennes puissances, aux circuits discrets pour les moyennes et hautes puissances. Le principe est de contrôler la polarité d'une charge permettant ainsi de changer le sens du courant la traversant. Dans notre application, cela devient intéressant pour réduire l'effet d'électromigration dans le μ heater. En contrepartie, le circuit fait face à plusieurs contraintes comme les pertes d'énergie, du bruit issu de la commutation, et la diminution de la plage de tension de la charge. Par ailleurs, le pont en H nécessite des conditions de commande spécifiques pour éviter les courants de traversée (conduction simultanée des transistors supérieurs et inférieurs) et qui peuvent endommager le circuit intégré. Des signaux de commande appropriés et des considérations temporelles sont cruciaux. Enfin, la commutation rapide peut entraîner des pics de tension qui peuvent nécessiter des composants de protection supplémentaires, tels que des diodes ou des circuits d'amorçage. En conclusion, malgré la simplicité du circuit, l'intégration de cette structure ne se fait pas sans effort.

2.2 Revue des circuits d'interface CMOS

Comme mentionné dans le chapitre précédent, il existe de nombreux capteurs intégrés pour les commutateurs MEMS électrothermiques en V. Toutefois, notre prototype n'en inclut aucun, donc nous ne nous attarderons pas sur leurs circuits d'interface. Finalement, notre commutateur MEMS se présente comme une boîte noire où l'actionneur et la ligne de transmission représentent respectivement l'entrée et la sortie, constituant ainsi les seules composantes observables et mesurables. En raison des propriétés résistives du μ heater et de la zone de contact, il est pertinent

d'étudier les circuits permettant de mesurer le courant, la tension et la résistance électrique, tous les trois liées par la loi d'ohm. En l'absence d'un capteur de température, la mesure de cette variable pour les μ heater est plus compliquée. Cependant, des solutions exploitant leurs caractéristiques intrinsèques existent. L'étude des détecteurs de gaz MEMS employant largement les μ heater permettra d'étudier les circuits associés. Enfin, en fonction des architectures de circuits utilisées, les signaux de sortie peuvent adopter diverses formes. Il est donc essentiel de les identifier et de savoir comment les traiter.

2.2.1 Circuits mesureur de tension

Ce type de circuit est conçu pour mesurer avec précision la tension électrique présente à ses bornes. Il existe de nombreuses solutions, tel que les différents montages d'amplificateurs opérationnels sont largement utilisés pour cette application.

2.2.1.1 Amplificateur différentiel

Par définition, il s'agit d'un circuit qui amplifie la différence entre deux signaux d'entrée. La configuration la plus basique est un amplificateur opérationnel, dont la relation entre la tension de sortie et d'entrée est exprimée par l'équation 2.9, tel que V_{out} et V_{in} sont respectivement le signal de sortie et d'entrée, A_d le gain différentiel et A_c le gain en mode commun.

$$V_{out} = A_d * (V_{in}^+ - V_{in}^-) + A_c * \frac{(V_{in}^+ + V_{in}^-)}{2} \quad (2.9)$$

Idéalement, A_c doit être égal à zéro pour supprimer le second terme de l'équation et obtenir l'équation caractéristique de l'amplification des deux entrées. Pour cela, l'amplificateur doit être parfaitement symétrique, ce qui n'est évidemment pas le cas en pratique. Ainsi, le taux de rejet du mode commun (CMRR), exprimant la capacité à rejeter la tension en mode commun des deux entrées, doit être le plus élevé possible, tel que quand il est infini $A_c = 0$.

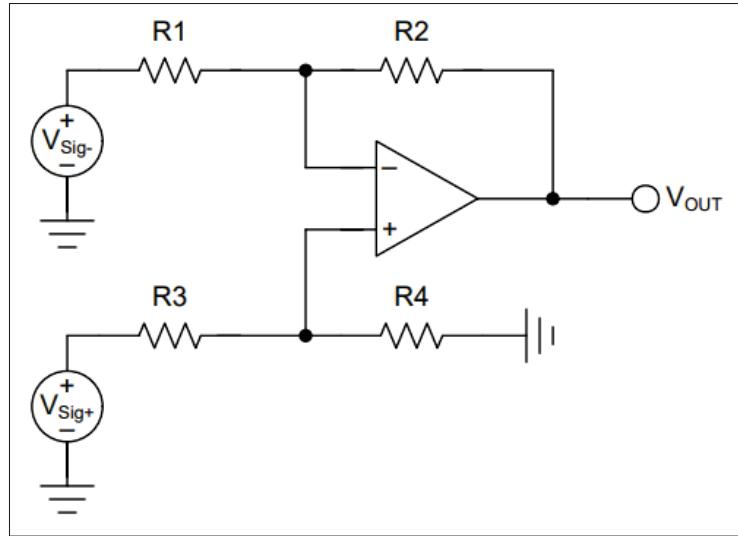


Figure 2.17 Amplificateur différentiel utilisant des résistances appariées
Tirée de (Olson, 2023, p. 3)

La Figure 2.17 illustre une configuration utilisant des résistances pour définir un gain indépendant de celui de l'amplificateur. Toutefois, il faut comprendre que les résistances ne permettent pas d'améliorer les performances au-delà de ce que l'amplificateur est capable. Une chaîne est toujours aussi forte que son maillon le plus faible. En général, l'amplificateur opérationnel utilisé est un amplificateur à deux étages en raison de sa linéarité, de sa large amplitude de sortie et de son gain important. Le CMRR est relativement élevé tel qu'il permet également de réduire le bruit en mode commun sur la sortie. Les équations 2.10 et 2.11 expriment les différents gains de cette configuration. Si $R_1 = R_3$ et $R_2 = R_4$, A_c est égal à 0 et A_d est égal au ratio R_2/R_1 .

$$A_c = \frac{R_1 + R_2}{R_1} * \frac{R_4}{R_3 + R_4} - \frac{R_2}{R_1} \quad (2.10)$$

$$A_d = 0,5 * \left(\frac{R_1 + R_2}{R_1} * \frac{R_4}{R_3 + R_4} + \frac{R_2}{R_1} \right) \quad (2.11)$$

En conséquence, le CMRR défini par les résistances est infini si et seulement si elles sont parfaitement appariées. D'après Kaajakari (2009) « the impedance match of 0,01% results in CMRR of 80 dB which is sufficient for most applications » (p.128).

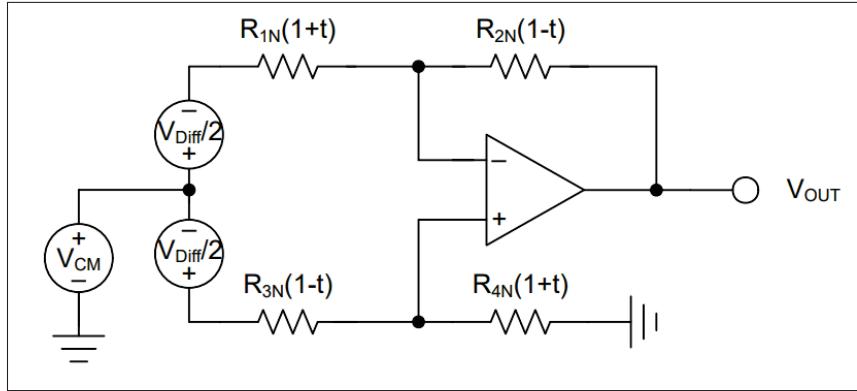


Figure 2.18 Amplificateur différentiel utilisant des résistances non parfaitement appariées
Tirée de (Olson, 2023, p. 9)

Olson (2023) offre des détails supplémentaires sur les équations du CMRR en intégrant les tolérances des résistances et dont le pire scénario est montré par la Figure 2.18. L'équation 2.12 exprime le CMRR dans cette configuration, tel que G représente le gain nominal et t la tolérance de chaque résistance.

$$CMRR = 20 * \log_{10}\left(\frac{G + 1}{4t}\right) \quad (2.12)$$

Cette configuration à une impédance d'entrée finit incompatible avec des sources d'entrée ayant une grande impédance de sortie. Effectivement, dans le cas où nous mesurons la tension aux bornes d'une charge resistive, l'amplificateur va tirer trop de courant par rapport à la charge. Par ailleurs, Kugelstadt (2005) présente une configuration ayant un gain modulable tout en préservant un haut CMRR. En appliquant une tension à la borne négative de R_4 (au lieu de GND), la tension de sortie est décalée. Texas-Instruments (2020) utilise cette propriété pour réaliser une fonction de soustraction avec un autre amplificateur différentiel qui mesure la tension aux bornes d'une autre charge.

2.2.1.2 Amplificateur d'instrumentation

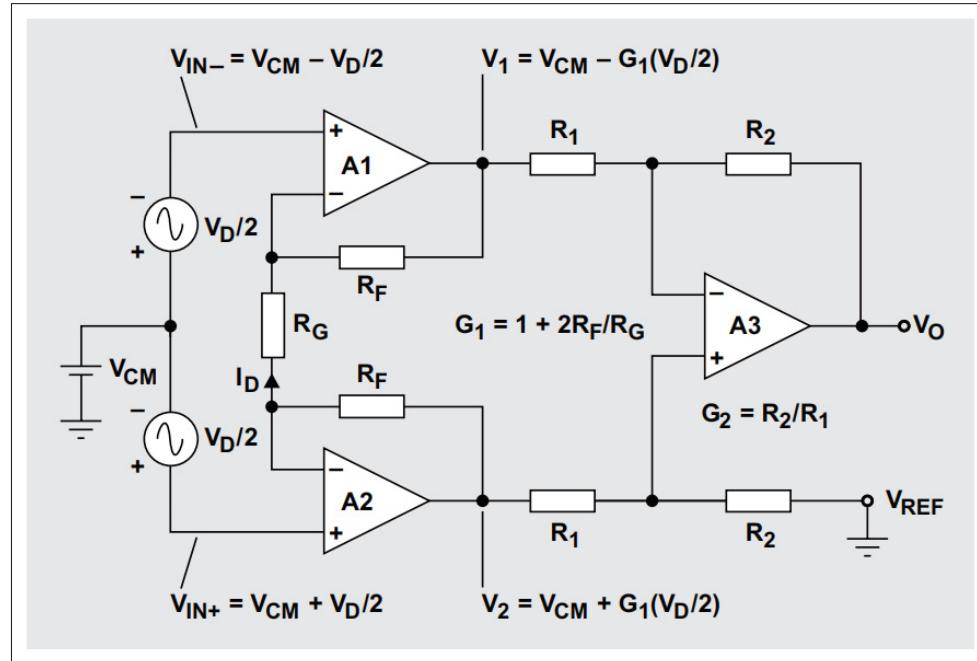


Figure 2.19 Circuit conventionnel d'un amplificateur d'instrumentation
Tirée de (Kugelstadt, 2005, p. 25)

Ce circuit est une amélioration de l'entrée de l'amplificateur différentiel. En ajoutant un amplificateur à chaque entrée, cela permet d'augmenter considérablement l'impédance d'entrée et donc de ne tirer aucun courant de la charge. Également, ils permettent d'ajouter un étage de gain supplémentaire, ce qui augmente le CMRR et permet de diminuer la taille des résistances. En contrepartie, le décalage, ou *offset* en anglais, des amplificateurs de chaque étage s'additionne. La configuration classique est présentée à la Figure 2.19 et le gain différentiel est exprimé par l'équation 2.13.

$$A_d = A_{d1} * A_{d2} = \left(1 + \frac{2R_F}{R_G}\right) * \frac{R_2}{R_1} \quad (2.13)$$

Comme précédemment, chaque résistance nécessite d'être adaptée correctement pour ne pas diminuer le CMRR. À noter qu'ici, A_{c1} est égal à 1. Par conséquent, le CMRR du premier

étage ($CMRR_1$) dépend uniquement du gain différentiel. De plus, la tolérance des résistances influence très peu $CMRR_1$ comparativement à $CMRR_2$.

Par ailleurs, Konar, Sahu & Kundu (2019) comparent l'utilisation d'amplificateur classique à deux étages et de cascode repliée à deux étages sur le CMRR. Ren, Zhang & Sun (2012) explorent l'utilisation d'amplificateur opérationnel à trois étages avec une compensation en fréquence adaptée pour de multiples étages dans le but d'un meilleur compromis entre le gain et la consommation énergétique. Kitchin & Counts (2006) ont rédigé un livre complet sur l'amplificateur d'instrumentation, expliquant toutes les caractéristiques et les compromis associés ainsi que quelques configurations classiques, comme l'utilisation de suiveur de tension, donc sans gain, pour l'étage d'entrée. Ils mentionnent aussi l'utilisation de filtres pour l'entrée différentielle et en mode commun dans l'objectif de supprimer les interférences magnétiques et radio-fréquences. Enfin, entre l'entrée et la sortie, il y a régulièrement des domaines analogiques différents (haute et basse tension), nécessitant des circuits isolateurs ou des dispositifs augmentant la plage de mode commun. Par exemple, il y a les diviseurs de tension, comme le montre Prakash (2017).

2.2.1.3 Comparateur

Il s'agit d'un circuit qui analyse deux tensions d'entrée analogiques afin de produire en sortie un signal numérique indiquant laquelle des tensions d'entrée est supérieure à l'autre. Cette propriété fondamentale est utilisée dans divers dispositifs, tels que les quantificateurs 1 bit pour les conversions analogique-numérique, les détecteurs de passage à zéro pour les signaux alternatifs, les détecteurs nuls avec une tension de référence précise, ainsi que dans les oscillateurs. Un comparateur est un amplificateur différentiel conçu avec un gain élevé, de sorte qu'une faible différence entre les tensions d'entrée peut entraîner une saturation de la sortie. Allen & Holberg (2012) expliquent dans leur livre toutes les caractéristiques fondamentales (statique et dynamique) d'un comparateur. En fonction des besoins et des caractéristiques à privilégier, différentes topologies de circuit sont disponibles :

- Comparateurs à boucle ouverte : Le plus simple des comparateurs est un amplificateur opérationnel généralement à deux étages puisqu'il offre un meilleur gain et une plus large amplitude de sortie par rapport à d'autres topologies, mais au prix d'une vitesse réduite. Étant donné qu'il n'y a aucun avantage à avoir une rétroaction négative, l'utilisation de la compensation de Miller, qui réduit la bande passante pour une meilleure stabilité, n'est pas nécessaire. Également, Allen & Holberg (2012) présentent deux méthodes de conception permettant d'optimiser la vitesse selon la différence entre la tension d'entrée et de référence au moment du dépassement ainsi qu'une configuration avec des inverseurs lorsque la capacité de sortie est trop importante. Une autre configuration, appelée *push-pull* en raison de son agencement de sortie, offre une meilleure vitesse de balayage. En contrepartie, le gain est réduit, mais cela permet d'obtenir une meilleure résolution d'entrée. Allen & Holberg (2012) présentent une configuration en cascade en sortie pour y remédier. Par ailleurs, le décalage de l'entrée de l'amplificateur peut poser problème dans le cas d'application de haute précision. Maloberti (2003) explique une technique dite de mise à zéro automatique permettant de compenser cet effet (p.333). Également, des comparateurs avec hystérésis permettent d'éviter un état d'instabilité en sortie lorsque le signal d'entrée est proche de la tension de référence. Cette fonction peut être réalisée à l'aide de rétroaction positive externe (résistance) ou interne (paire de transistors à couplage croisé).
- Comparateurs à haute vitesse : Malgré la simplicité de la configuration précédente, dans certaines applications, le compromis entre la bande passante et le gain n'est pas permis. Baker (2010) explique la théorie derrière un comparateur de hautes performances divisé en trois circuits distincts, un pré-amplificateur, un étage de prise de décision (rétroaction positive) et un post-amplificateur. Une configuration en cascade additionne le gain de chaque étage, ce qui permet de focaliser le premier sur la bande passante et la réjection du bruit provenant de celui intermédiaire (bruit de rebond ou *kickback* en anglais). Une fois que le signal d'entrée est mis en forme, un circuit de rétroaction positive détermine si la tension d'entrée est supérieure à la tension de référence, tel que la fonction d'hystérésis empêche la propagation du bruit de l'entrée à la sortie. Enfin, le dernier étage amplifie et convertit

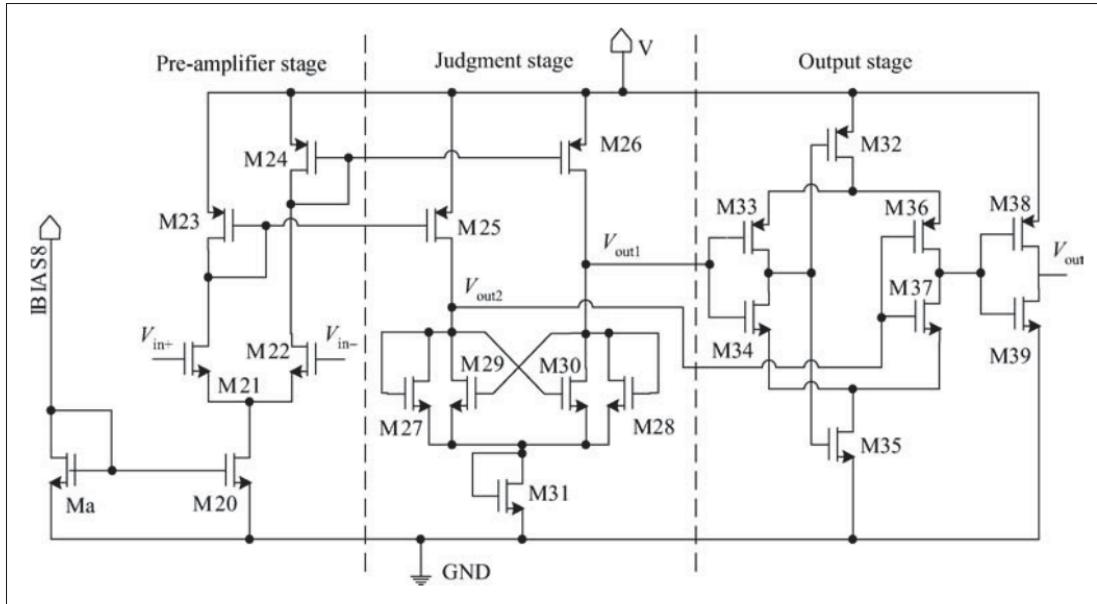


Figure 2.20 Comparateur à haute vitesse
Tirée de (Liu *et al.*, 2012, p. 4)

la sortie du circuit de décision en un signal logique, tel qu'il n'y a aucune limitation sur la vitesse de balayage et la capacité de sortie.

- Comparateurs à temps discret : Dans de nombreuses applications, comme la numérisation des signaux à haute fréquence, le comparateur doit fonctionner en temps discret. Ces derniers sont attractifs en raison de leur faible consommation, mais la conception est complexe notamment sur les questions de rapidité. Deux méthodes existent, la première est de reprendre un comparateur à boucle ouverte et d'utiliser des condensateurs commutés externes ou reprendre la configuration en cascade avec un pré-amplificateur combiné avec un *latch* dynamique. Sangeetha *et al.* (2019) résument plusieurs configurations de comparateur dynamique.

2.2.2 Circuits mesureur de courant

La détection du courant est cruciale dans diverses applications, notamment la gestion de l'énergie avec la surveillance des batteries, mais aussi la commande des moteurs et les protections contre les surintensités ou la mauvaise alimentation. Différentes techniques et différents composants peuvent être utilisés pour mettre en œuvre des circuits de détection de courant. À titre d'exemple, il y a les capteurs à effet hall, les transformateurs, les diviseurs de tension et notamment les résistances shunt connectées en série avec la charge (Voir Fig.2.21).

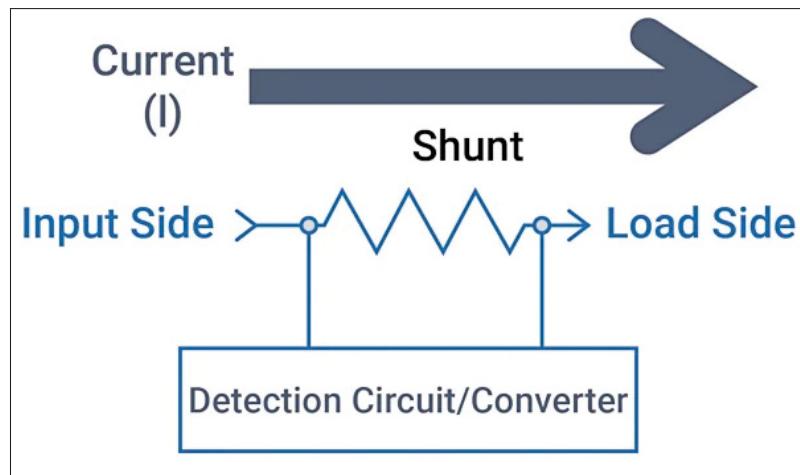


Figure 2.21 Illustration du principe d'une résistance shunt
Tirée de (ROHM)

Ces dernières sont des résistances très faibles (généralement inférieure à 2Ω), telles que si un courant fort passe à travers, la chute de tension reste assez faible pour ne pas sous-alimenter la charge à tension constante, et pour ne pas limiter la plage de tension à courant constant. En mesurant la tension aux bornes de la résistance, la loi d'Ohm permet de déterminer le courant puisque la valeur de la résistance est connue. Williams & Udegbue (2019) expliquent que la résistance shunt peut être placée au-dessus ou en dessous de la charge. Le principal avantage de mesurer en dessous est que cela permet de mettre en œuvre des solutions simples et peu coûteuses. Effectivement, la tension en mode commun est plus proche de GND, ce qui permet d'utiliser un amplificateur différentiel simple avec moins de contraintes pour le CMRR. De plus, s'il n'y a pas d'impédances parasites entre la résistance shunt et la masse, un amplificateur

opérationnel inverseur ou non-inverseur sont un bon compromis. Enfin, une configuration située au-dessus de la charge permet de détecter les courts-circuits entre la charge et la terre, tout en étant protégée contre les perturbations provenant de cette dernière. La tension en mode commun est proche de la tension d'alimentation impliquant l'utilisation d'amplificateurs différentiels, et notamment d'instrumentation qui permettent de mesurer des courants très faibles.

Regan, Munson, Zimmer & Stokowski (2005) présentent une revue plus avancée des circuits mesureur de courant. Effectivement, selon les systèmes, il y a des domaines analogiques différents (haute et basse tension), des tensions négatives, des courants bidirectionnels de grande ou de très faibles valeurs et enfin des charges spécifiques telles que les moteurs et les inductances. Finalement, Texas-Instruments (2020) présente des configurations de circuit identifiant les suralimentations et/ou sous-alimentations du courant ainsi que des circuits de protection, comme les diodes Schottky permettant de se protéger des surintensités provenant de la batterie par exemple.

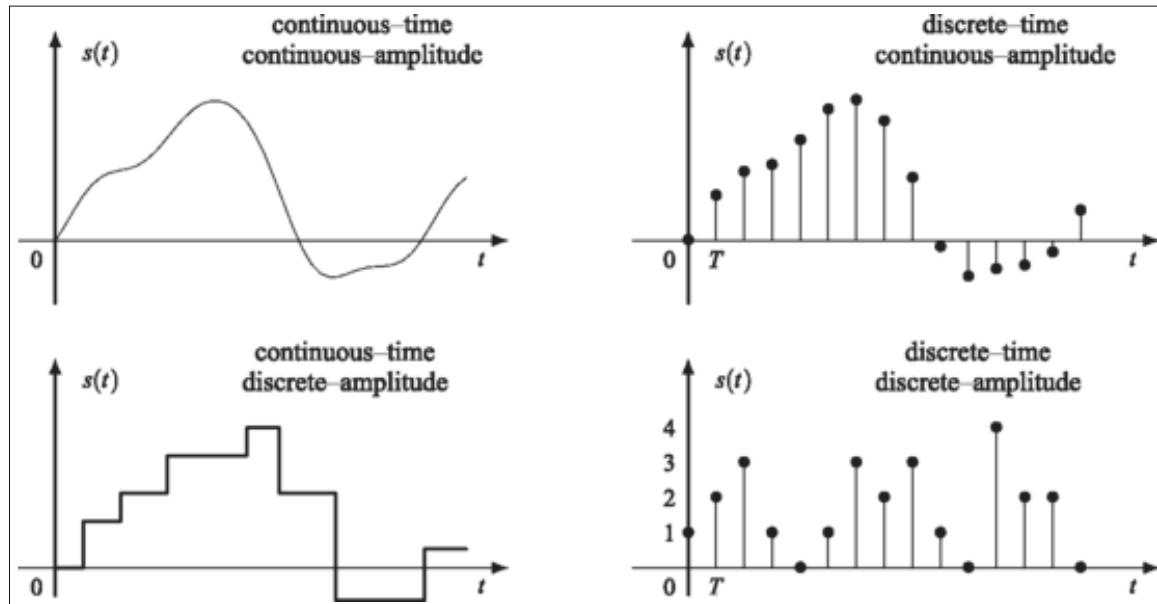


Figure 2.22 Illustration des signaux mixtes
Tirée de (Cariolaro, 2011, p. 3)

2.2.3 Traitement des données

Dans la conception de circuits intégrés, nous distinguons différents circuits basés sur le type de signaux qu'ils traitent. Nous distinguons les circuits analogiques et numériques, ainsi que les circuits mixtes qui regroupent les deux types de signaux. De plus, selon les conditions d'actionnement de certains dispositifs et des choix de conception des circuits associés, les signaux peuvent ne pas être purement analogiques ou numériques. Par conséquent, les caractéristiques continues et discrètes des échelles de temps et d'amplitude respectives se mélangent pour créer des signaux mixtes (Voir Fig.2.22).

2.2.3.1 Convertisseur analogique numérique - CAN

Passer directement d'un signal analogique à numérique est complexe. C'est pourquoi des signaux mixtes sont nécessaires, avec des fonctions spécifiques (Voir Fig.2.23) et des architectures de circuits associées.

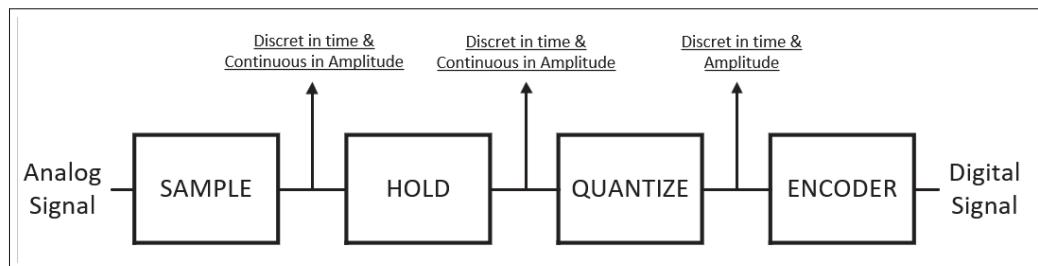


Figure 2.23 Schéma fonctionnel d'un ADC

Tirée de (He *et al.*, 2023, p. 2)

Pour convertir un signal analogique, le processus nécessite tout d'abord d'échantillonner ce dernier. L'échantillonnage consiste à prélever les valeurs d'un signal continu à intervalles définis pour produire une suite de valeurs discrètes nommées échantillons. Dans certaines conditions, l'échantillonnage, ou plutôt la mesure, peuvent s'avérer impossibles. En conséquence, un circuit différent maintient la valeur mesurée jusqu'à la prochaine pour réaliser la quantification. Cette fonction transforme une valeur quelconque en une valeur prise dans une liste finie de valeurs valides pour le système. Enfin, le codage fait correspondre à chaque valeur valide pour le système

un code numérique. En plus de ces fonctions, des filtres sont nécessaires, notamment en entrée et en sortie pour enlever les bruits de haute fréquence.

2.2.3.2 Filtres analogiques et numériques

Par définition, un filtre est un circuit linéaire qui transmet une grandeur électrique (courant ou tension) selon sa répartition en fréquences. On les désigne la plupart du temps selon leurs types (actif ou passif), leurs ordres (1^{er} , 2^{nd} ...) et leurs facteurs de qualité. Également, on différencie les filtres analogiques et numériques. Excepté pour les filtres disponibles dans une catégorie spécifique, le filtrage numérique est parfois trop lent, parfois trop complexes à mettre en œuvre. En conséquence, le filtrage analogique est le plus fréquemment utilisé. Par ailleurs, dans certains cas, on étudie plutôt la fonction du filtre d'un point de vue impulsionnel :

- Passe-bas : Il intègre les variations du signal impulsionnel d'entrée, c'est-à-dire qu'il réalise la moyenne dans le temps, permettant ainsi de passer d'un signal discret à continu dans le temps. En contrepartie, le signal en sortie est plus lent, et peut comporter des oscillations conséquentes en raison des phases de charge et de décharge du condensateur. Par ailleurs, pour des valeurs de tension et un rapport cyclique faible, le signal de sortie peut être très faible et dont les variations peuvent être indifférenciables à l'œil nu ou impossibles à traiter pour les circuits suivants.
- Passe-haut : Il amplifie les variations du signal impulsionnel d'entrée. Contrairement au filtre passe-bas qui intègre, celui-ci va dériver et permettre de détecter des variations rapides d'un signal. Généralement, on cite comme exemple un échelon dans un circuit de déclenchement ou le front montant d'un signal d'horloge dans les circuits numériques.
- Passe-bande : Il permet de détecter un signal dans un milieu comprenant du bruit.

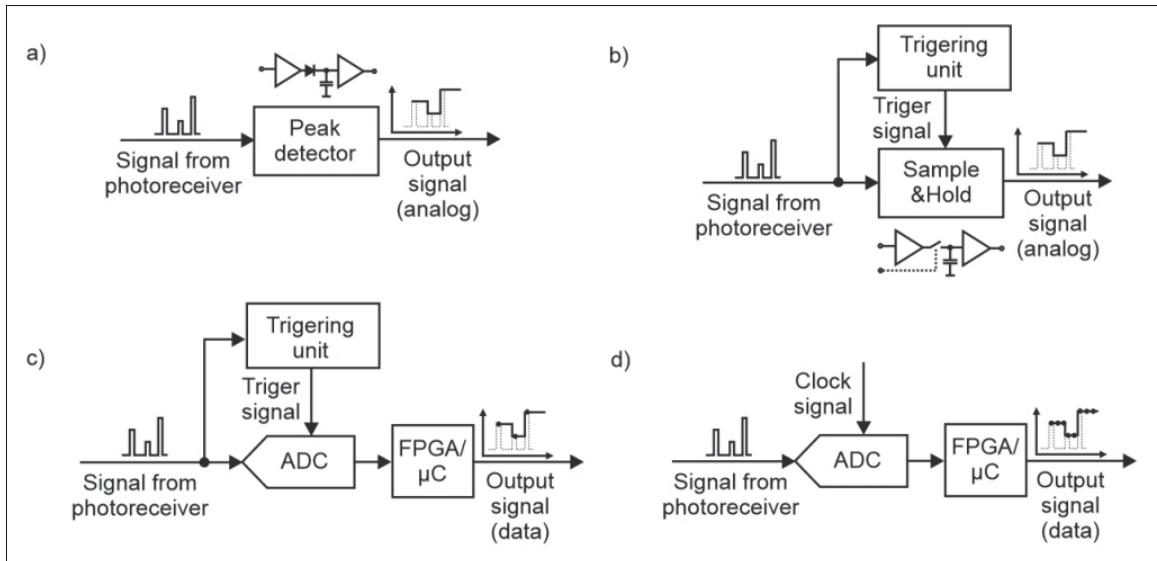


Figure 2.24 Différentes architectures de détecteur de crête : (a) Standard, (b) Avec une fonction d'échantillonnage et de maintien, (c) Un ADC avec signal de déclenchement, (d) Un ADC avec un signal d'horloge rapide

Tirée de (Achtenberg *et al.*, 2020, p. 204)

2.2.3.3 DéTECTEUR DE CRÊTE

Un détecteur de crête (ou *peak detector* en anglais) est un circuit électronique conçu pour détecter et maintenir la valeur maximale (ou crête) d'un signal analogique. Le circuit le plus basique utilise une diode pour charger un condensateur qui conserve la valeur maximale du signal d'entrée (Voir Fig.2.24(a)). La diode empêche le condensateur de se décharger lorsque la tension d'entrée est inférieure à la tension stockée dans le condensateur. Cependant, la tension de seuil de la diode réduit la valeur mesurée, et le courant inverse de la diode provoque une fuite qui décharge lentement le condensateur. Achtenberg *et al.* (2020) présentent une revue détaillée sur les différentes topologies de détecteur de crête pour mesurer des signaux d'impulsion de quelques nanosecondes issue d'un photodétecteur. En utilisant un circuit intégrant une fonction d'échantillonnage et de maintien (Voir Fig.2.24(b)), il est possible de résoudre les problèmes précédemment mentionnés et de déterminer le moment optimal pour mesurer le signal d'entrée. En effet, c'est particulièrement utile lorsque plusieurs signaux sont mélangés, comme dans le

cas de la détection de la température d'un μ heater sans l'utilisation de capteur. Les diverses topologies présentées (Voir Fig.2.24 offrent la possibilité de choisir entre l'obtention d'un signal analogique ou numérique en sortie, en fonction des besoins spécifiques. Pour atteindre une grande précision et une vitesse d'échantillonnage élevée, les circuits deviennent plus complexes et plus sensibles au bruit.

2.3 Conclusion

Dans ce chapitre, nous avons réalisé une revue de littérature sur les circuits intégrés CMOS à signaux mixtes. Dans la première section, nous nous sommes concentrés sur les circuits de courant en raison de notre choix d'alimentation à courant constant des commutateurs MEMS. À cet égard, nous avons particulièrement mis en avant les miroirs de courant, qui sont omniprésents dans les circuits analogiques en raison de leur capacité à recopier, dupliquer et amplifier une source de courant. En adoptant des topologies avancées, ils permettent d'obtenir un courant de sortie précis, maximisant la plage de tension et garantissant que le courant reste constant malgré les variations de la résistance du μ heater dues à la température, en raison de leur impédance de sortie élevée. D'autres circuits, tels que les convertisseurs numérique/analogique et tension/courant, sont utiles pour réguler le courant de sortie. Cela permet notamment d'alimenter différents commutateurs MEMS et d'offrir une meilleure flexibilité en matière de contrôle de la température, de la vitesse d'actionnement, ainsi que de la durée de vie du μ heater et du commutateur dans son ensemble. Avec l'ajout d'une cellule copieuse de courant, il serait possible de contrôler plusieurs commutateurs MEMS en parallèle avec des courants nominaux différents, tout en permettant un actionnement simultané ou sélectif. Enfin, un pont en H permettrait d'inverser le sens du courant dans le μ heater, ce qui contribuerait à atténuer l'effet d'électromigration et à prolonger la durée de vie du dispositif. La seconde et dernière section de ce chapitre s'est concentrée sur les techniques et circuits d'interface utilisés pour mesurer des tensions et des courants, notamment dans le cas de charges résistives pour déterminer la valeur de la résistance. Dans le contexte de notre étude, cela permettrait d'évaluer la température ou l'état du μ heater. De plus, la méthode de mesure de la température du μ heater sans capteur, mentionnée dans le chapitre précédent,

nécessitait l'utilisation de signaux d'horloge et d'impulsions courtes, impliquant un traitement spécifique des signaux en sortie. C'est pourquoi nous avons étudié les signaux mixtes et leur traitement à l'aide de filtres ou de circuits plus complexes.

Ce chapitre a permis d'aborder plus généralement des notions importantes dans la conception des circuits intégrés, telles que les erreurs systématiques inhérentes aux composants électroniques, les erreurs aléatoires liées aux procédés de fabrication, ainsi que les variations liées à la tension de l'alimentation et à la température ambiante. L'étude de topologies de circuits plus complexes a permis de mieux comprendre le comportement des circuits analogiques, le dimensionnement des composants, et le compromis des performances. Le chapitre suivant aborde la conception de la puce CMOS, maintenant que nous avons acquis une compréhension approfondie des dispositifs MEMS électrothermiques et des circuits intégrés.

CHAPITRE 3

CONCEPTION DE LA PUCE CMOS ET DE SES CIRCUITS DE RÉTROACTION

Ce chapitre présente la conception assistée par ordinateur des circuits intégrés CMOS de la puce à l'aide du logiciel Cadence. L'objectif est de présenter et justifier les choix de conception ainsi que la méthodologie adoptée. La section 1 présente une vue d'ensemble de la puce, introduisant et expliquant la cohérence des circuits entre eux et comment ils permettent de répondre concrètement aux problématiques posées en introduction. Ensuite, la section 2 explore le choix spécifique d'utiliser la technologie 180nm BCD de TSMC et aborde brièvement l'environnement informatique, en particulier le logiciel Cadence Virtuoso. La section 4 détaille la conception de chaque circuit et les simulations associées. Enfin, la section 5 présente le *layout* de la puce, regroupant tous les circuits ainsi que les composants d'interfaçage et de protection.

3.1 Vue d'ensemble du système

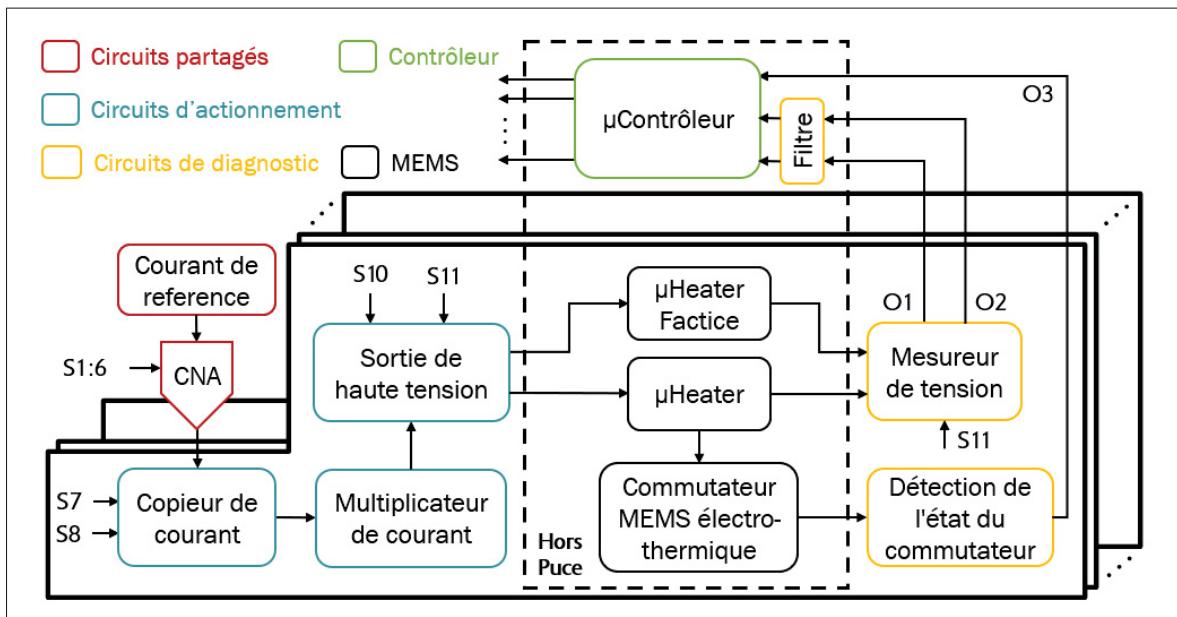


Figure 3.1 Schéma fonctionnel des circuits CMOS de la puce

La Figure 3.1 illustre les différents éléments constituant le circuit de pilotage. Elle représente de manière simplifiée les circuits les plus importants, qui permettent notamment de répondre aux

diverses problématiques posées en introduction. Comme le montre la légende, le circuit intégré se décompose en 3 parties majeures :

- Les circuits partagés : Comme l'indique l'intitulé, ce groupe de circuits est partagé par les différents commutateurs MEMS placés en parallèle, dans l'optique de minimiser l'encombrement. Il est constitué en premier lieu d'un circuit de référence de courant, capable de générer un courant stable et précis en fonction des trois principales sources de variation. Le courant généré sert de référence pour le convertisseur numérique-analogique, qui fournit un intervalle de courant étendu. L'objectif premier est de répondre à la problématique d'alimenter plusieurs commutateurs MEMS aux courants nominaux différents. Mais cette capacité de modulation est également avantageuse en ce qui concerne les méthodes de contrôle du commutateur MEMS, et plus particulièrement du μ heater. Cela inclut, par exemple, l'utilisation d'une technique de double impulsion pour réduire le temps de commutation, ou des contrôleurs plus complexes comme le contrôleur PID. La résolution du courant en sortie du CNA dépend du nombre de bits utilisés. Nous avons retenu une résolution de 6 bits pour atteindre une précision suffisante, tout en limitant l'encombrement et l'utilisation d'architectures complexes comme la segmentation. Chaque bit est représenté par un signal, de S1 à S6. Par ailleurs, en incorporant un multiplicateur de courant en aval, le CNA fonctionne à faible courant, ce qui réduit encore davantage l'encombrement. Enfin, cette implémentation est cohérente avec le circuit qui génère le courant de référence, qui est difficilement capable de fournir des courants très élevés (de l'ordre de la centaine de μ A).
- Les circuits source de courant : Contrairement au groupe de circuits précédent, ce nouveau est lié à chaque commutateur (ou série de commutateurs) en parallèle. Le premier circuit est une cellule copieuse de courant qui échantillonne, mémorise (signal S7) et restitue (signal S8) en aval le courant provenant du CNA. Il offre l'avantage d'un contrôle temporel simultané, décalé ou indépendant de chaque commutateur MEMS du réseau, en ne nécessitant qu'un unique CNA. Ensuite vient le multiplicateur de courant, qui élargit la plage de valeurs de courant pour satisfaire les spécifications du commutateur (courant de l'ordre de la dizaine de

mA). Enfin, un circuit de sortie avec une grande impédance permet d'alimenter le μ heater avec un courant constant, quelle que soit la variation de sa résistance électrique. De plus, il supporte une alimentation haute tension de 8 V dans le but d'élargir la plage de tension de sortie. Concrètement, cela augmente la puissance maximale pouvant être fournie à un commutateur. Cela permet aussi de mettre en série des commutateurs MEMS ayant le même courant nominal. Il y a également deux sorties de courant, dont la première est pour un commutateur MEMS destiné à être actionné, et la deuxième pour un commutateur MEMS factice, permettant d'obtenir certaines données par le biais des circuits de rétroaction. Le signal S10 active les deux sorties telles que le courant est de très faible intensité (centaines de μ A), alors que le signal S9 active uniquement la sortie pour le commutateur MEMS avec un courant de forte intensité (dizaines de mA). Par ailleurs, le signal S9 est compatible PWM pour ajuster la température en modifiant le rapport cyclique, mais plus globalement pour réduire la consommation énergétique.

- Les circuits de rétroaction : Ils sont également spécifiques à chaque commutateur. Tout d'abord, il y a la mesure de la température du μ heater, qui est basée sur la mesure de sa résistance électrique à l'aide d'un courant constant de faible intensité pour éviter l'auto-échauffement durant la mesure. Pour connaître la valeur de la résistance, il suffit de connaître la tension aux bornes du μ heater puisque le courant est constant. Toutefois, lors de l'étude de simulations *post-layout* ou après la fabrication, nous verrons que l'erreur relative du courant sera non nulle. Ainsi, il est nécessaire de le mesurer et pour ce faire, de manière générale, il faut utiliser une résistance shunt en dessous de la charge, et de préférence en dehors de la puce pour résister aux variations PVT. L'équation 3.1 montre la variation de la résistance shunt avec la température ambiante. Son TCR doit être inférieur à 4 ppm/°C pour obtenir un écart relatif de 0,01% ou moins lorsque la température ambiante est de 50 °C.

$$R_{shunt} = R_{shunt25} * (1 + \alpha_s(T_{amb} - T_{25})) \quad (3.1)$$

En raison du courant de forte intensité utilisé pour l'actionnement du commutateur, la résistance shunt doit être faible pour ne pas augmenter la tension minimale en sortie et non

sensible au fort courant (résistance thermique et TCR faible) qui augmenterait sa température. Pour éviter ces problèmes, il suffit de placer cette résistance en parallèle. Toutefois, les courants traversant le μ heater et la résistance shunt peuvent être différents, il faut donc s'appliquer à ce que cela ne soit pas le cas. La résistance shunt peut être remplacer par un commutateur MEMS identique, c'est-à-dire ayant le même TCR et la même résistance. Ce commutateur est considéré comme factice, ou *dummy* en anglais. Cependant, il présente l'inconvénient d'être très sensible aux variations de la température ambiante en raison du TCR élevé.

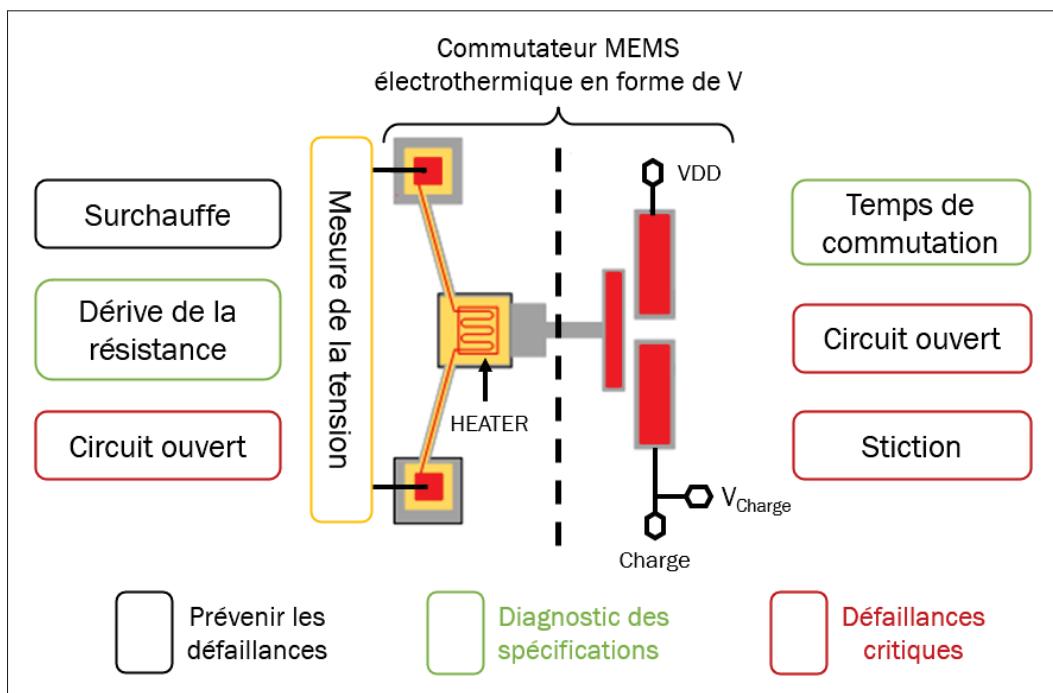


Figure 3.2 Les défaillances d'un commutateur MEMS électrothermique et de son actionneur

Par ailleurs, les circuits de rétroaction sont là pour aider au diagnostic du commutateur. Comme mentionné précédemment, les questions de durée de vie et de fiabilité sont cruciales dans le domaine des commutateurs MEMS, en particulier pour les électrothermiques. Les défaillances récurrentes sont résumées par la Figure 3.2. Du côté de l'actionneur, la surchauffe conduit le μ heater dans un état de fusion pouvant créer des courts-circuits si le métal fond sur les autres traces (réduction significative de la résistance totale). L'effet d'électromigration,

dû à la haute intensité du courant, peut entraîner à long terme un état de circuit ouvert (résistance infinie). Dans une moindre mesure, ils entraînent chacun, progressivement, une variation définitive de la résistance électrique du μ heater. Pour connaître cette variation, il faut réaliser la mesure à température ambiante et connaître la valeur de référence à cette même température. Toutefois, la valeur de référence est souvent à 25°C, et dans le cas où la température ambiante serait supérieure, il est plus compliqué de distinguer la variation de la résistance issue de la température ou de l'électromigration. En utilisant un commutateur factice parfaitement identique comme référence, et en mesurant la résistance électrique de son μ heater de la même manière que pour le commutateur de base, alors la température ambiante n'a plus aucun effet comme le montre l'équation suivante où ε représente l'erreur relative de la résistance du μ heater à température ambiante.

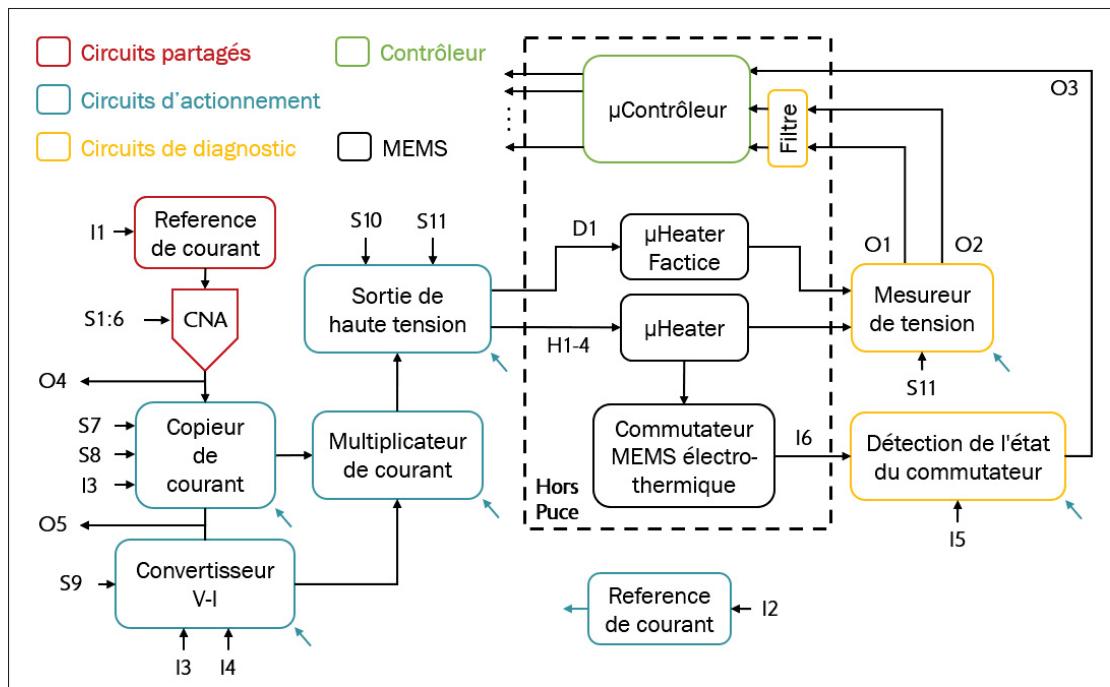
$$\frac{R_{heater}}{R_{factice}} = \frac{R_{heater25} * (1 + \varepsilon)}{R_{factice25} * (1 - \varepsilon)} * \frac{1 + \alpha\Delta T}{1 - \alpha\Delta T} = \frac{1 + \varepsilon}{1 - \varepsilon} \quad (3.2)$$

Finalement, dans le meilleur des cas, il serait préférable d'utiliser à la fois une résistance shunt pour la mesure de la température et un commutateur factice. Cependant, nous avons opté pour l'utilisation exclusive d'un commutateur factice, car les expérimentations seront effectuées à la température ambiante de 25°C. Néanmoins, étant donné qu'il est situé à l'extérieur de la puce, une résistance shunt peut être ajoutée si nécessaire. Par ailleurs, hors de la puce, il est possible de mettre un filtre RC analogique pour rendre continues les sorties des circuits mesureur de tension qui sont discrètes dans le temps en raison de la méthode employée pour mesurer la température.

Enfin, du côté de la ligne de transmission du commutateur, mesurer la tension de la charge en aval permet de déduire si elle est bien alimentée et donc si le commutateur fonctionne correctement. Il est également possible de savoir si le commutateur est fermé alors qu'il devrait être ouvert (*stiction*), et inversement (circuit ouvert). Également, à l'aide du microcontrôleur, il est possible de mesurer et de vérifier si le temps de commutation respecte les exigences ou s'il y a une variation définitive sous les mêmes conditions d'activation.

3.1.1 Ajustements réalisés pour la fabrication d'un prototype fonctionnel et fiable

À titre de rappel, l'objectif de ce travail de recherche est de fabriquer un prototype de ce circuit intégré. En comparaison avec une simple étude *post-layout*, il y a une différence fondamentale dans la méthode de conception dont le mot d'ordre est la fiabilité. En reprenant le schéma fonctionnel précédent (Voir Fig.3.1), nous constatons que chaque bloc sont en cascade, tel que le système dans son ensemble ressemble à une boîte noire, ajustable et observable uniquement par les entrées et sorties prévues. Bien que la fiabilité des processus de fabrication des technologies CMOS soit grande, il est déraisonnable de procéder à la fabrication de ce circuit en l'état. L'objectif de la recherche ne se limite pas à obtenir un simple prototype fonctionnel, mais à évaluer les performances de chaque circuit pour apprécier le fonctionnement global. Ainsi, la Figure 3.3 présente un nouveau schéma fonctionnel plus détaillé et en accord avec les principes cités précédemment.



Pour un premier prototype, il est courant de dissocier les blocs les plus importants afin qu'ils puissent fonctionner de manière indépendante, de sorte qu'aucun circuit n'influence les autres.

Il est également possible d'incorporer des commutateurs à l'intérieur ou à l'extérieur du circuit afin de les connecter ou non. Bien que cela améliore grandement la fiabilité et la facilité des tests, le principal problème est le nombre accru d'entrées/sorties nécessaires. Durant la conception, c'était déjà un facteur limitant pour le circuit en lui-même. Cette solution n'a donc pas été retenue. Néanmoins, certaines parties du circuit comme le CNA sont plus isolées. Il possède d'ailleurs son propre circuit de référence de courant. Les deux circuits de référence présents fonctionnent avec une tension externe (I1 & I2) permettant de remplacer les circuits d'auto-polarisation. Ces derniers sont parfois instables après la fabrication, rendant les prototypes inutilisables.

Contrairement à la majorité des circuits qui sont polarisés de façon continue, la cellule copieuse de courant est activé selon une séquence spécifique des entrées S7 et S8. Le condensateur utilisé comme mémoire se décharge en raison des éléments parasites, et dont la vitesse est souvent plus significative après la fabrication. La précision de ce circuit est également critique, ainsi, les sorties O4 et O5 permettent de mesurer et comparer respectivement le courant en sortie du CNA et de la cellule copieuse de courant. En raison de la complexité de ce dernier, un convertisseur tension/courant en parallèle agit comme un circuit de contournement, ou *bypass* en anglais. Au-delà de l'avantage de contourner le CNA et la cellule copieuse de courant, il est possible de réguler le courant linéairement dans le μ heater en utilisant simplement une tension analogique externe (I4), et non la séquence spécifique des entrées S7 et S8. Le signal S11 permet d'activer ou de désactiver le circuit. Enfin, l'entrée I3 est une tension de polarisation qui, à l'origine, devait être générée à l'intérieur du circuit intégré. Cependant, en raison des modifications apportées au circuit de référence de courant, il n'est plus possible d'ajuster certaines résistances entre elles pour compenser les variations (généralement +/- 20%) dues au processus de fabrication. Cette entrée est aussi utilisée pour le convertisseur V-I et dont le réglage permet de compenser les variations du circuit après la fabrication.

Finalement, le circuit de détection de l'état du commutateur est simplement un comparateur qui renvoi 5 V ou 0 V selon si la tension en provenance de la charge du commutateur (I6) est supérieure à la tension de référence (I5).

3.2 Technologie CMOS 0,18 μ m BCD de TSMC

0,18 μ m BCD (Bipolar-CMOS-DMOS) est une technologie de fabrication de circuits intégrés qui combine trois dispositifs différents de semi-conducteurs en une seule technologie. Chacun de ces dispositifs remplit des fonctions spécifiques qui rendent cette technologie adaptable. Les composants CMOS sont adéquats pour des circuits analogiques de basse tension (tensions d'alimentation de 1,8 V ou 5 V) et compatible avec des circuits numériques pour des applications de signaux mixtes. Les *double-diffused Metal-Oxide-Semiconductor* (DMOS) sont spécialisés pour des applications de haute puissance (tension d'alimentation allant jusqu'à 70 V). Enfin les composants bipolaires sont particulièrement utiles pour des circuits analogiques, notamment RF.

Cette technologie a été choisie en raison de sa capacité à fonctionner avec une alimentation basse tension de 5 V, adaptée aux exigences de notre prototype de commutateur MEMS. L'option d'une alimentation haute tension était aussi considérée au cas où celle de 5 V ne suffirait pas. De plus, le rapport entre fonctionnalité et coût était raisonnable.

3.2.1 Paramètre du kit d'installation

Une technologie comporte plusieurs paramètres. Habituellement, une fonderie est capable de produire une puce selon n'importe lesquels. Dans le cadre de cette étude, notre sous-traitant CMC Microsystems, qui simplifie l'accès à différentes technologies et qui accélère les procédures, n'acceptait qu'un ensemble spécifique de paramètres pour des questions de fiabilité. Les voici détaillés ci-dessous :

- PURE5V : 1,8 V + 5 V process
- GATE VOLTAGE : GA+GB
- HRIRES : HRI_1K (ohm/ \square)
- MIMCAP : 2,0 fF per unit area
- PROC : 1P6M - 4K/4K/4K/4K/4K/MiM/40K

Les deux premières lignes indiquent les composants à installer, tandis que les deux suivantes détaillent les paramètres des résistances et des condensateurs. La dernière ligne est sûrement la plus complexe, mais aussi la plus intéressante à comprendre. Elle signifie que le kit utilise 6 couches de métal, tel que les 5 premières ont une épaisseur de 4 KÅ (0,4 µm) et la dernière aussi nommée *top metal* en anglais est de 40 KÅ (4 µm). Enfin, les condensateurs métal-isolant-métal (MiM) se situent entre la couche 5 et 6.

3.2.2 Utilisation du logiciel Cadence Virtuoso

Parmi tous les sous-logiciels de Cadence, nous utilisons la suite Virtuoso qui est spécialisée dans la conception de circuits intégrés mixtes. Le logiciel est installé sur le serveur CMC-3 de l'ETS, qui utilise le système d'exploitation Linux. Le fichier contenant la technologie CMOS 0,18 µm BCD se trouve à l'emplacement suivant : "/CMC/kits/tsmc180_BCD.1.6a.2fF.40kA/" et les bibliothèques des composants digitaux sont à cet emplacement : "/CMC/kits/tsmc180_BCD/digital/Back_End/gds/". Le script de lancement se trouve ici : "/CMC/scripts/kit.tsmc180nm_BCD.1.6a.2fF.40kA_ic6.csh".

3.2.3 Méthodologie et étapes de conception

La première étape est de hiérarchiser la conception, c'est-à-dire structurer la puce en plusieurs niveaux ou blocs hiérarchiques (ex : amplificateur opérationnel) qui peuvent être développés, testés et optimisés séparément. Cela permet une gestion plus efficace de la complexité et une meilleure organisation du projet, notamment quand un bloc est souvent réutilisé. L'ANNEXE I montre l'organisation hiérarchique du projet dans le logiciel Cadence, incluant les divers composants utilisés. L'étape suivante consiste à réaliser le schéma des différents circuits en utilisant des symboles abstraits pour les composants électroniques, ce qui permet de se focaliser sur l'aspect fonctionnel. Ensuite, un symbole est créé pour chaque circuit, ce qui permet de l'intégrer dans les autres schéma de niveaux hiérarchiques supérieurs, tel que le plus élevé est désigné *top-level schematic*. Les simulations sont effectuées sur des schéma intermédiaires, nommés *testbench* à l'aide d'environnement de conception analogique (ADE). Nous utilisons ADE-XL, qui permet de réaliser plusieurs simulations simultanément, y compris

celles des *corners* et de Monte-Carlo qui permettent respectivement l'étude des scénarios les plus défavorables ainsi que les variations statistiques grâce à des jeux de données fournis dans le *process design kit* (PDK). Ensuite vient la réalisation du *layout* de chaque bloc, qui représente quant à lui l'aspect physique des circuits. Il définit notamment la disposition géométrique et la connectivité des différents éléments sur la puce en silicium. Pour réaliser une puce fonctionnelle et éligible à la fabrication, une série de vérifications doit être réalisée :

- Design rule checking - DRC : Ce processus garantit que la disposition physique des composants est conforme aux règles de conception spécifiées par la fonderie de semi-conducteurs. Ces règles couvrent les contraintes géométriques comme l'espacement, la largeur et la taille ainsi que des règles d'utilisation fonctionnelles (ex : densité et répartition des couches métalliques) et informatives (ex : interdiction d'utilisation dans certaines conditions).
- Layout versus Schematic - LVS : Ce processus permet de s'assurer que le schéma et le *layout* sont électriquement équivalents, c'est-à-dire que les bons éléments sont utilisés, que leurs nombres correspondent, et que leurs connexions soient correctes.
- Electrical rule check - ERC : Ce processus contrôle les propriétés électriques de la conception par rapport à un ensemble de règles et de contraintes électriques. Contrairement au DRC, qui se concentre sur les règles de conception physique, l'ERC s'intéresse aux performances et au comportement électriques du circuit. Par exemple, il y a les connexions indirectes via le substrat.
- Parasitic extraction - PEX : Ce processus réalise l'extraction des éléments parasites issue de la disposition physique des circuits, tels que la résistance équivalente des interconnexions métalliques ou les jonctions p-n au niveau du substrat. Un nouveau schéma est généré à partir du *layout*, et qui est utilisé pour produire des simulations, dites *post-layout*, fournissant une représentation plus fidèle de la réalité.

Pour mettre en œuvre ces vérifications, des outils sont intégrés directement dans le logiciel Cadence. Mais en raison des exigences spécifiques de CMC Microsystem, nous utilisons l'outil Calibre de Mentor Graphics reconnue pour sa robustesse et sa fiabilité. Un autre processus de vérification nommé *Electrically Aware Design* (EAD) permet de détecter et prévenir les problèmes d'électromigration. Il est intégré dans les ADE de simulation. Finalement, la Figure.3.4 illustre les différentes étapes explicitées précédemment.

Remarque : Lors de l'extraction des éléments parasites du *layout*, le fichier à cet emplacement : "/CMC/kits/tsmc180_BCD.1.6a.2fF.40kA/Calibre/rcx/calibre.rcx" comporte une erreur. A la ligne 17216, il faut remplacer la mention "include ./rules" par le chemin complet depuis le dossier "home" car il n'arrive pas à repérer le fichier autrement.

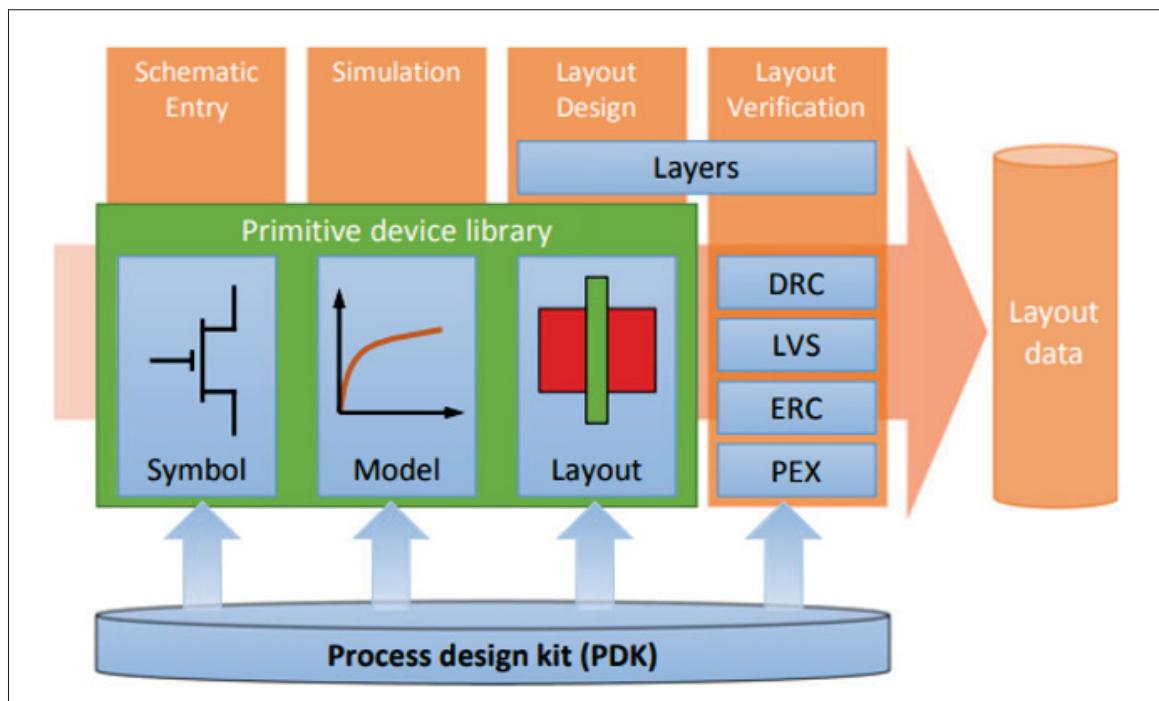


Figure 3.4 Éléments d'un kit de conception et leur relation avec les différentes étapes de la conception
Tirée de (Lienig & Scheible, 2021, p.120)

3.3 Présentation des circuits d'actionnement et d'interface

L'objectif de cette section est de détailler et de justifier les choix des différentes topologies de circuits utilisées pour concevoir les fonctions du système décrit précédemment. Les explications seront complétées par des simulations pré et post-layout, ainsi que par des simulations de coins, ou *corner simulations* en anglais, illustrant les scénarios les plus critiques. Tous les schémas des circuits issus du logiciel Cadence sont regroupés dans l'ANNEXE II. L'ANNEXE III résume les performances de chaque circuit selon les spécifications et les figures de mérite évoquées dans la littérature. Enfin, l'ANNEXE IV regroupe les dimensions des composants électriques des circuits présentés dans cette section.

3.3.1 Référence de courant

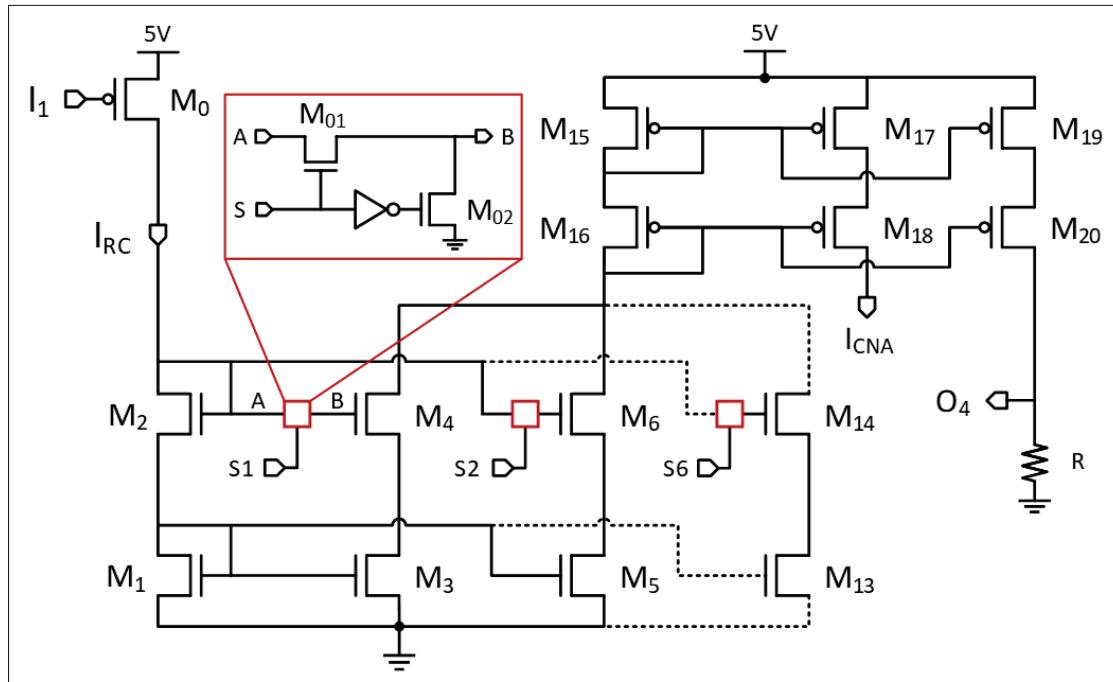


Figure 3.5 Circuits partagés comprenant la référence de courant et le convertisseur numérique analogique

Le courant de référence est généré par un transistor PMOS (Voir Fig.3.5) qui agit comme une source de courant variable permise par une tension de grille (I_1) ajustable depuis l'extérieur de

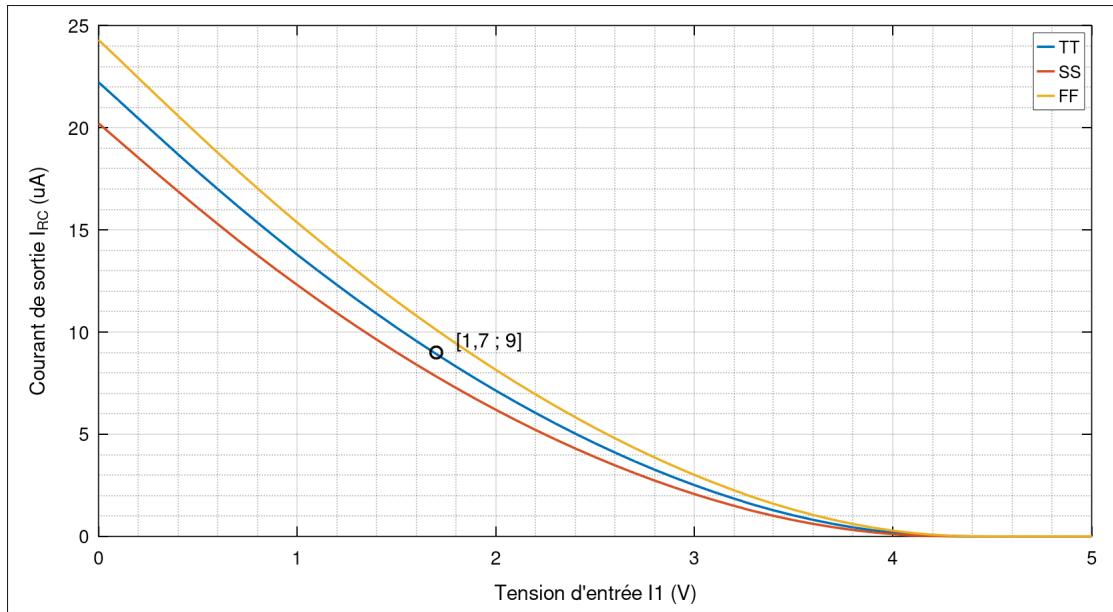


Figure 3.6 Variation du courant de référence I_{RC} en fonction de la tension d'entrée I_1

la puce. Cela offre un contrôle manuel par rapport aux variations PVT ainsi qu'une solution simple pour ajuster le compromis entre la résolution et la valeur maximale du courant en sortie. La Figure 3.6 illustre le courant de référence en fonction de la tension d'entrée I_1 , en mettant en évidence les différents *corners* (*typical-typical* (TT), *fast-fast* (FF), et *slow-slow* (SS)) qui représentent les cas les plus défavorables. Finalement, le transistor PMOS à pour dimension $W/L = 2,5\mu\text{m}/15\mu\text{m}$, soit une source de courant variable entre 0 et $22,5\mu\text{A}$. Le rapport des dimensions du transistor est fixé à 1/6 afin de réduire les variations du courant en fonction de la tension de la grille-source. Une longueur de transistor assez grande a été sélectionnée pour minimiser l'écart des *corners*. La tension de grille I_1 souhaitée est de 1,7 V, soit un courant de référence égale à $9\ \mu\text{A}$. Le Tableau 3.1 indique les variations statistiques attendues.

Tableau 3.1 Courant de référence - Analyse des *corners* et de Monte Carlo

Variable	TT	SS	FF	Valeur moyenne μ	Écart type σ	Min	Max
RC (en μA)	9	7,9	10,2	9	0,353	8,2	9,9

3.3.2 Convertisseur Numérique Analogique

Le CNA utilise des sources de courant binaire (Voir Fig.3.5 (b)), tel que la résolution est de 6 bits, où 1 LSB correspond au courant de référence de $9 \mu\text{A}$. Une architecture cascode est employée pour chaque source de courant afin d'améliorer la précision de chacune et de diminuer la compression de la sortie due à la réduction de la résistance de sortie lorsque toutes les sources de courant sont activées. Ceci est permis par la tension d'alimentation conséquente de 5V proposée la technologie. De plus, un miroir de courant cascode est placé en sortie du CNA pour dupliquer le courant vers la cellule copieuse de courant ainsi que vers la sortie O4. Les commutateurs sont placés à la grille des transistors cascode pour éviter des non-linéarités excessives et augmenter la plage de tension. Lorsque le signal d'entrée, par exemple S1, est à l'état bas, la grille du transistor cascode est connectée à la masse afin de garantir que la source de courant soit éteinte. Enfin, tous les transistors ont été dimensionnés au minimum possible tout en garantissant une erreur maximale de 0,1 %. La longueur de $3\mu\text{m}$ des transistors du premier étage a une influence significative sur la précision des miroirs de courant. Les transistors M1 et M2 (et donc le reste des transistors du CNA) ont des dimensions importantes comparées au faible courant de référence, mais cela est dû à la technique utilisée lors de la conception du *layout* pour réduire les variations.

La Figure 3.7 (a) montre la variation du courant de sortie en fonction du code d'entrée qui dépend des signaux S1 à S6. Le courant de sortie maximal atteint $563,6 \mu\text{A}$. La Figure 3.7 (b) illustre la variation de l'INL du CNA selon les différents *corners*, avec une valeur maximale de 0,38. La DNL maximale mesurée est de 0,01, ce qui permet de conclure que le CNA est monotone. L'erreur de décalage est négligeable, et la tension de sortie minimale est de 2 V pour garantir une précision de 0,1 % pour le courant de sortie.

3.3.3 Cellule copieuse de courant

Le circuit employé (Voir Fig.3.8) s'inspire entièrement de celui présenté par Shulyzki *et al.* (2010). Cette topologie améliore la précision de la recopie du courant grâce à un amplificateur

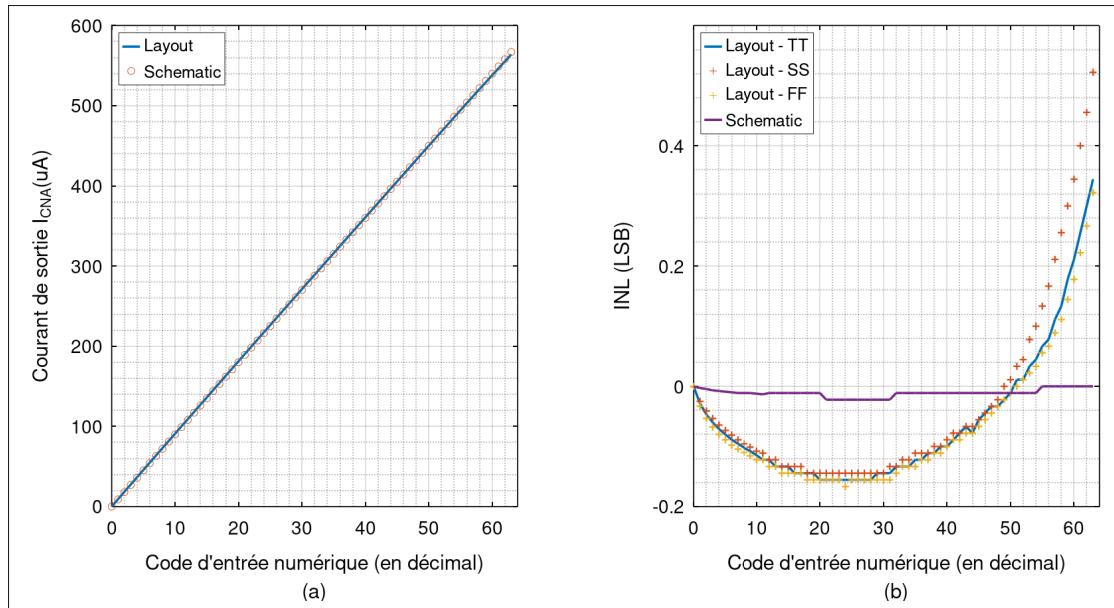


Figure 3.7 Simulations du CNA par rapport au code d'entrée numérique : (a) Variation du courant I_{CNA} , (b) INL

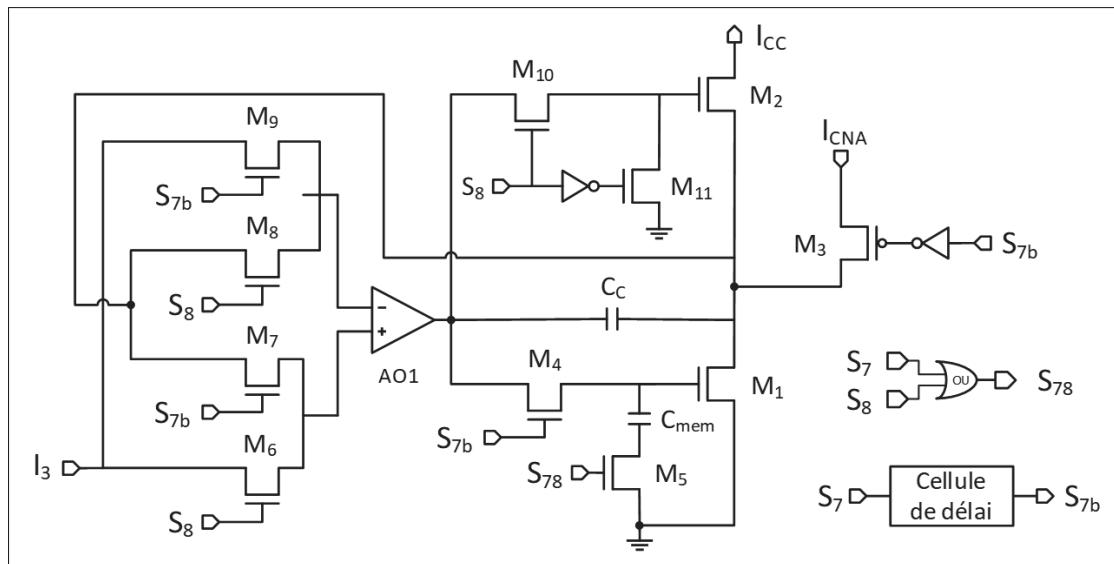


Figure 3.8 Circuit de la cellule copieuse de courant

opérationnel permettant d'atténuer la modulation de la longueur du canal de M_1 . De plus, la technique de *bottom plate sampling*, avec le commutateur M_5 , est utilisée pour résoudre le problème d'injection de charge lié au commutateur M_4 connecté au condensateur de mémoire

C_{mem} . Comme mentionné précédemment, le signal appliqué à la grille de M_5 , noté $S78$, est légèrement déphasé en avance de quelques μs par rapport au signal d'échantillonnage ($S7b$). Cela permet d'éviter l'injection de charge dans C_{mem} lorsque M_4 s'ouvre. Le déphasage est réalisé à l'aide d'une cellule de délai de 1 μs , ce qui réduit le nombre d'entrées/sorties à deux ($S7$ et $S8$). Cette cellule se compose d'une chaîne d'inverseurs et de filtres RC (Voir Fig.3.9).

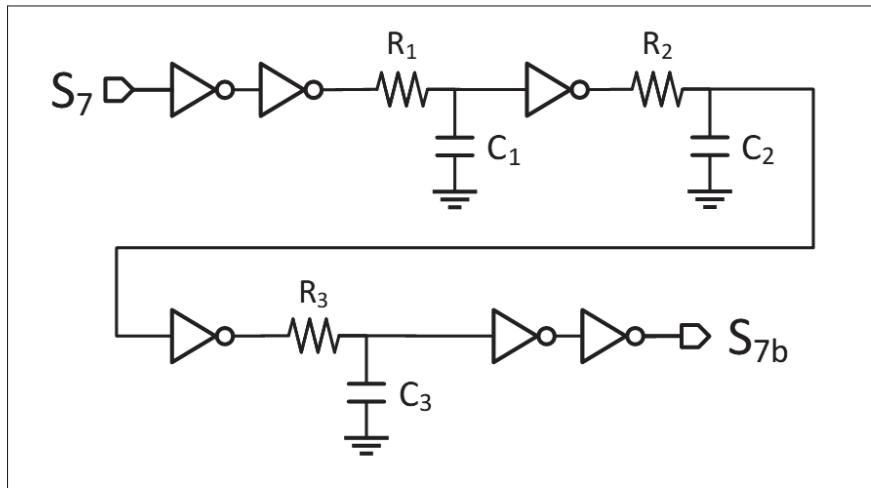


Figure 3.9 Circuit de la cellule de délai du signal $S7$

Concernant les spécificités de cette architecture, l'amplificateur est réutilisé pour augmenter la transconductance du transistor M_2 et donc la résistance de sortie du circuit. Il utilise une topologie cascode repliée, ou *folded cascode* en anglais, afin d'obtenir un gain élevé par rapport à une topologie classique à deux étages. Lors de nos tests, l'amplificateur cascode repliée s'est avéré plus efficace pour la recopie du courant qu'un amplificateur à 2 étages. Le condensateur C_c est utilisé pour stabiliser le drain de M_1 lors du passage d'une configuration à l'autre. C_{mem} à une valeur de 5 pF telle que la décharge de 1 % du condensateur se produit aux alentours de 12 ms. En conséquence, un intervalle plus long entre deux ré-échantillonnages réduit les contraintes temporelles pour gérer plusieurs commutateurs MEMS en parallèle. La Figure 3.10 montre le cycle d'échantillonnage du courant provenant du CNA et la restitution du courant copié. En raison de la cellule de délai et des condensateurs, le temps d'échantillonnage minimum est d'environ 8 μs .

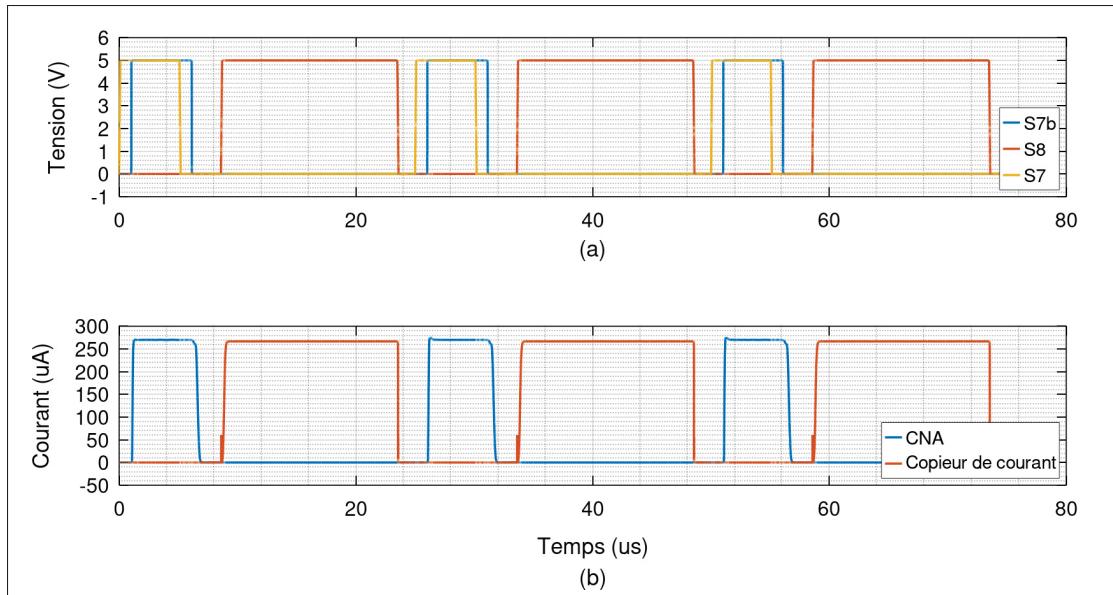


Figure 3.10 Simulations temporelles de la cellule copieuse de courant :
(a) Signaux de commande, (b) Courant d'entrée (I_{CNA}) et de sortie (I_{CC})

En ce qui concerne la précision de la recopie du courant, nous observons sur la Figure 3.11 (a) que le circuit est incapable de recopier le courant pour des valeurs inférieures à $50 \mu\text{A}$. Nous remarquons que la sortie de l'amplificateur oscille dans ce cas, probablement en raison de la tension du condensateur C_{mem} imposée par M_1 , qui semble être en dessous de l'intervalle permis par l'amplificateur. Enfin, la Figure 3.11 (b) illustre l'erreur relative entre l'entrée et la sortie. Nous constatons que l'erreur *post-layout* est inférieure à celle obtenue lors de la simulation du schéma, et que dans le cas du *corner SS*, la sortie sature au alentour de $468 \mu\text{A}$.

3.3.4 Convertisseur V-I

Comme expliqué précédemment, en raison de la complexité du circuit de la cellule copieuse de courant et de la configuration en cascade du système, il nous a paru nécessaire de le contourner afin de tester le reste du système avec une meilleure fiabilité. Comme le montre la Figure 3.12, le circuit adopte une topologie classique, semblable à celle de la cellule copieuse de courant vu juste avant, mais sans les commutateurs permettant de modifier la configuration de l'amplificateur. D'ailleurs, ce dernier est identique, et le commutateur à sa sortie, permettant d'activer ou non la

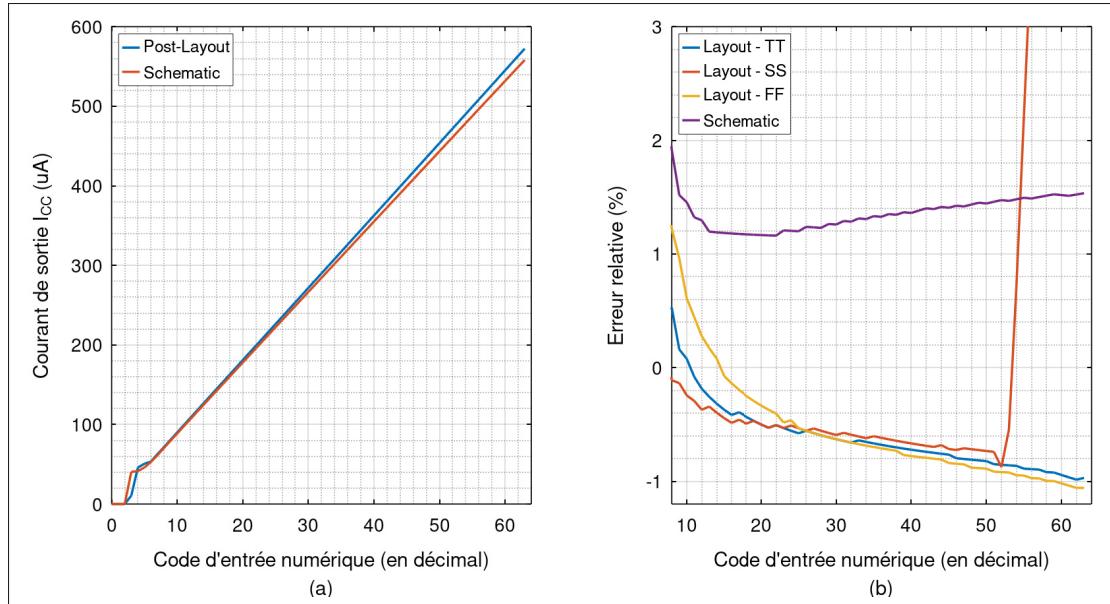


Figure 3.11 Précision de la recopie du courant par rapport au code d’entrée numérique : (a) Variation du courant I_{CC} , (b) Erreur relative

source de courant grâce au signal S9, a été gardé. Un autre avantage de ce circuit est qu’il permet de générer un courant (I_{V-I}) proportionnel à une tension d’entrée (I4) qui simplifie l’analyse DC des circuits qui suivent.

La Figure 3.13 (a) montre le courant de sortie en fonction de I4. Comme le courant de référence, les corners montrent une grande variation. Toutefois, l’entrée I_3 est réglable depuis l’extérieur de la puce permettant d’ajuster la pente pour compenser les variations potentielles après la fabrication, sans que cela n’ait pratiquement aucun impact sur le circuit de la cellule copieuse de courant. La Figure 3.13 (b) montre l’erreur relative entre le *layout* et le *schematic*, qui est significative pour les faibles tensions de I4, et atteignant 1,2 % à 5 V.

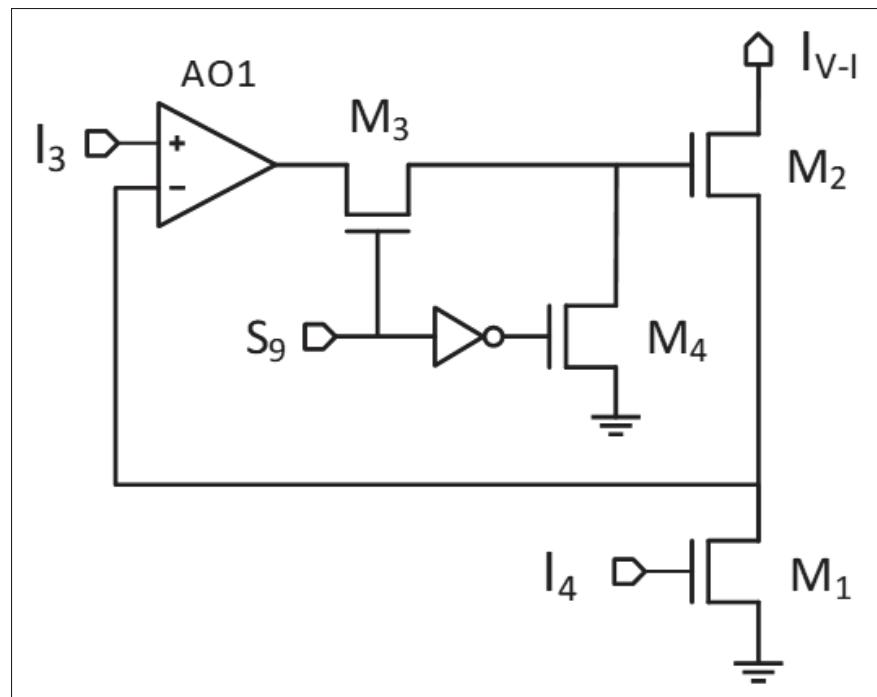
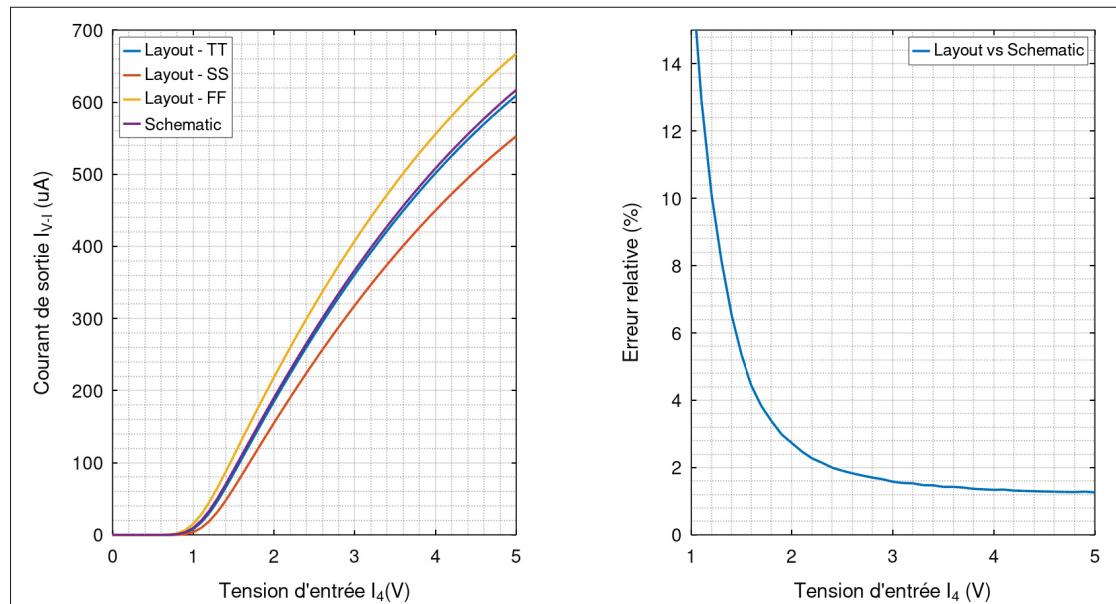


Figure 3.12 Circuit du convertisseur V-I

Figure 3.13 Simulations du convertisseur V-I : (a) Variation du courant I_{VI} , (b) Erreur relative en fonction de la tension d'entrée I_4

3.3.5 Multiplicateur de courant

3.3.5.1 Courant de haute intensité pour l'actionnement du commutateur MEMS

À titre de rappel, le prototype de commutateur MEMS nécessite un courant continu de 38 mA. De plus, nous souhaitons l'actionner avec un courant plus élevé, environ deux fois plus élevé, afin d'augmenter rapidement la température du μ heater. Ainsi, avec un courant maximal de 567 μ A fourni par le CNA, le ratio du multiplicateur doit être de 134 pour atteindre 76 mA. Le doctorant en charge de fabriquer les commutateurs MEMS a développé de nouveaux prototypes dont le courant nominal est supérieur à 100 mA. Dans l'optique de pouvoir également les alimenter, un ratio supérieur a été choisi. En raison des contraintes de conception, notamment le *layout*, le ratio maximum obtenu est de 220, correspondant à un courant maximal en sortie de 125 mA. Étant donné que le ratio est très élevé, il est difficile d'utiliser un seul miroir de courant si nous souhaitons privilégier la précision. Par conséquent, le multiplicateur de courant est composé de deux étages : le premier avec un rapport de 10 (Voir Fig.3.14), et le second avec un rapport de 22 (Voir Fig.3.15). Le second étage possède le rapport le plus élevé, car sa sortie alimente directement le commutateur, ce qui permet d'augmenter l'efficacité énergétique du système.

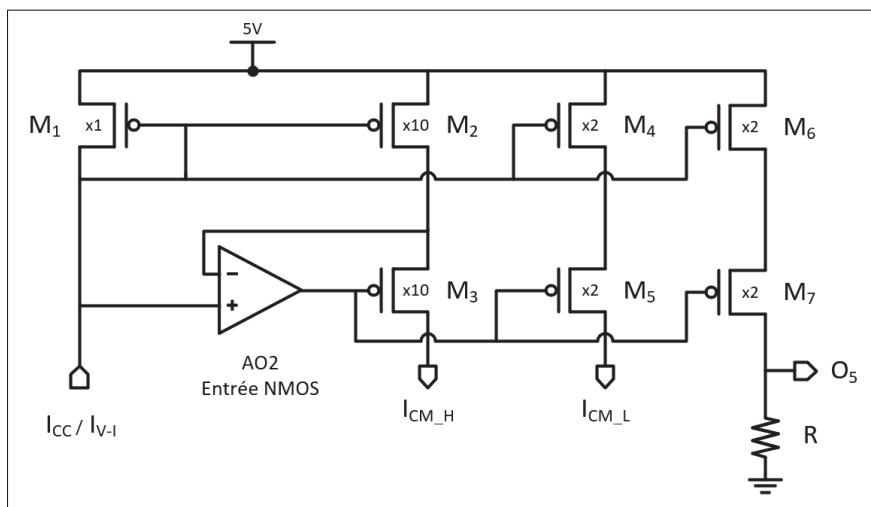


Figure 3.14 Circuit du 1er étage du multiplicateur de courant

Nous avons également expérimenté avec un multiplicateur à quatre étages, mais il offrait une précision inférieure tout en consommant beaucoup plus d'énergie.

Finalement, il restait à choisir l'architecture du miroir de courant. Nous en avons testé plusieurs : cascode, à large amplitude et cascode régulée en sortie. La première configuration offrait une grande précision, mais la taille importante des transistors du dernier étage réduisait la vitesse des miroirs de courant, rendant le système moins efficace pour la modulation PWM de la sortie. L'encombrement était également trop élevé. L'architecture à large amplitude permet de diminuer la taille des transistors par un facteur de 10, mais la précision est faible en raison du courant variable qui complique la polarisation des transistors cascode. Finalement, une topologie cascode régulée en sortie s'est révélée nécessaire pour optimiser l'encombrement des circuits tout en améliorant la précision, la vitesse et l'impédance de sortie, notamment pour la sortie connectée au commutateur MEMS. Des amplificateurs à deux étages ont été utilisés, tel que le premier étage du multiplicateur utilise une entrée différentielle réalisée avec des NMOS. Cela permet d'obtenir une transconductance supérieure à celle d'une paire différentielle PMOS en raison des tensions proches de VDD. Dans la même logique, l'amplificateur utilisé dans le second étage est réalisé avec une paire différentielle PMOS car les tensions sont plus proches du GND.

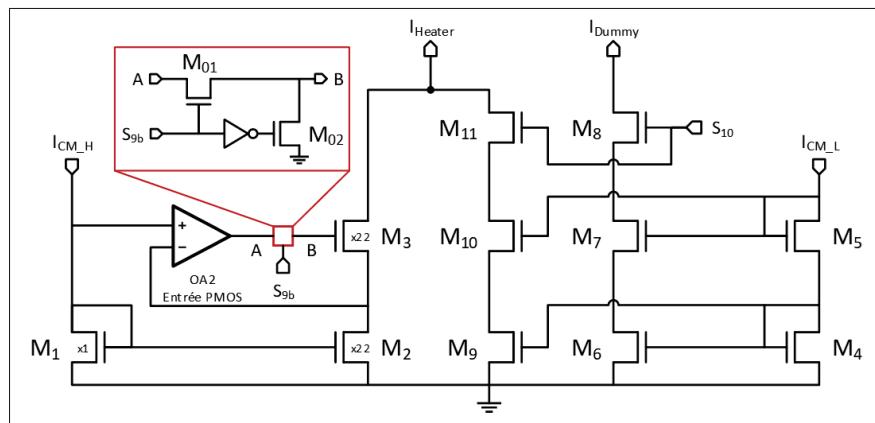


Figure 3.15 Circuit du 2nd étage du multiplicateur de courant

Sur la Figure 3.16 (a), qui montre l'erreur relative de I_{CMH} , nous observons un décalage de 0,15% entre le *layout* et le *schematic*. Le *corner SS* indique une saturation minimale de la

sortie à partir de $520 \mu\text{A}$, sans augmentation de l'erreur relative en raison du décalage positif.

Concernant I_{ACT} , la Figure 3.17 (a) montre que les résultats *post-layout* présentent un écart très important, avec une erreur relative pouvant atteindre 3%. Une simulation n'utilisant pas le *layout* de l'amplificateur AO2 n'a montré aucune différence. La raison de cette variation importante est donc le miroir de courant.

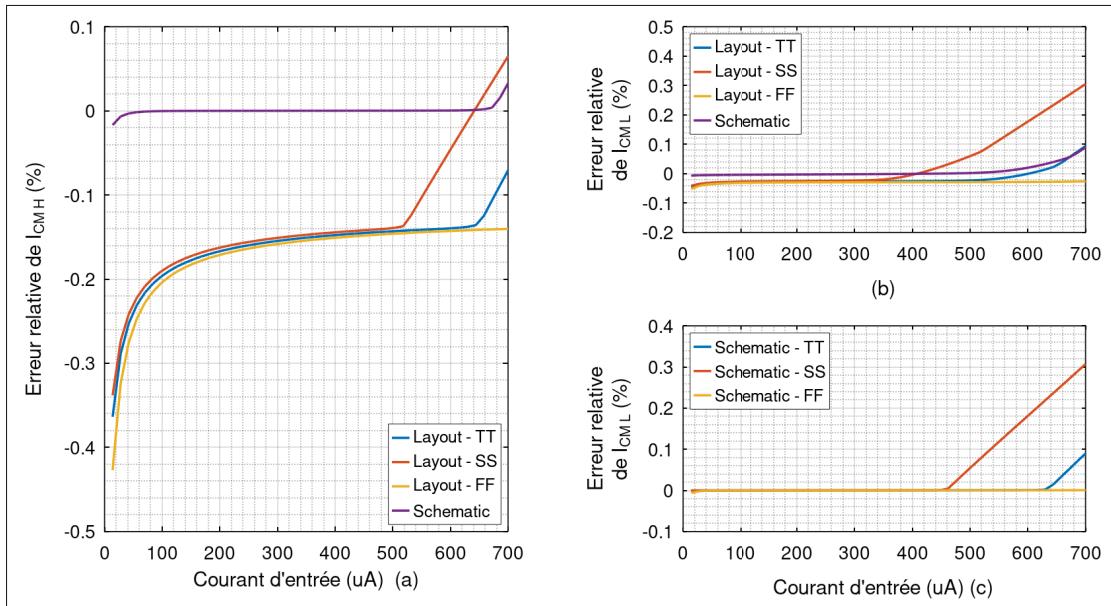


Figure 3.16 Erreur relative du 1er étage du multiplicateur de courant : (a) Courant I_{CMH} , (b) Courant I_{CML} avec réutilisation de l'amplificateur, (c) Courant I_{CML} sans réutilisation de l'amplificateur

3.3.5.2 Courant de faible intensité pour mesurer la température du μ heater

La méthode basée sur les propriétés inhérentes du μ heater, proposée par Han & Meyyappan (2016), nécessite un courant de faible intensité, au moins 100 fois inférieur à celui requis pour actionner le commutateur MEMS. Ainsi, le courant provenant de la cellule copieuse de courant est multiplié par 2, de sorte que le rapport entre I_{ACT} et I_{MEA} soit de 110. Pour alléger quelque peu l'encombrement, la sortie de l'amplificateur du premier étage du multiplicateur de courant est réutilisée pour polariser les transistors cascodes M_5 et M_7 . Les Figures 3.16 (b) et (c) illustrent respectivement l'erreur relative avec et sans réutilisation de l'amplificateur. Nous constatons que la réutilisation de l'amplificateur limite l'impédance de sortie, et donc la précision lorsque le

courant d'entrée est élevé, tel que l'impact reste néanmoins modéré. Dans le deuxième étage du multiplicateur, un miroir de courant cascode est utilisé pour recopier le courant I_{MEA} et alimenter le commutateur MEMS et le commutateur MEMS factice. La Figure 3.17 (b) montre que l'erreur relative *post-layout* est meilleure que celle du *schematic*.

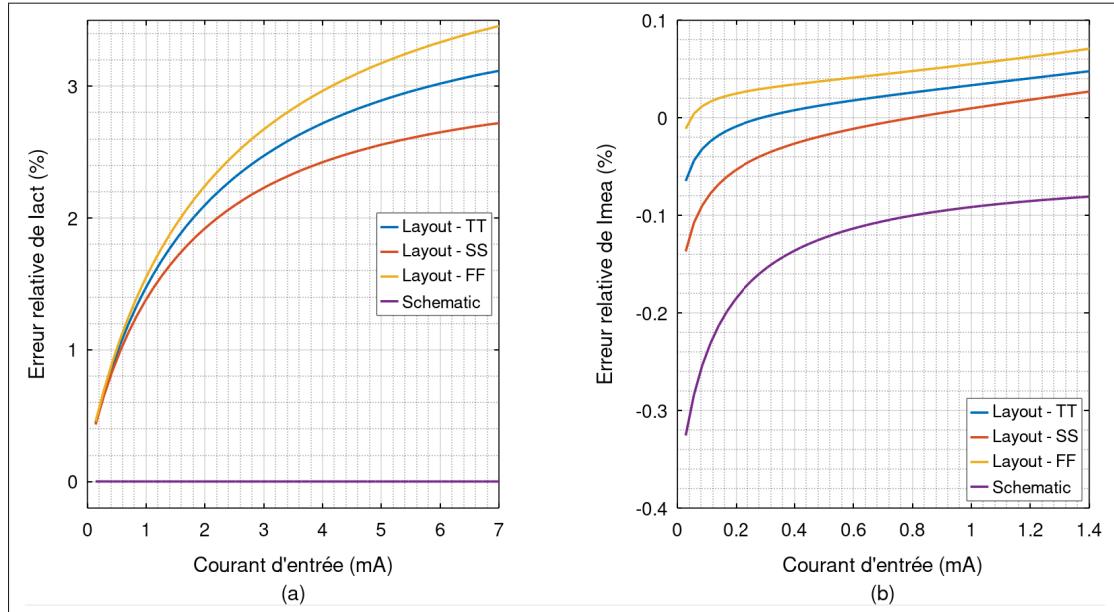


Figure 3.17 Erreur relative du 2nd étage du multiplicateur de courant : (a) Courant I_{ACT} , (b) Courant I_{MEA}

3.3.6 Sortie de courant compatible haute tension

L'objectif principal est d'élargir la plage de tension de sortie en connectant le μ heater à une tension d'alimentation plus élevée de 8 V. Cela assure un courant de forte intensité même si la résistance du μ heater est élevée. En raison des problèmes de *latch-up* mentionnés précédemment, des transistors NMOS compatible haute tension avec une couche NBL sont utilisés pour éviter ces problèmes. De plus, la topologie cascode régulée du miroir de courant réduit la tension minimale de sortie à 1,6 V. Le commutateur permettant d'activer la source de courant I_{ACT} est placé à la grille de M_3 afin de ne pas augmenter la tension minimale de sortie. En revanche, les commutateurs pour actionner la source de courant I_{MEA} peuvent être placés au drain, car la tension minimale n'est pas critique dans ce cas.

3.3.7 Erreurs relatives cumulées des circuits

Les Figures 3.18 et 3.19 montrent les erreurs relatives cumulées des circuits à la sortie. En raison de la disposition en cascade des circuits et du fait que les erreurs relatives restent très inférieures à 1, on peut simplement les additionner. On observe que les erreurs se compensent de sorte que l'erreur totale pour I_{ACT} varie entre 0 et 2,4%. Pour I_{MEA} elle varie entre -1,5 et -0,5%.

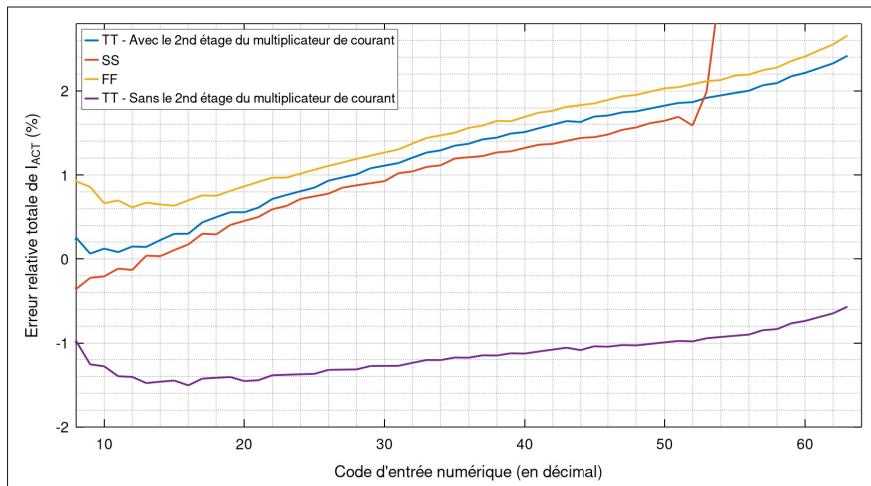


Figure 3.18 Erreurs relatives cumulées des circuits partagés et d'actionnement pour le courant de haute intensité I_{ACT}

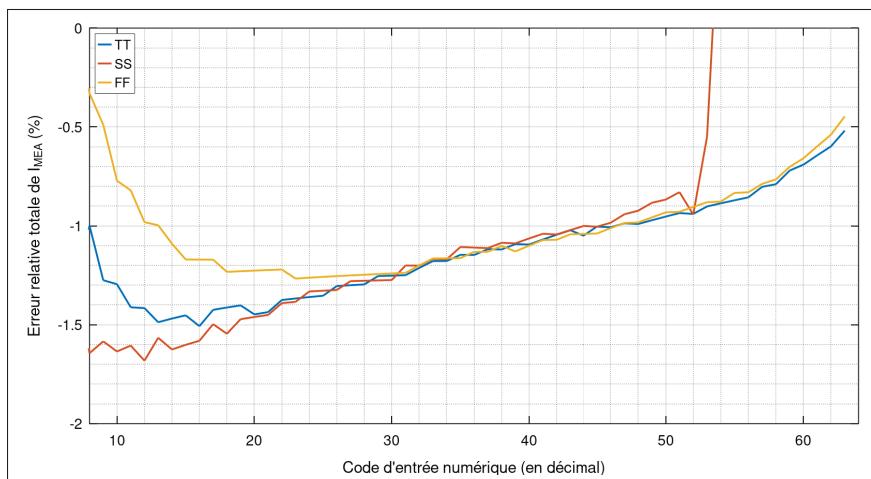


Figure 3.19 Erreurs relatives cumulées des circuits partagés et d'actionnement pour le courant de faible intensité I_{MEA}

3.3.8 Amplificateur d'instrumentation

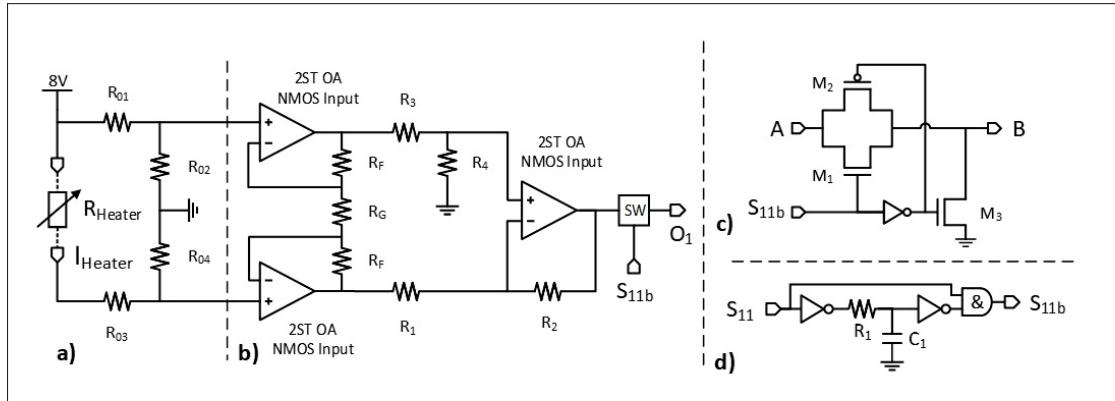


Figure 3.20 Circuit de mesure de la tension du μ heater et du μ heater factice : (a) Diviseur de tension, (b) Amplificateur d'instrumentation, (c) Porte de transmission, (d) Cellule de délai du front montant de S11

Ce circuit est particulièrement adapté à notre configuration, caractérisée par une tension en mode commun proche de VDD, de très faibles tensions à mesurer, ainsi qu'une impédance d'entrée très élevée pour ne pas altérer le courant traversant le μ heater. Une topologie classique à trois amplificateurs à deux étages, illustrée par la Figure 3.20(b) est utilisé, tel que le gain du premier et du deuxième étage sont respectivement de 2 et 60 V/V. En raison des spécificités de la technologie 180 nm BCD, la tension grille-source maximale des transistors est de 5 V, posant donc problème avec notre alimentation de 8 V à l'entrée de l'amplificateur. En conséquence, nous avons placé des diviseurs de tension (Voir Fig.3.20(b)) à l'entrée de l'amplificateur d'instrumentation. Ces derniers divisent la tension en mode commun par 2, tel que le gain global de la configuration est de 60 V/V. L'utilité du gain est de mesurer une tension de sortie dans un intervalle allant de 0 à VDD. Par ailleurs, cette technique permet également de diminuer le CMRR minimum requit par l'amplificateur pour rejeter la tension en mode commun. En utilisant un ratio de 2, le CMRR minimum est diminué de 6 dB. En contrepartie, le diviseur de tension augmente le courant dans le μ heater selon l'équation suivante :

$$\frac{VDD}{R_{01/3} + R_{02/4}} = \frac{8V}{240 \text{ } k\Omega} = 33 \text{ } \mu A \quad (3.3)$$

Étant donné que les μ heater du commutateur actionnable et du commutateur factice utilisent le même amplificateur d'instrumentation et le même diviseur de tension pour mesurer leur tension, la variation du courant est identique et n'affecte pas la mesure de la température du μ heater. Cependant, lors de l'utilisation d'un courant de haute intensité, le courant est additionné, et en considérant la valeur minimale de 11 mA, un courant de 33 μ A entraîne une erreur relative de 0,3 %. Pour réduire cette erreur, il faudrait augmenter les résistances R_{01} à R_{04} . Toutefois, ces résistances, qui doivent être compatibles avec des hautes tensions, ont un encombrement très important. Ainsi, la valeur de 120 $k\Omega$ est le maximum qui a pu être atteint.

Puisque la mesure est réalisée uniquement quand le courant de faible intensité est utilisé, un commutateur dépendant du signal S11 est placé à la sortie (Voir Fig.3.20(c)). Pour éviter la saturation de la sortie lorsque la tension se rapproche de 5 V, le commutateur est une porte de transmission (NMOS + PMOS). Par ailleurs, les diviseurs de tension entraînent un temps de montée plus long, ainsi, lors du passage du courant de haute à faible intensité, la sortie de l'amplificateur passe de 5 V à la valeur mesurée avec un certain délai. Dans notre configuration, ce temps est légèrement inférieur à 1 μ s. Lorsqu'un filtre RC est connecté en sortie, cela crée des ondulations, ou *ripple* en anglais. Afin de résoudre ce problème, la Figure 3.20(d) montre un circuit qui retarde uniquement le front montant de 1 μ s. Une autre solution aurait été de placer deux commutateurs (compatibles hautes tensions) à l'entrée des diviseurs de tension. Cependant, l'un des problèmes de l'amplificateur d'instrumentation est l'addition des *offset* des amplificateurs. Par conséquent, un commutateur reste nécessaire à la sortie.

La Figure 3.21(a) montre l'évolution de la tension de sortie en fonction de la tension d'entrée. Puisque la sortie possède une tension minimale de 1,6 V, la tension maximale à mesurer est exprimée par l'équation suivante :

$$\frac{V_{DD} - V_{min}}{I_{act}/I_{mea}} = \frac{8 - 1,6}{110} = 58 \text{ mV} \quad (3.4)$$

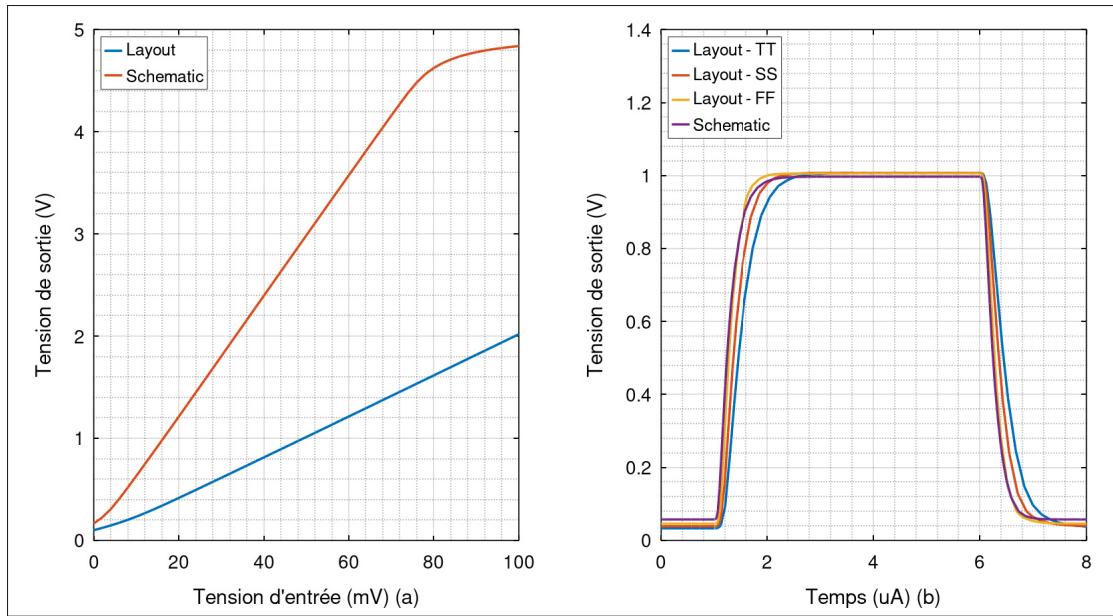


Figure 3.21 Simulations de l'amplificateur d'instrumentation : (a) Variation des tensions O1 et O2 en fonction de la tension du μ heater, (b) Analyse transitoire

Finalement, les résultats des simulations *post-layout* montrent que le gain de l'amplificateur est de 20 V/V. Bien que nous pourrions attribuer cette erreur aux amplificateurs, en réalité, le problème provient du *testbench* ou l'outil Calibre, car les résultats de la Figure 3.25 montreront des résultats plus en accord avec ceux du *schematic*. Enfin, la Figure 3.21(b) montre la tension par rapport à une impulsion en entrée.

3.3.9 Comparateur

Ce circuit, illustré par la Figure 3.22, adopte une topologie de haute vitesse pour mesurer efficacement le temps de commutation du commutateur MEMS. Il intègre également une fonction d'hystérésis pour éviter les changements d'état rapides (on/off) causés par le bruit du signal d'entrée. Les tensions de seuil des boucles sont de 15 ± 150 mV comme le montre la Figure 3.23 (a). Le gain du comparateur est de 38dB, correspondant à un ΔV de 60 mV pour passer de 0 à 5 V et inversement. Cette valeur est relativement basse, car avec cette topologie, on s'attend généralement à atteindre un gain de 60-70 dB. La Figure 3.23 (b) montre l'analyse

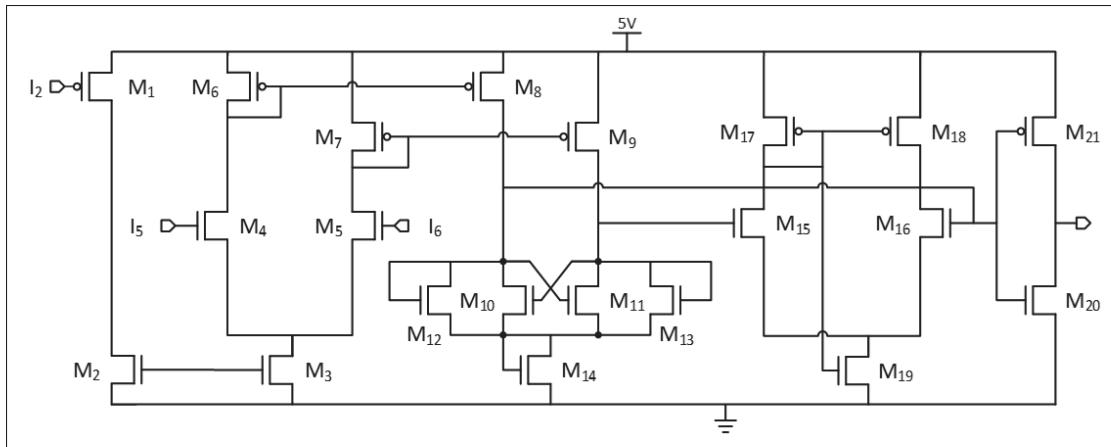


Figure 3.22 Circuit du comparateur haute vitesse pour la détection de l'état du commutateur

transitoire avec un signal d'entrée triangulaire. Nous observons que la transition de 0 à 5 V se produit en quelques centaines de nanosecondes. Cependant, si le signal d'entrée est trop rapide, les tensions de seuil ne sont pas respectées. Une rampe de 50 kV/s répond à ces exigences, sauf lorsque le signal de référence I_6 est de 0,5 V. Dans ce cas, la rampe doit être d'environ 1 kV/s.

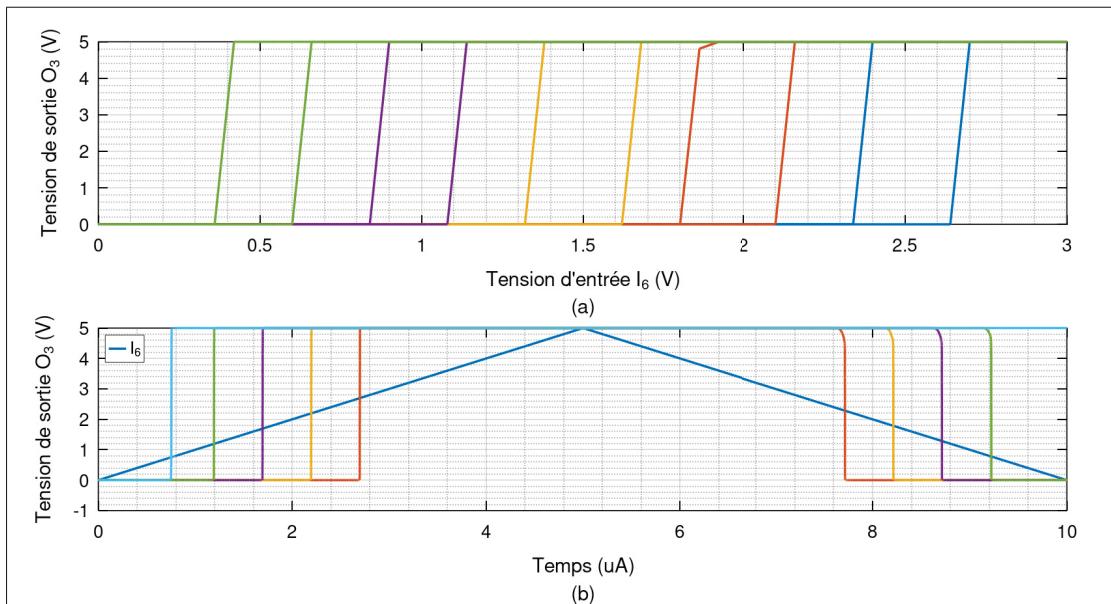


Figure 3.23 Variation de la tension de sortie O_3 pour différentes valeurs de I_5 : (a) Analyse DC des boucles d'hystérésis, (b) Analyse transitoire

3.4 Simulations et analyse complète de la puce

Cette section vise à examiner le fonctionnement des circuits de la puce lorsqu'ils sont tous interconnectés, contrairement aux analyses de la section précédente. Nous nous concentrerons sur l'aspect fonctionnel, c'est-à-dire l'utilisation du circuit dans le but d'actionner le prototype de commutateur MEMS. Étant donné que l'un des avantages du circuit est sa flexibilité, nous effectuerons des simulations pour divers courants de sortie. Également, des analyses de Monte-Carlo seront réalisées pour fournir une évaluation probabiliste. Les résultats obtenus seront intéressants à comparer avec ceux expérimentaux présentés dans l'ANNEXE VII.

3.4.1 Présentation du schéma de haut niveau

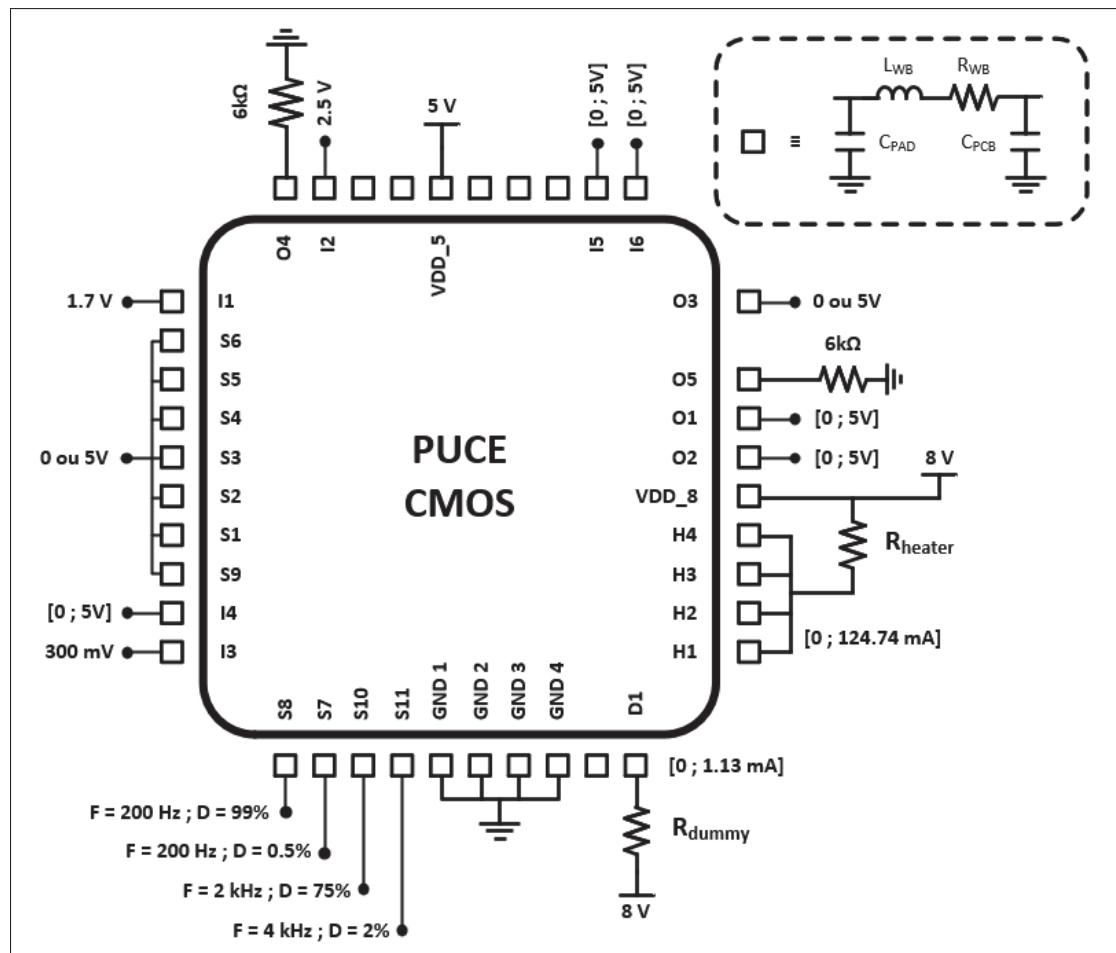


Figure 3.24 Illustration du schéma électrique de plus haut niveau

La Figure 3.24 montre la puce CMOS et ses différentes E/S. Les entrées numériques sont indiquées par la lettre S et les entrées analogiques par la lettre I. Par ailleurs, la puce est placée dans un *package* dont les différentes entrées/sorties sont reliées avec celles de la puce par *wire bonding*. Ainsi, pour simuler un fonctionnement se rapprochant de la réalité, des inductances ($L_{WB} = 1\text{nH}$), des résistances ($R_{WB} = 0,45\Omega/\text{cm}$) et des condensateurs parasites ($C_{PAD} = 80\text{fF}$ et $C_{PCB} = 0,5\text{ pF}$) sont ajoutés. Également, des condensateurs de découplage de $0,1\text{ }\mu\text{F}$ sont ajoutés. Ils réduisent le bruit de la tension d'alimentation et agissent comme des réservoirs d'énergie, ce qui permet d'obtenir une tension d'alimentation plus stable lors de commutations rapides dans le circuit. Notamment avec les inductances qui créent des pics de courant plus importants.

3.4.2 Simulations post-layout

En globalité, les résultats obtenus sont très similaires voire identiques à l'étude individuelle de chaque circuit. Toutefois, certains circuits expriment des différences notables comme l'amplificateur d'instrumentation. La Figure 3.25 montre un décalage entre O_1 et O_2 au niveau de l'*offset*, mais aussi au niveau du gain (respectivement $58,4\text{ V/V}$ et $58,95\text{ V/V}$) alors que les courants traversant le μ heater et le μ heater factice sont identiques. En moyenne cette écart est de 100 mV .

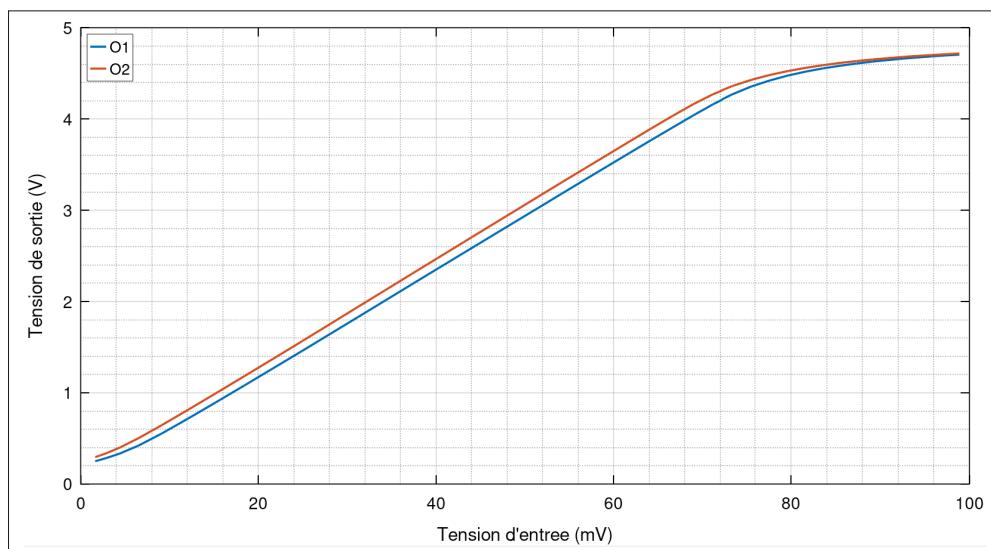


Figure 3.25 Décalage entre les sorties O1 et O2

3.4.3 Résultats de simulation lorsque le heater est connecté

Pour fermer le commutateur avec une force de contact élevée, le courant nominal requis est de 37.2 mA. Si le signal S10 à une modulation PWM avec un rapport cyclique de 75%, le courant doit être de 42.95 mA. En utilisant une double impulsion de 2 fois le courant nominal, alors cela équivaut à un courant de 74.4 mA. Le Tableau 3.2 présente les résultats *post-layout* ainsi que l'analyse statistique des sorties d'intérêt de la puce CMOS, avec un nombre d'échantillons de 30.

Tableau 3.2 Analyse de Monte Carlo pour l'actionnement du commutateur

N = 19	I_{CNA} (μ A)	I_{CC} (μ A)	I_{ACT} (mA)	I_{MEA} (μ A)	O1/2 (mV)
Idéale	171	171	37,62	342	616
Post-Layout	172,1	170,5	36,65	359,9	593
Valeur moyenne μ	171,1	169,6	36,65	359,8	593,3
Écart type σ	7,16	7,1	1,52	14,58	24,72
N = 22	I_{CNA} (μ A)	I_{CC} (μ A)	I_{ACT} (mA)	I_{MEA} (μ A)	O1/2 (mV)
Idéale	198	198	43,560	396	0,713
Post-Layout	199,1	197,6	42,42	413,9	679,5
Valeur moyenne μ	198,7	197,18	42,55	415,3	681
Écart type σ	8,52	8,48	1,81	17,45	29,11
N = 38	I_{CNA} (μ A)	I_{CC} (μ A)	I_{ACT} (mA)	I_{MEA} (μ A)	O1/2 (V)
Idéale	342	342	75,24	684	1,23
Post-Layout	342,4	341,4	73,27	700,1	1,14
Valeur moyenne μ	341,6	340,6	73,12	714,5	1,18
Écart type σ	14,62	14,66	3,12	30,1	0,050

3.4.4 Réponse thermique du μ heater avec un modèle du premier ordre

Deux méthodes de représentation existent pour décrire un système thermique, le modèle de Foster et celui de Cauer. Le premier est souvent plus simple et plus axé sur le comportement entrée-sortie, tandis que le deuxième fournit une représentation plus détaillée des interactions physiques au sein d'un système thermique. Le choix entre ces deux modèles dépend des exigences spécifiques de l'analyse et du système modélisé. Toutefois, pour un modèle du 1^{er} ordre, les deux représentations sont équivalentes. L'équation 3.5 représente le flux de chaleur Q_h à travers le μ heater, tel que T_h est la température, R_{th} la résistance thermique, C_{th} capacité thermique,

R_h la résistance électrique et I_h le courant constant du μ heater ainsi que T_{amb} la température ambiante.

$$Q_h = \frac{T_h - T_{amb}}{R_{th}} + C_{th} * \frac{\partial(T_h - T_{amb})}{\partial t} = R_h * I_h^2 = R_{amb} * (1 + \alpha(T_h - T_{amb})) * I_h^2 \quad (3.5)$$

Pour mettre en place ce modèle, le logiciel Matlab est utilisé, tel que le code peut être consulté à l'ANNEXE V. La température du μ heater peut être calculée de différente manière. Premièrement en résolvant l'équation 3.5 qui est une équation différentielle du 1^{er} ordre et dont la solution générale est donnée par l'équation 3.6 telle que $f(x_0) = y_0$ représente les conditions initiales,

$$f'(x) - m * f(x) = p \quad \Rightarrow \quad f(x) = (y_0 + \frac{p}{m}) * e^{-mx} - \frac{p}{m} \quad (3.6)$$

L'équation 3.7 montre la solution de l'équation 3.5, tel que la condition initiale est $f(t=0) = 0$.

$$T_h(t) - T_{amb} = \frac{p}{m} (e^{m*t} - 1) = \frac{R_{th} R_{amb} I_h^2}{\alpha * R_{th} R_{amb} I_h^2 - 1} (e^{\frac{(\alpha * R_{th} R_{amb} I_h^2 - 1)}{R_{th} C_{th}} * t} - 1) \quad (3.7)$$

$$m = \frac{\alpha * R_{th} R_{amb} I_h^2 - 1}{R_{th} * C_{th}} \quad p = \frac{R_{amb} * I_h^2}{C_{th}} \quad (3.8)$$

Le problème avec notre prototype est que le coefficient α n'est pas constant et dépend de la température du μ heater (Voir Fig.3.26). Cependant, si l'on exprime α en fonction de T_h , l'équation différentielle n'est plus du 1^{er} ordre. Ainsi, pour calculer T_h , en tenant compte de l'évolution de la résistance électrique du μ heater, nous procérons de manière itérative, c'est-à-dire en calculant ΔT_h en fonction de Δt , Plus ce dernier est petit, plus la précision sera grande, car la nouvelle valeur de R_h est déterminée à chaque itération. Grâce aux données du prototype et aux fonctions "polyfit" et "polyval" de Matlab, les données sont représentées sous

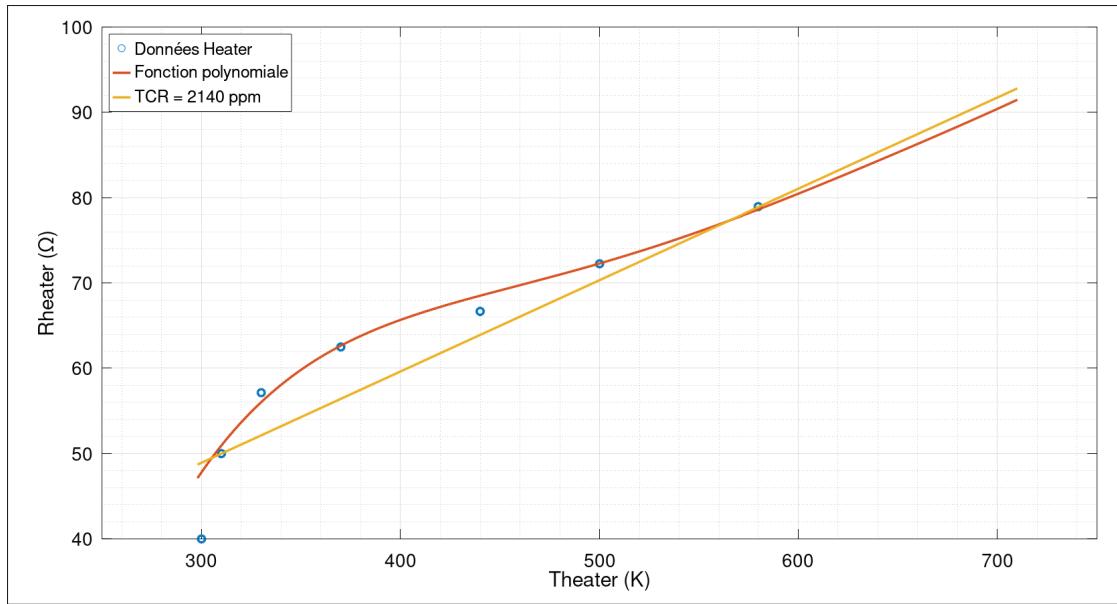


Figure 3.26 Modélisation de la variation de la résistance électrique du μ heater en fonction de la température à partir des données expérimentales

forme d'une fonction polynomiale d'ordre 3 (Voir Fig.3.26), permettant de trouver la valeur de R_h pour n'importe quelle température. Par ailleurs, cette nouvelle méthode permet également de modéliser le comportement lorsque l'actionnement est à tension constante, ce qui ne permettait pas de retrouver la forme d'une équation différentielle.

$$\Delta T_h = \frac{1}{C_{th}} * (R_h * I_h^2 - \frac{T_h - T_{amb}}{R_{th}}) * \Delta t + T_{amb} \quad (3.9)$$

D'après les données du μ heater, pour obtenir la température souhaitée de 590K, il faut une puissance électrique P_{elec} de 111 mW (37.2mA - 3V). La valeur de R_{th} du modèle est donc égale à 2629 K/W (Voir 3.10). Par ailleurs, le temps de montée du signal du commutateur μ heater MEMS est de 35ms. En supposant que les caractéristiques temporelles à la sortie du commutateur sont identiques à celles du μ heater, alors la constante de temps thermique τ_{th} est égale à 23ms, puisque le temps de montée est de 35ms correspondant à $1,5\tau_{th}$. Toutefois, ce calcul ne tient pas compte que l'actionnement est réalisé à tension constante et du changement

de R_h . Après quelques essais et erreurs avec notre modèle et un modèle idéal, la constante de temps trouvée est de 35ms. Enfin, C_{th} est égal à $13,3 \mu\text{J/K}$ et peut être calculée à partir des deux valeurs citées selon la relation caractéristique d'un circuit RC.

$$R_{th} = \frac{T_h - T_{amb}}{P_{elec}} = \frac{590 - 298,15}{0,111} = 2629 \text{ K/W} \quad (3.10)$$

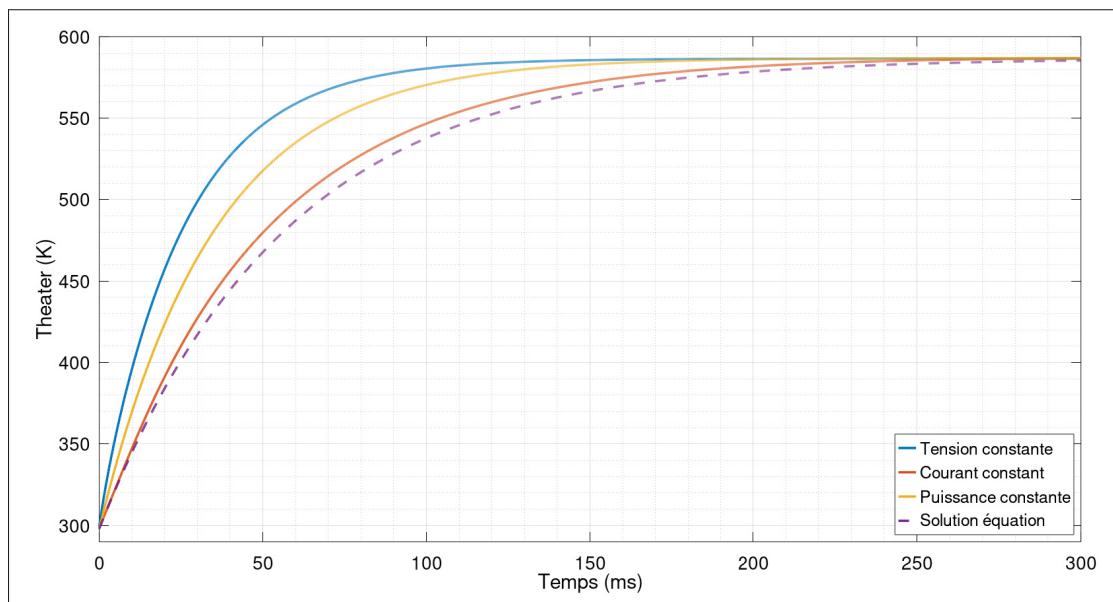


Figure 3.27 Réponse thermique du μ heater avec un modèle thermique du 1^{er} ordre par méthode itérative

Finalement, la Figure 3.27 montre que la réponse thermique du μ heater avec une alimentation à courant constant est effectivement plus lente qu'avec une tension constante. De plus, la solution de l'équation différentielle, qui ne tient pas compte de l'évolution du TCR et qui est réalisée pour une alimentation à courant constant est montrée également.

La Figure 3.28 montre les résultats du modèle avec les données *post-layout* issues de Cadence, résumées dans le Tableau 1.2. La Figure 3.28(a) indique que le temps nécessaire pour atteindre la température souhaitée peut être considérablement réduit en appliquant le double du courant nominal pendant une courte période. En raison de la résolution de 2 mA et des erreurs de précision pour le courant I_{ACT} , la température finale du μ heater est de 568 K au lieu de 590 K.

On observe également qu'avec la modulation PWM, la même température est atteinte, tandis que l'ondulation de la température reste faible grâce à la fréquence élevée du signal S10.

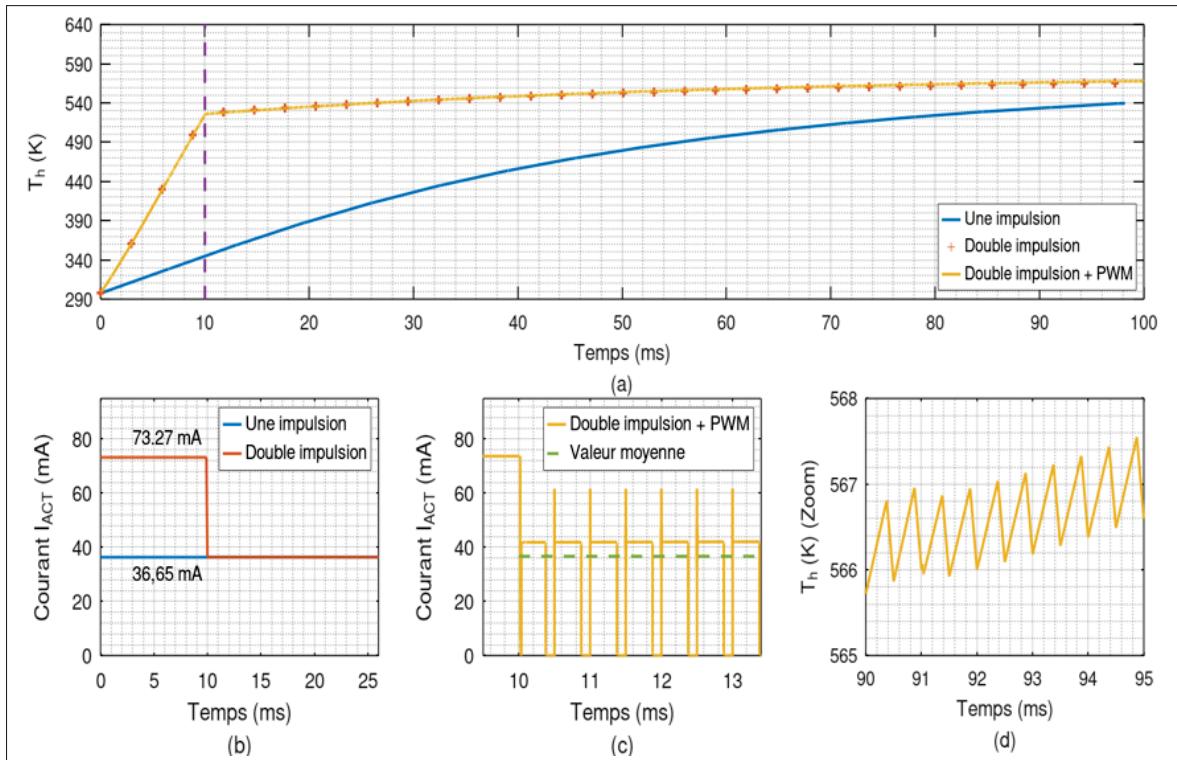


Figure 3.28 (a) Réponse thermique du μ heater avec différents courants d'actionnement, (b) Courant continu avec/sans double impulsion, (c) Courant PWM avec un rapport cyclique de 75 %, (d) Ondulation de la température du μ heater.

3.5 Présentation du *layout* de la puce

Comme le montre la Figure 3.29, le *layout* de la puce est séparé en deux parties majeures, un anneau externe et un noyau contenant tous les circuits intégrés de la puce. Concernant ces derniers, nous ne nous attarderons pas sur les détails de chacun, mais nous expliquerons plutôt leur placement et les choix des techniques utilisées. Le *layout* de chaque circuit est néanmoins accessible en ANNEXE VI. Par ailleurs, l'entreprise CMC-Microsystems nous a accordé pour la puce CMOS une surface de $2 \text{ mm} \times 2 \text{ mm}$. Au final, 40 puces furent produites à l'issue de la fabrication et 10 ont été mise en boîtier pour les tests expérimentaux.

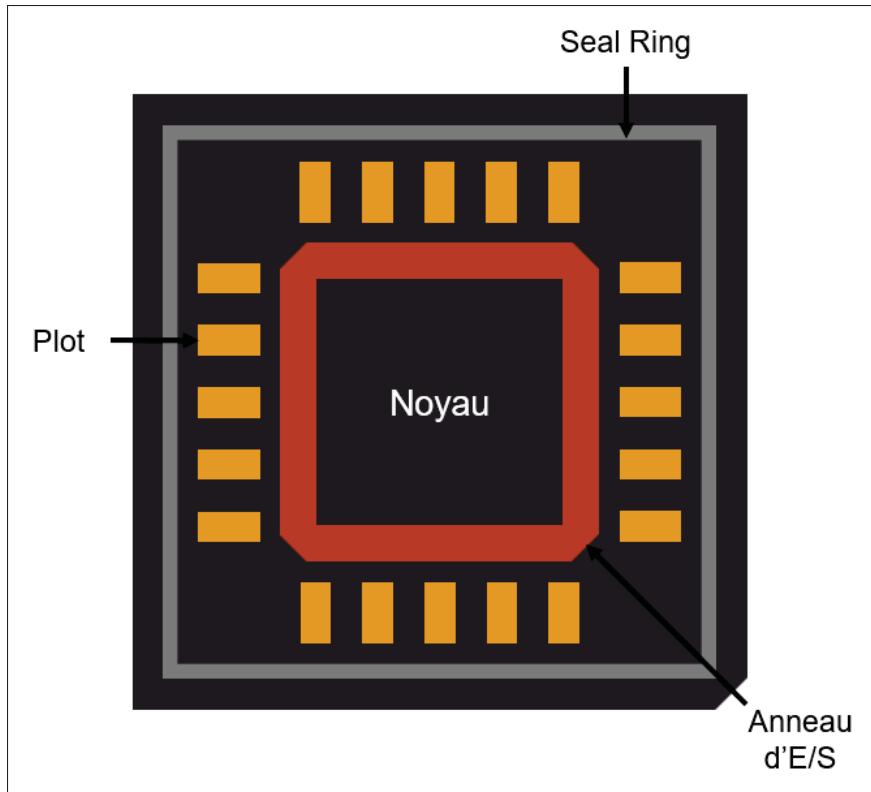


Figure 3.29 Anneau externe de la puce CMOS

3.5.1 Anneau externe de la puce

Il se compose de 3 entités :

- L'anneau des entrées/sorties (E/S) : Il sert à garantir une communication fiable entre les circuits de la puce et les systèmes externes. Il remplit également des fonctions essentielles telles que la gestion des différents domaines de tension, la distribution uniforme de l'énergie et la protection contre les décharges électrostatiques (ESD). Chaque technologie met à disposition des composants spécifiques pour le réaliser. Cependant, la technologie que nous employons ne comprend pas de composants capables de transmettre des signaux analogiques, ce qui pose un problème pour le contrôle de nos circuits. Finalement, nous avons décidé de concevoir notre propre anneau ainsi que les circuits de protection nécessaires.

- Les plots ou pads : Ce sont des surfaces métalliques permettant de réaliser la connexion des différents E/S de la puce à ceux du boîtier par un processus de *wire bonding*. Ce processus consiste à relier les plots à l'aide de fils en or très fins, peu résistifs, et capables de supporter un courant maximal de 500 mA.
- Le seal ring : Il sert à protéger les zones actives de la puce des facteurs environnementaux et des contraintes mécaniques pendant la fabrication, l'emballage et/ou la manipulation. Il fait 15 μm d'épaisseur, tel qu'un espacement minimum de 5 μm avec les plots est requis.

3.5.1.1 Protection contre les décharges électrostatiques

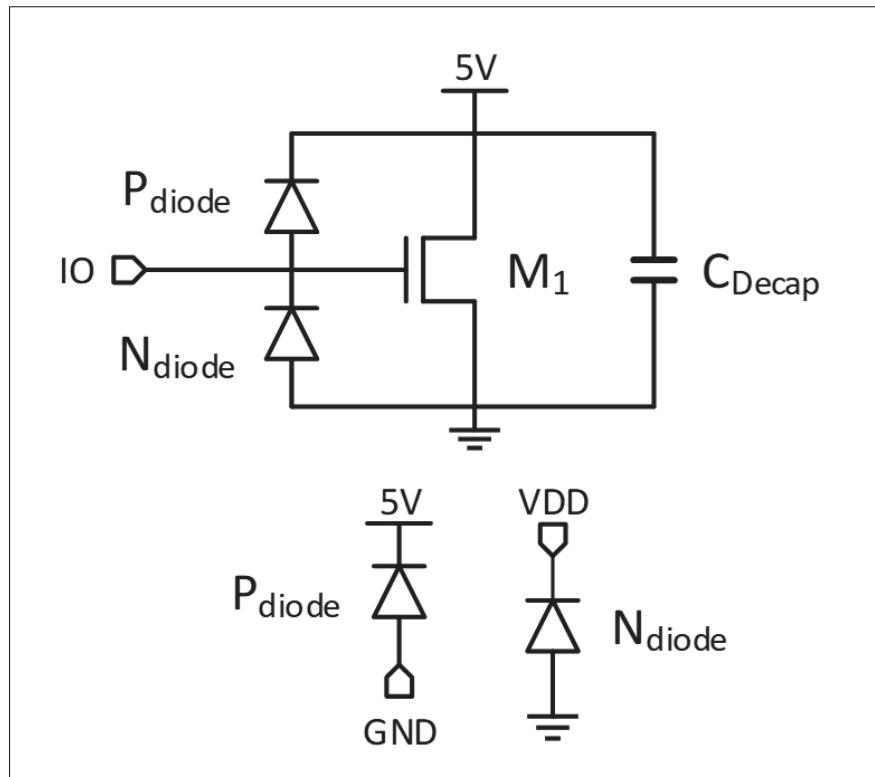


Figure 3.30 Circuit de protection contre les ESD

Comme le montre la Figure 3.30, les protections sont des diodes de type P et N connectées respectivement à VDD et à GND. Si la tension du plot dépasse $V_{DD} + V_{T,Diode}$, tel que $V_{T,Diode}$ est la tension de seuil de conduction des diodes, alors les diodes de type P se mettent en

conduction directe. Les charges électriques sont ainsi évacuées vers VDD plutôt que vers le circuit intégré. Le même phénomène se produit lorsque la tension du plot descend en dessous de $GND - V_{T,Diode}$. Ces protections sont d'autant plus cruciales lorsque le plot est connecté à la grille d'un MOSFET. En effet, après la fabrication, des charges peuvent s'accumuler sur la grille du transistor. Lors de la mise sous tension de la puce, elles sont bloquées, créant des tensions supérieures aux valeurs maximales tolérées, endommageant et rendant inutilisable le transistor.

3.5.1.2 Nombre maximum d'entrées/sorties

La taille des plots varie en fonction des capacités de la machine réalisant le *wire bonding*. Dans notre cas, l'ÉTS utilise la machine M17S de l'entreprise F & K DELVOTEC, dont les spécifications sont résumées à la Figure 3.31. Bien qu'elle n'ait finalement pas été utilisée, ce choix n'était pas initialement prévu.

	Minimum	If needed	Recommended	Safe
X	50	75	100	100
Y	50	75	100	150
Pitch	75	100	150	150

Figure 3.31 Taille et espace des plots selon les spécifications de la machine de *wire bonding* M17S

Nous avons opté pour des plots d'une dimension de $100 \mu\text{m} \times 150 \mu\text{m}$ ($X_{plot} \times Y_{plot}$) avec un espace, ou *pitch* en anglais, de $150 \mu\text{m}$. Selon l'équation 3.11, tel que Y_{anneau} est la hauteur

de l'anneau des E/S et Y_{seal} est la hauteur du *seal ring*, le nombre maximal de plots par côté est de 10, soit au total 40.

$$Nb_{plot} = \frac{Y_{puce}/2 - Y_{seal} - Y_{anneau}}{pitch} = \frac{1000 - 25 - 40 - 150}{150} = 10.45 \quad (3.11)$$

3.5.1.3 Nombre de plots requis par les circuits

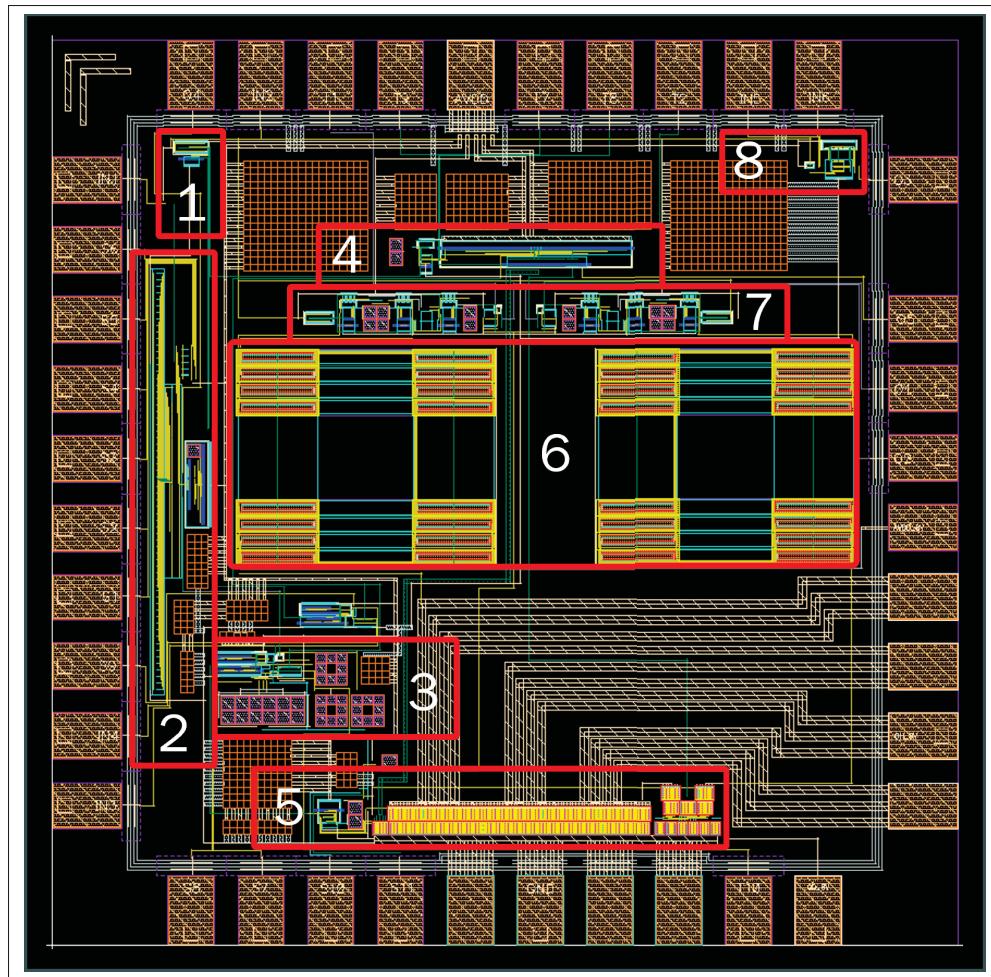
En se référant au schéma fonctionnel du circuit présenté au début du chapitre (Voir Fig.3.3), le total des E/S est de 24. En ajoutant les deux alimentations et le GND, ce nombre monte à 27. Par ailleurs, puisque le courant de sortie maximale est de 125 mA, il est crucial de vérifier que les plots peuvent supporter cette intensité. Cependant, les fiches techniques à notre disposition ne le mentionnent pas, mais en général, les technologies indiquent des valeurs comprises entre 10 et 50 mA. Par conséquent, nous avons opté pour quatre plots au lieu d'un seul, permettant ainsi un courant maximal de 30 mA par plot. Il est également important de faire de même pour le GND. Cela porte donc le nombre total de plots à 33, laissant ainsi 7 plots disponibles pour des points de test pour les circuits de la puce.

3.5.2 Layout des circuits intégrés

Le *layout* de la puce CMOS est présenté à la Figure 3.32 telle que le Tableau 3.3 identifie le numéro associé à chaque circuit entouré en rouge. Pour avoir un ordre d'idée, l'anneau externe et les circuits représentent respectivement 38.5 % et 25 % de l'espace total.

3.5.2.1 Allocation des différentes couches métalliques

Pour rappel, les spécifications de la technologie indiquent la présence de six couches métalliques. Selon les conventions, la couche M1 est réservée aux connexions de base entre les composants très proches, en raison de sa résistivité plus élevée. Pour le routage entre les blocs plus éloignés, nous utilisons M2 et M3, respectivement pour les traces horizontales et les traces verticales.

Figure 3.32 *Layout de la puce CMOS*Tableau 3.3 Nomenclature des circuits sur le *layout* de la puce

Numéro	Circuit	Numéro	Circuit
1	Courant de référence	5	Multiplicateur de courant - 2ème étage
2	CNA	6	Diviseur de tension
3	Cellule copieuse de courant	7	Amplificateur d'instrumentation
4	Multiplicateur de courant - 1er étage	8	Comparateur

En ce qui concerne les couches M4 et M5, elles sont habituellement destinées au routage des signaux critiques ou à la distribution de VDD et GND à travers la puce. Dans notre configuration, nous n'utilisons pas la couche M4, et la couche M5 est dédiée au routage de VDD et GND dans l'anneau d'E/S. Enfin, la couche supérieure M6 est principalement utilisée pour la distribution de puissance en raison de sa faible résistivité et de sa capacité à supporter une densité de courant élevée. Nous l'utilisons principalement pour distribuer VDD et GND dans les circuits, et surtout pour le routage de la sortie de courant de forte intensité.

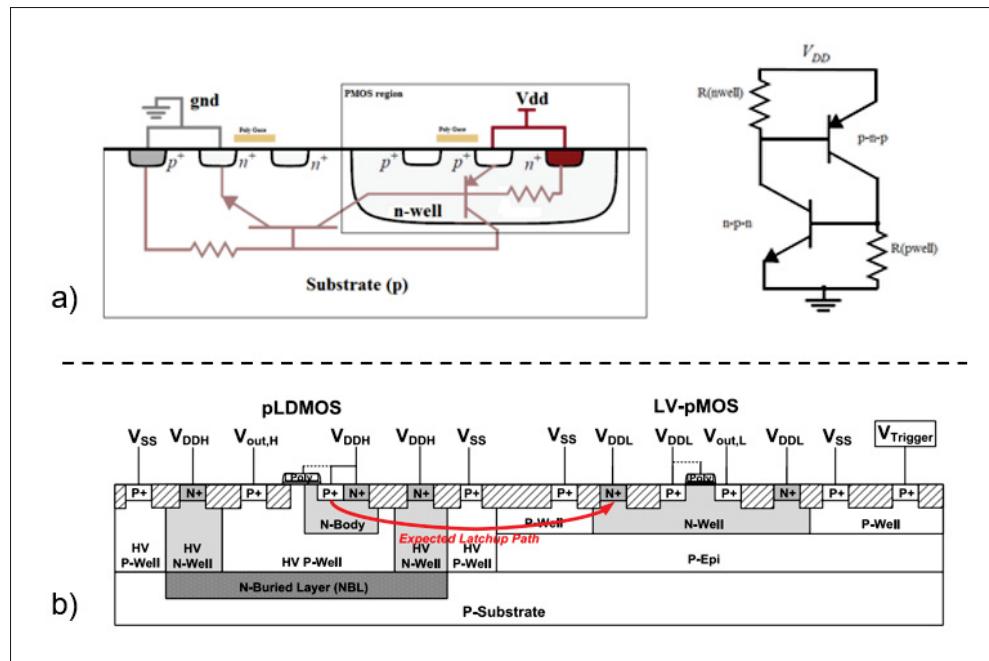


Figure 3.33 Vue en coupe de transistor : (a) Circuits parasites des transistors NMOS-PMOS, (b) Chemin *latch-up* susceptible dans une configuration entre des transistors HV et LV
Tirées respectivement de Wikipédia et (Dai & Ker, 2017, p. 3520)

3.5.2.2 Isolation entre les composants de basse et de haute tension

L'effet *latch-up* dans les circuits CMOS est un problème non désiré résultant des structures parasites présentes dans les différents composants. Il représente la formation d'un chemin de très faible impédance, soit un court-circuit, entre la tension d'alimentation et la masse, ou entre différentes tensions d'alimentation dans le cas des technologies BCD. La Figure 3.33 (a) montre

la vue en coupe d'un transistor NMOS et PMOS et le circuit parasite équivalent responsable du *latch-up*. La rétroaction positive des transistors bipolaires amplifie le courant les traversant jusqu'à conduire à un dysfonctionnement complet du circuit en provoquant au passage des dommages irréversibles à certains composants. Ce courant est souvent issu de pics de tension lors du démarrage du circuit ou en raison des décharges électrostatiques.

Pour prévenir cet effet, Hastings (2006) propose dans son livre plusieurs solutions telles que l'espacement des composants, l'utilisation de *guard-ring* et surtout l'intégration d'une couche isolante, le *N buried layer* (NBL) (Voir Fig.3.33 (b)). Cette couche est particulièrement recommandée pour les composants HV, mais il est souvent conseillé de l'utiliser pour les composants LV également afin de briser complètement la rétroaction positive des transistors bipolaires parasites. Finalement, la technologie BCD utilisée dispose d'une bibliothèque de composants spécialement adaptés.

3.5.2.3 Techniques de conception spécifiques pour les circuits intégrés analogiques

Le *layout* de circuits intégrés analogiques requiert un savoir-faire spécifique pour relever les défis en matière de fiabilité, de performance et de densité d'intégration, tout en étant soumis à de nombreux compromis. Lienig & Scheible (2021) ont consacré un chapitre entier aux mécanismes d'erreur et aux techniques à appliquer. La Figure 3.34 résume ces diverses techniques classées selon le niveau de précision à obtenir.

3.5.2.4 Vue d'ensemble des techniques utilisées

La Figure 3.35, illustrant le *layout* d'un amplificateur opérationnel à deux étages, permet de montrer l'ensemble des techniques employées pour minimiser les variations entre les transistors à apparier. Tout d'abord, les transistors sont orientés et dimensionnés de manière identique, afin que respectivement, la mobilité des charges et le ratio W/L soient affectés de façon homogène pour chacun. Ils sont aussi divisés en un nombre pair de doigts pour partager la même source dans le but de minimiser les distances. Cela permet aussi de réduire la résistance de la grille,

Table 6.2 Summary of matching concepts (T = transistor in general, M = MOS-FET, R = resistor, C = capacitor)

	Devices	Effect/Explanation
<i>(a) Matching for normal requirements</i>		
Same device type	All	Prerequisite for matching!
Same size and shape (splitting in identical basic elements)	All	Internal device fringe effects (Sect. 6.6.1)
Minimum distance	All	Unknown gradients (Sect. 6.6.2)
Same orientation	R, T	Alignment tolerances, carrier mobility (Sect. 6.6.5)
Same ratio of area to perimeter as an alternative to splitting	C	Internal device fringe effects (Sect. 6.6.1)
<i>(b) Matching for higher requirements</i>		
Interdigitation 1- or 2-dimensional	All	Unknown gradients (Sect. 6.6.2)
Same temperature (placing along isotherms)	All	Thermal gradient (known gradient) (Sect. 6.6.4)
Same environment (dummy elements)	All	External device fringe effects (Sect. 6.6.3)
Consider current flow direction	R, T	Thermoelectric effect (Sect. 6.6.5)
Increase dimensions	R, T	Internal device fringe effects (Sect. 6.6.1)
Distance to well border $>1 \mu\text{m}$	M	Well proximity effect (Sect. 6.6.3)
<i>(c) Matching for highest requirements</i>		
Common centroid layout	All	Unknown gradients (Sect. 6.6.2)
Placement in low stress chip regions	All	Carrier mobility (Sect. 6.6.5)
Symmetrical routing	All	Depending on circuit function

Figure 3.34 Résumé des concepts de *matching* selon le degré de précision requis
Tirée de (Lienig & Scheible, 2021, p. 254)

bien que cela entraîne une diminution de la densité de courant permise. Puisque les miroirs de courant et les paires différentielles ont des exigences plus élevées, ils adoptent respectivement la technique de *matching* centroïde commune à 1 et 2 dimensions pour répartir équitablement les variations inconnues des procédés de fabrication (Voir Fig.3.36). De plus, les interconnexions sont symétriques, garantissant ainsi une répartition uniforme du courant et des tensions de polarisation. Des transistors factices sont également ajoutés aux miroirs de courant pour atténuer les effets de bord. Enfin, des *guard rings* sont ajoutés pour fournir un chemin à faible impédance aux courants de fuite. Cela permet d'obtenir des tensions de substrat stables et protéger les

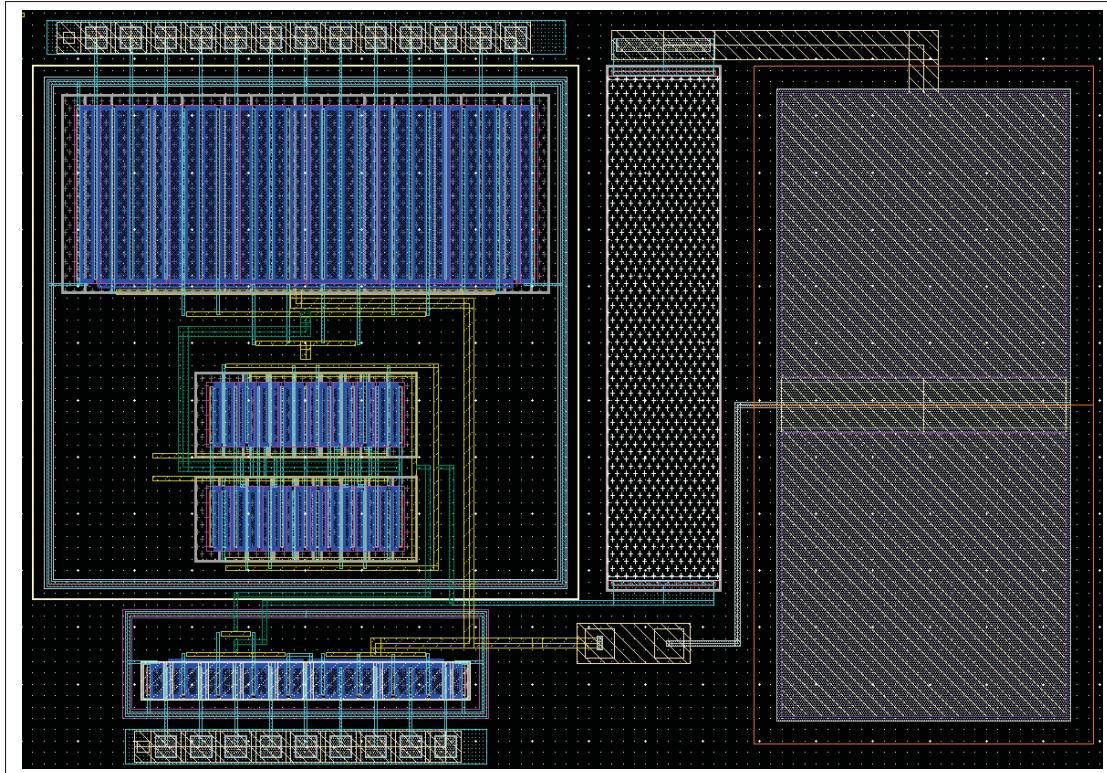


Figure 3.35 *Layout* d'un amplificateur opérationnel : Exemple de technique employée

circuits en les isolant ainsi qu'en réduisant les effets de *latch-up*. En ce qui concerne la résistance, sa largeur est suffisamment grande pour minimiser les variations après la fabrication.

3.5.2.5 Placement et orientation des E/S et des circuits

Par usage, il est souvent conseillé de séparer les différents types d'E/S. Effectivement, il est plus simple et plus efficace de réaliser les interconnexions sur la puce CMOS que sur le PCB servant à la tester. Ainsi, nous avons placé les entrées analogiques et numériques sur la moitié gauche de la puce, tandis que les sorties sont principalement sur le côté droit. Concernant les tensions d'alimentation, celle de 8 V est placée à droite, proche du diviseur de tension et des plots dédiés aux commutateurs MEMS. Celle de 5 V est placée sur la partie haute au plus proche du 1er étage du multiplicateur de courant qui consomme la quasi-totalité du courant de cette alimentation. Enfin, le GND est placé tout en bas, proche des sources de courant NMOS alimentant les μ heater.

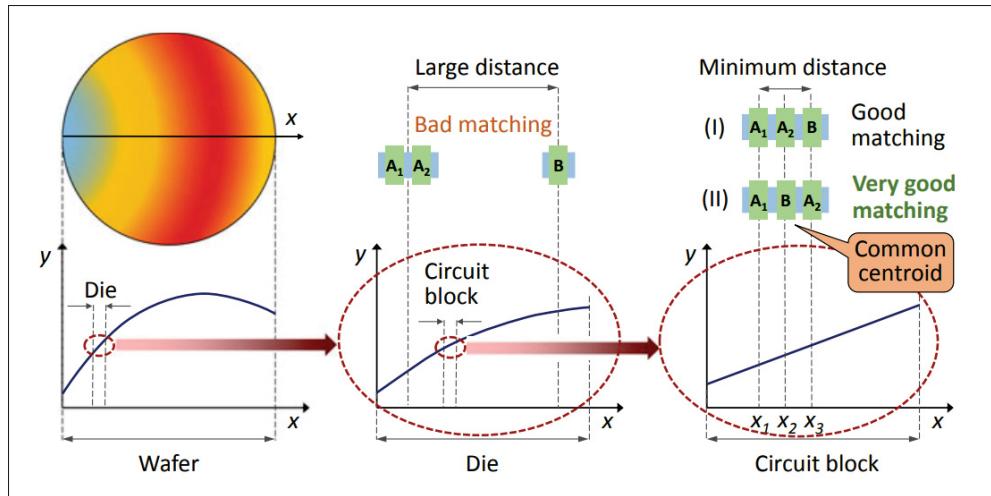


Figure 3.36 Gradients des paramètres des composants en fonction de la position, causés par les tolérances de fabrication

Tirée de (Lienig & Scheible, 2021, p. 247)

Cela permet de diminuer l'encombrement des interconnexions et la chute de tension en raison de leur résistivité et du courant élevé.

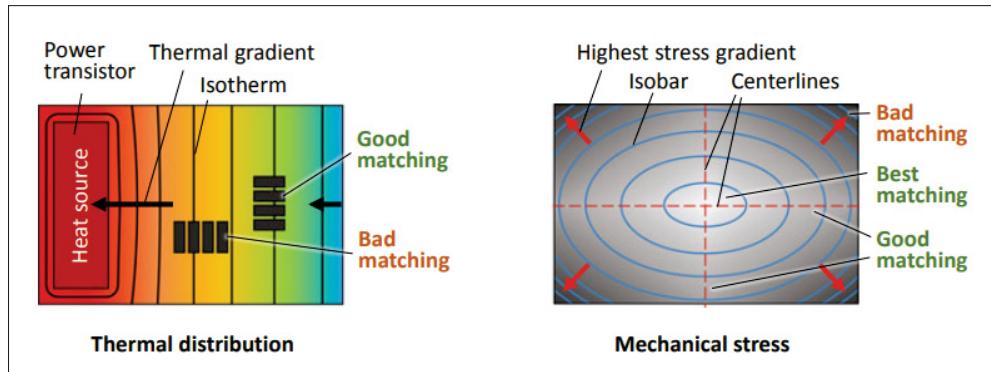


Figure 3.37 *Matching* des composants sur une puce selon les gradients thermiques et les contraintes mécaniques dues à l'emballage de la puce

Tirée de (Lienig & Scheible, 2021, p. 251)

En ce qui concerne le placement des circuits, ceux qui sont critiques ont été placés au niveau des axes de symétrie de la puce pour résister aux contraintes mécaniques (Voir Fig.3.37). C'est le cas des multiplicateurs de courant et des circuits qui mesurent la tension des μ heater qui possèdent respectivement des miroirs de courant et des résistances dont le *matching* est très important.

Puisque le centre dispose de deux axes de symétrie, c'est le meilleur endroit pour résister à ces contraintes. C'est pourquoi nous y avons placé les diviseurs de tension. Par ailleurs, en raison du courant élevé, le deuxième étage du multiplicateur de courant peut générer de la chaleur. Il est donc recommandé de placer ces circuits près des bordures pour éviter d'affecter les autres.

3.5.2.6 Condensateur de découplage

Les condensateurs de découplage sont des composants essentiels dans la conception de circuits électroniques pour réduire le bruit provenant de la tension d'alimentation. Ils permettent de maintenir une alimentation stable pour les composants électroniques, ce qui est essentiel pour le bon fonctionnement des circuits numériques et analogiques. Les variations de tension de VDD dues à la commutation rapide des transistors, appuyées par les inductances et les résistances parasites dans la ligne d'alimentation, génèrent du bruit à haute fréquence. En connectant des condensateurs entre VDD et GND, on fournit un chemin pour ces hautes fréquences vers le GND, permettant ainsi de les découpler de l'alimentation. Également, les composants qui nécessitent des injections rapides de courant peuvent contourner l'alimentation électrique en recevant le courant du condensateur situé à proximité. C'est pourquoi les condensateurs sont placés de manière stratégique aussi près que possible des composants qu'ils alimentent, permettant aussi de réduire les éléments parasites des traces conductrices.

Au niveau du *layout*, un condensateur avec des interconnexions de chaque côté a été conçu (Voir Fig.3.38 (a)) pour permettre la duplication et la connexion automatique de tous les condensateurs, comme illustrés dans la Figure 3.38(b). Enfin, les interconnexions pour relier la couche M5 à GND passent par la couche M6, avant, pour se protéger de l'effet d'antenne.

3.5.3 Vérifications DRC

La puce étant partie en fabrication, le *layout* a dû respecter toutes les règles spécifiques de conception précisées dans le « design rule deck ».

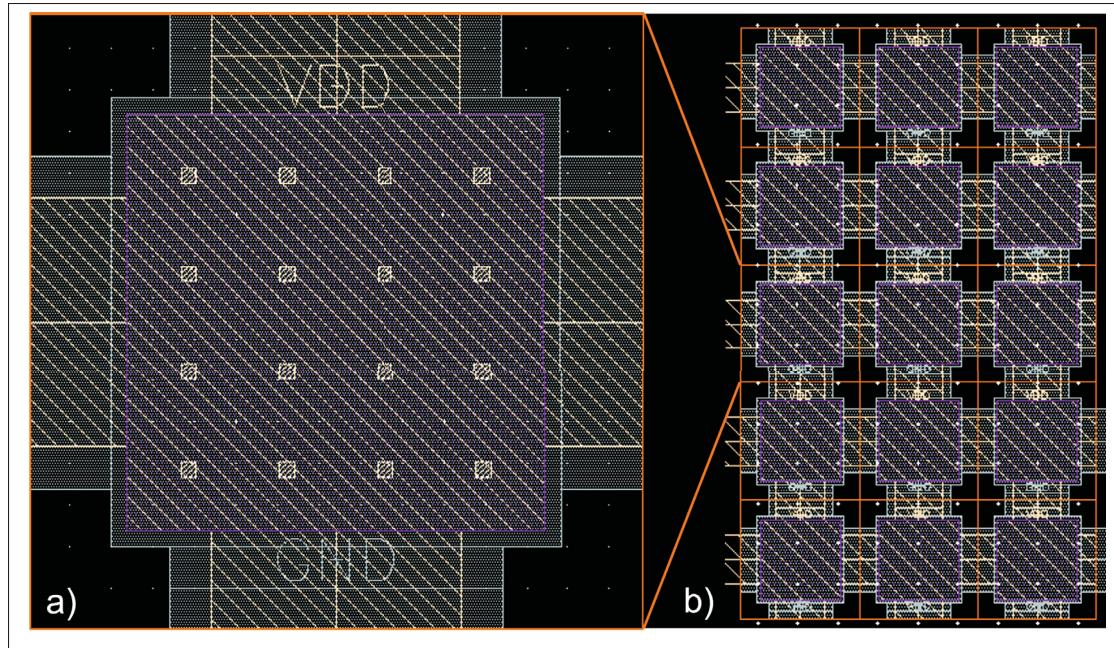


Figure 3.38 *Layout* des condensateurs de découplage : (a) Cellule, (b) Cellules dupliquées

3.5.3.1 Règle de densité des couches de métal et remplissage automatique

Dans la conception de puce CMOS, il est crucial de suivre des règles de densité pour chaque type de métal qui permettent de s'assurer que la gravure soit effectuée correctement. En raison de toutes les autres règles existantes, il est très compliqué de réaliser cette tâche à la main. Ainsi, les technologies fournissent des scripts qui prennent en entrée le *layout* de la puce exporté au format GDS et crée un fichier au même format à importer dans Cadence et à placer dans le *layout* comme un composant. Les scripts se trouvent à ces deux emplacements sur le serveur CMC-3 : "/CMC/kits/cmosp18.6.13a_ic6/autofill_Metal/Dummy_Metal_Calibre_0.18um.214a" et "/CMC/kits/cmosp18.6.13a_ic6/autofill_OD_PO/Dummy_OD_PO_Calibre_0.18um.210a".

3.5.3.2 Récapitulatif des règles DRC ignorées

Il n'est pas possible de présenter les résultats DRC, car ce type d'information est souvent soumis à des restrictions de la part de TSMC. Cependant, voici quelques commentaires importants.

Étant donné que l'ajout de la tension de 8 V a été effectué à la dernière minute, les composants à basse tension utilisés ne comprenaient pas la couche NBL, ce qui a entraîné certaines erreurs. Comme la tension d'alimentation est externe à la puce, le choix se portera sur une tension de 5 V, comme pour le reste de la puce par mesure de sécurité. La tension de 8 V sera quand même testée.

3.6 Conclusion

Ce chapitre a présenté la conception des circuits intégrés de la puce CMOS. La première section s'est focalisée sur le schéma fonctionnel des circuits de la puce pour présenter le fonctionnement global et expliquer comment ils permettent de répondre à nos différentes sous-problématiques de recherche. En raison des défis technologiques et du savoir-faire limité en conception de layout, la puce développée ne peut alimenter qu'un seul commutateur MEMS. Cela a néanmoins permis de concentrer les efforts sur la fiabilité et le débogage. La deuxième section a précisé les motivations derrière le choix de la technologie CMOS 0,18 μm BCD. Malgré sa complexité, elle s'est avérée particulièrement bien adaptée à nos besoins, notamment pour concevoir des architectures de circuits à la fois performantes et relativement simples. La troisième section a présenté en détail les circuits utilisés, ainsi que les résultats des différentes simulations (*schématique, post-layout et corners*). La quatrième section couvre les simulations *post-layout* lorsque tous les circuits sont interconnectés, ainsi que les analyses probabilistes (Monte-Carlo) pour divers scénarios (différents commutateurs MEMS et courants de sortie). Les résultats de simulations obtenus sont globalement positifs bien que certains circuits présentent des erreurs supérieures à 1 %. Le principal problème réside dans l'accumulation des erreurs en raison de la configuration en cascade des circuits. La cinquième et dernière section présente la conception du *layout* de la puce et détaille toutes les techniques employées. Avec le recul, des difficultés de compréhension de la technologie BCD, notamment en ce qui concerne l'alimentation de 8 V, ont conduit à des erreurs, bien que celles-ci ne soient heureusement pas critiques. Finalement, bien que la volonté principale était de contrôler le prototype de commutateur MEMS, les choix de conception démontrent une capacité avérée à actionner tous types de commutateur à

actionnement électrothermique. Également, les circuits d'interface, axés sur le diagnostic du commutateur MEMS, soulignent l'aspect innovant de ce travail de recherche. Le chapitre suivant présente les résultats expérimentaux de la puce CMOS.

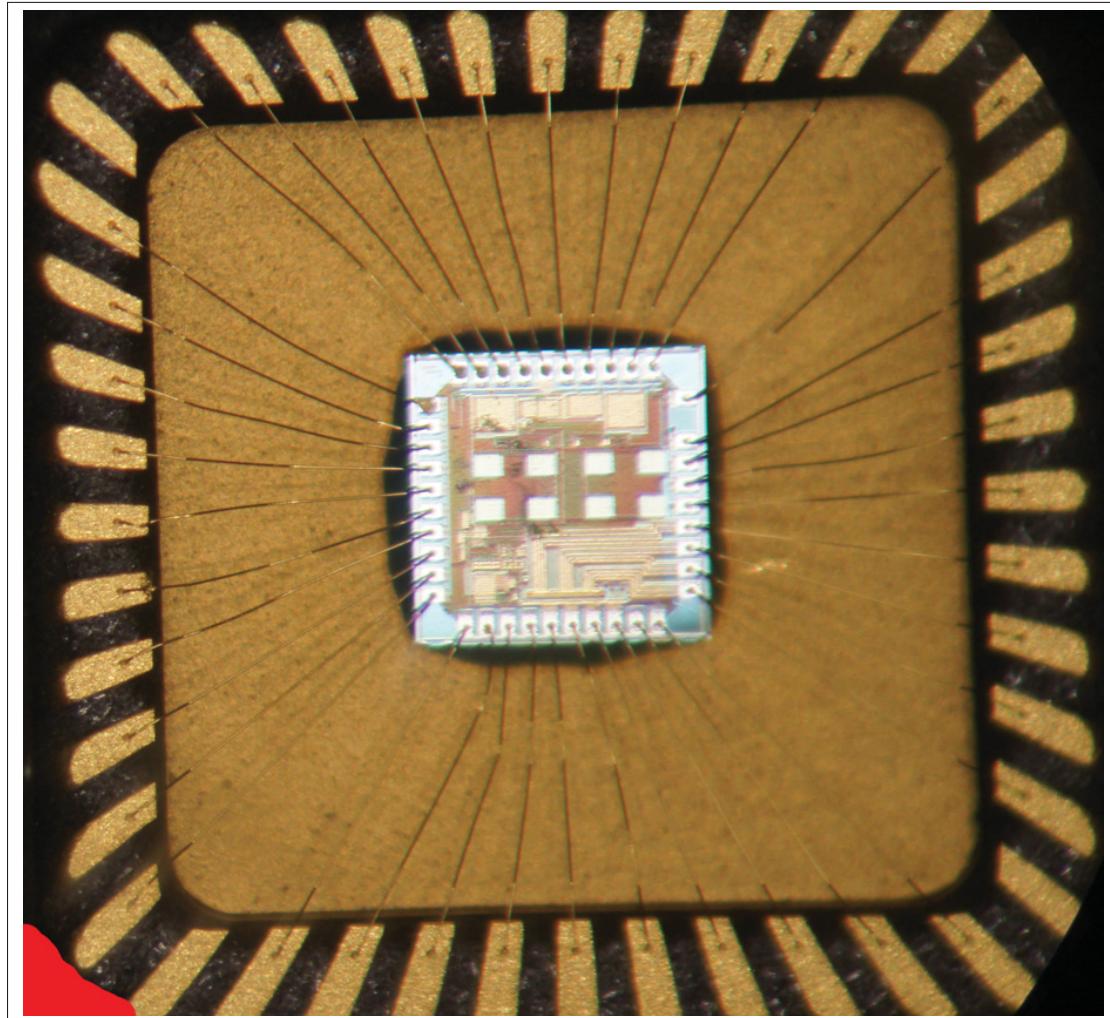


Figure 3.39 Photo de la puce CMOS fabriquée (le coin rouge correspond au repère de l'emballage)

CHAPITRE 4

RÉSULTATS EXPÉRIMENTAUX DE LA PUCE CMOS

Ce chapitre présente l'ensemble des tests effectués sur la puce CMOS décrite au chapitre 3, à l'aide du PCB spécialement conçu et présenté dans l'ANNEXE VII. L'objectif est de montrer la différence avec les simulations réalisées sur le logiciel Cadence à partir des modèles et données statistiques du PDK de la technologie 0,18 μ m BCD de TSMC. La section 1 présente le banc de test, c'est-à-dire tous les instruments externes utilisés et comment ils permettent la bonne réalisation des tests. Ensuite, la section 2 présente les résultats expérimentaux de chaque circuit et met en évidence les différences avec les simulations *post-layout*. Finalement, la section 3 aborde brièvement le fonctionnement de la puce avec le prototype de commutateur MEMS.

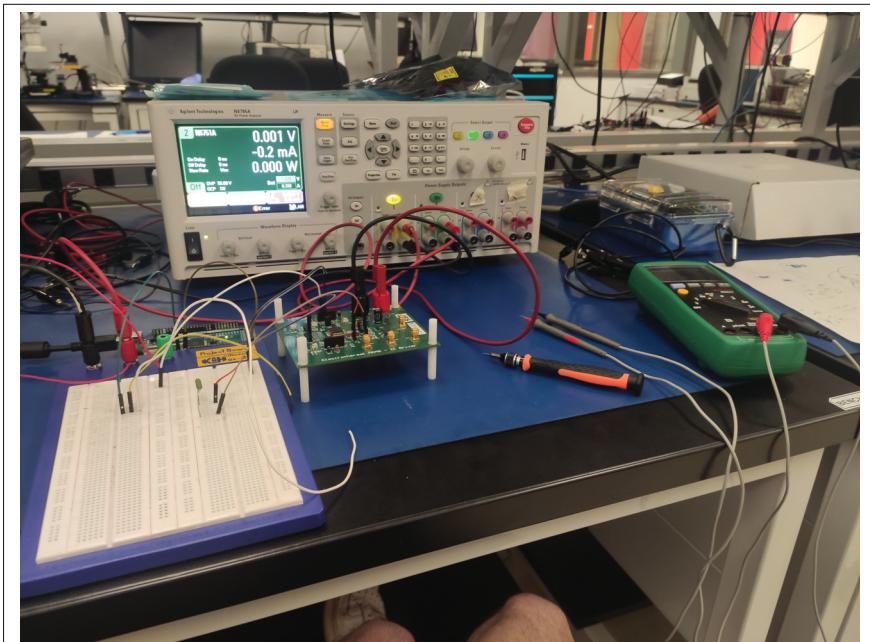


Figure 4.1 Banc de test dans le laboratoire du LACIME

4.1 Banc de test

Pour alimenter le PCB, un analyseur de puissance DC N6705A de Keysight est utilisé et dont les caractéristiques sont disponibles en suivant cette URL : [«https://www.keysight.com/us/en/product/N6705A/dc-power-analyzer-modular-600-w-4-slots.html»](https://www.keysight.com/us/en/product/N6705A/dc-power-analyzer-modular-600-w-4-slots.html). Cet appareil permet à la fois

de fournir une alimentation DC et de générer des signaux analogiques de diverses formes (rampe, échelon, etc.), utiles pour les entrées analogiques I4 et I6. Par ailleurs, des ports spécifiques permettent de mesurer des tensions et des courants. Cependant, ces fonctions n'ont pas été utilisées, car, malgré une vitesse d'échantillonnage correcte (100 kHz, 512 kpts, 18 bits), les signaux présentent un temps de montée beaucoup trop important, probablement en raison de la présence de capacités parasites. Pour les signaux DC, cela ne pose pas de problème, mais pour le circuit de la cellule copieuse de courant et la sortie de courant de la puce, avec une fréquence maximale de 10 kHz, cela pose problème. Ainsi, un oscilloscope avec une bande passante plus élevée est utilisé. L'impédance d'entrée est de 50Ω , donc un adaptateur est nécessaire pour ne pas endommager l'instrument de mesure. Enfin, pour les signaux DC, un voltmètre est utilisé par souci de praticité, malgré une précision plus faible, mais néanmoins suffisante. Une *breadboard* facilite également les interconnexions. Enfin, il y a la carte Arduino MEGA 2560, qui permet de gérer tous les signaux numériques.

4.1.1 Générer des signaux PWM ou des signaux d'horloge à l'aide d'un Arduino MEGA 2560

L'arduino MEGA possède 54 E/S numériques, dont 15 supportent une modulation PWM. Si le rapport cycle est 50% alors le signal est considéré comme un signal d'horloge. Pour configurer un port numérique, on utilise la fonction `pinMode()` prenant comme argument d'entrée le numéro du port et l'état (*OUTPUT* ou *INPUT*). Pour les sorties PWM, la fonction `analogWrite()` permet de modifier le rapport cyclique avec un nombre compris entre 0 et 255, correspondant respectivement à 0 et 100%, en raison de la précision des compteurs des *timers* configurés sur 8 bits. Par défaut, les sorties PWM sont configurées sur une fréquence de 490 Hz, sauf les ports 4 et 13 qui ont une fréquence de 980 Hz. Effectivement, les sorties PWM sont divisées en 6 catégories, correspondant au numéro du *timer* (0 à 5) qui les caractérisent. Les *timers* 0 et 2 sont des compteurs 8 bits et les *timers* 1,3,4,5 sont des compteurs 16 bits. Ce sont ces derniers qui sont étudiés ici. L'Arduino possède un quartz de fréquence 16 MHz servant de référence pour les timers. En modifiant les registres TCCRnA et TCCRnB du μ contrôleur ATmega2560, des modes prédéfinis permettent de faire varier les fréquences des *timers* et donc des signaux PWM

entre 7,2 Hz à 62,5 kHz, tels que la résolution du rapport cyclique est comprise entre 8 bits et 10 bits. Avec certaines configurations un peu plus complexes de ces registres, il est possible d'obtenir des fréquences allant de 238 mHz à 4 MHz, dont la résolution du rapport cycle est respectivement de 16 bits et 2 bits montrant donc un certain compromis. Les registres OCRnA et OCRnB (plus OCRnC s'il y a 3 ports qui partagent le même *timer*) permettent de définir le rapport cyclique, tel que la valeur correspondant à 100% dépend de la résolution du compteur. Globalement la fréquence dépend de la résolution du compteur, mais aussi d'un diviseur ayant pour valeur 1, 8, 64, 256 et 1024.

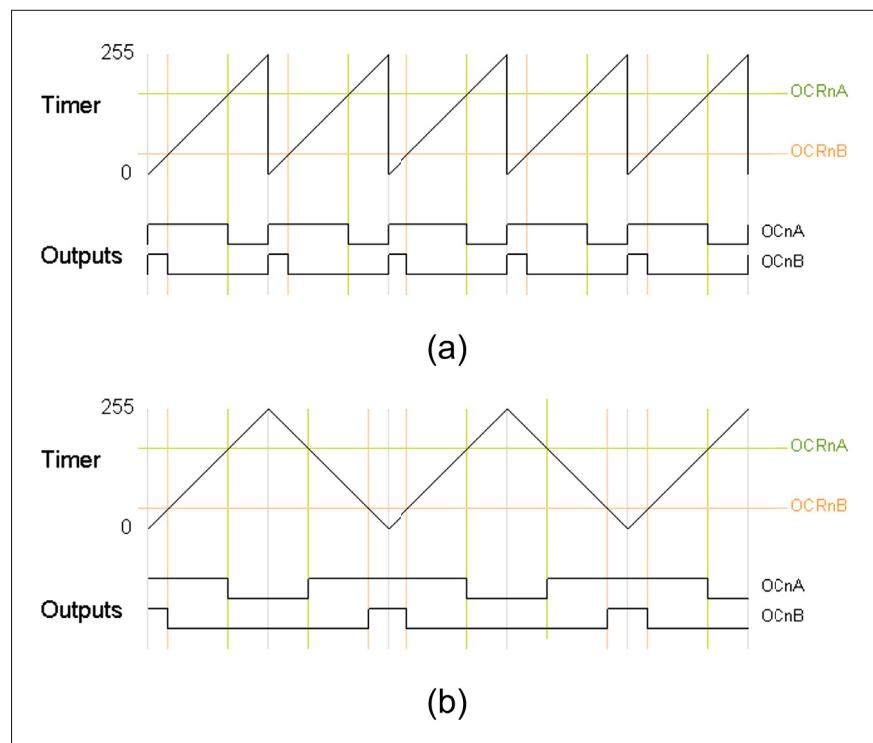


Figure 4.2 Génération des signaux PWM selon différents modes,

(a) *Fast PWM*, (b) *PWM phase correct*

Tirées de «<https://docs.arduino.cc/tutorials/generic/secrets-of-arduino-pwm/>»

Par ailleurs, pour chaque *timer*, il existe différents modes paramétrables avec les registres TCCR :

- Fast PWM : Le signal PWM est généré à partir d'un signal en dent de scie, tel que lorsque le compteur interne atteint la valeur du registre OCR, la sortie passe de 5 à 0 V ou de 0 à 5 V si

la sortie est configurée en inverse (Voir Fig.4.2(a)).

- PWM phase correct : Le signal PWM est généré à partir d'un signal triangulaire, ce qui permet d'avoir des signaux de même fréquence alignés au milieu comme le montre la Figure 4.2 (b) ou des signaux de fréquences différentes dont les fronts montants et descendants ne coïncident pas. Ce mode va être particulièrement utile pour générer les signaux S7, S8, S10 et S11. Cependant, la fréquence maximale est divisée par deux par rapport au mode *fastPWM*.
- Clear Timer on Compare Match (CTC) : Ce mode permet de réaliser des signaux d'horloge dont la fréquence va être dictée par la valeur du registre OCR. Une méthode similaire peut être appliquée aux deux modes précédents pour obtenir davantage de flexibilité sur la fréquence de sortie.

Le site web d'Arduino offre un tutoriel qui explique les deux premiers modes : «<https://docs.arduino.cc/tutorials/generic/secrets-of-arduino-pwm/>». Le site web "Passion électronique" propose un tutoriel plus avancé : «<https://passionelectronique.fr/pwm-arduino/>». La fiche technique du μ contrôleur est disponible en suivant cette URL : «https://ww1.microchip.com/downloads/en/devicedoc/atmel-2549-8-bit-avr-microcontroller-atmega640-1280-1281-2560-2561_datasheet.pdf». Finalement, l'ANNEXE VIII montre le code Arduino utilisé pour générer les signaux cités précédemment.

Remarque : Lorsque plusieurs signaux PWM sont nécessaires, plusieurs *timers* sont utilisés, ce qui peut entraîner des décalages entre les signaux utilisant des *timers* différents. Le registre GTCCR peut être configuré de sorte à synchroniser tous les timers.

4.2 Comparaison entre les simulations et les résultats expérimentaux

Cette section reprend les simulations du chapitre 3 et ajoute les résultats expérimentaux obtenus. En plus de la présentation, l'objectif est de visualiser les écarts obtenus et de vérifier s'ils se

situent dans les marges d'erreur des *corners*, tout en commentant et en comprenant les erreurs constatées.

4.2.1 Référence de courant

Comme le montre la Figure 4.3, les résultats expérimentaux se situent dans l'intervalle attendu. Ainsi, pour obtenir un courant de $9 \mu\text{A}$, la tension $I1$ doit être de 1,84 V, soit 240 mV de plus que ce que la courbe nominale TT indiquait. Cet écart est assez important et peut être en partie expliqué par le fait que l'on mesure le courant à la sortie du CNA. Effectivement, ce dernier ajoute des erreurs, tels qu'une INL de 0,1 LSB suffit à obtenir l'écart de $0,9\mu\text{A}$ mesurée à 1,7 V. Mais la raison principale, est la variation de la tension d'alimentation qui n'est pas exactement de 5 V. Sachant que la sensibilité du courant I_{RC} par rapport à VDD est de $6,31 \mu\text{A/V}$, et que la tension d'alimentation mesurée sur le PCB est de 5,04 V, alors l'écart du courant est de 250 nA.

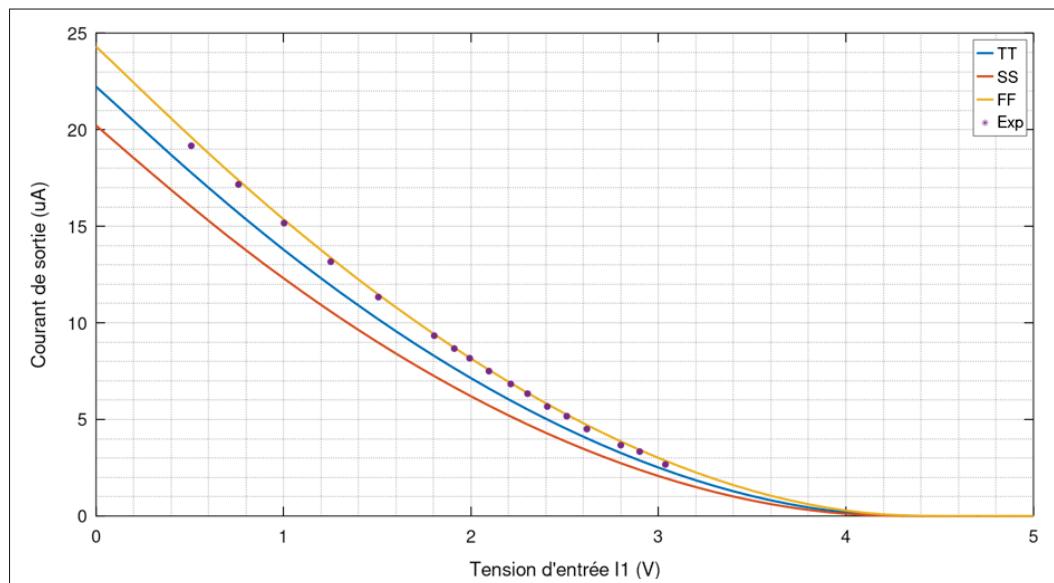


Figure 4.3 Variation du courant de référence I_{RC} en fonction de la tension d'entrée $I1$ - Résultats expérimentaux

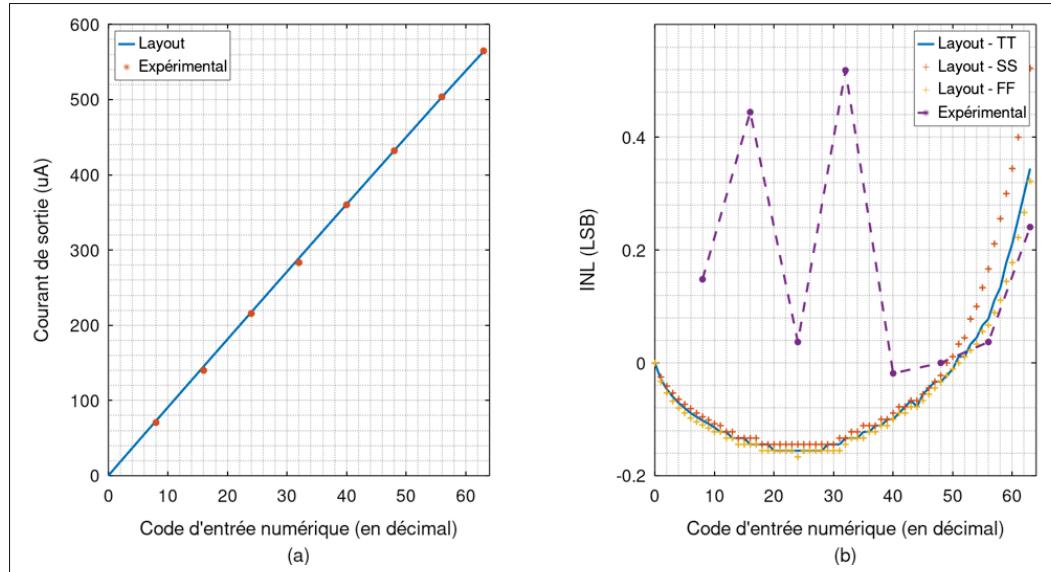


Figure 4.4 Simulations du CNA par rapport au code d'entrée numéique (a) Variation du courant I_{CNA} , (b) INL - Résultats expérimentaux

4.2.2 Convertisseur Numérique Analogique

Les résultats expérimentaux obtenus sont quelque peu éloignés des simulations *post-layout*, mais le CNA présente toutefois une précision correcte. Bien que l'INL ne soit pas toujours positive lors de l'incrémentation du code numérique d'entrée, la monotonie du CNA est respectée, puisque la DNL maximale demeure inférieure à 1 LSB. Cependant, tous les points n'ont pas été évalués, seuls les plus significatifs l'ont été. Ces points concernent les sources de courant uniques, associées à un code d'entrée décimal de puissance de 2, et présentant une intensité élevée. Par exemple, pour un code d'entrée de 24, le courant de sortie est la somme des sources de courant de 72 et 144 μ A, correspondant respectivement aux codes d'entrée 8 et 16. La Figure 4.4(b) montre que l'INL (0,04 LSB) est inférieur à celui des deux sources utilisées séparément (0,14 et 0,44 LSB). Également, l'INL maximale (0,52 LSB) est mesurée pour l'entrée numérique de 32, correspondant à la source de courant la plus intense (288 μ A). Globalement, l'utilisation des trois sources de courant avec les plus grandes intensités fournit un aperçu de la fonction de transfert (Voir Fig.4.4(a)).

4.2.3 Cellule copieuse de courant

Étant donné que ce circuit est en cascade avec le CNA, les erreurs du premier se répercutent sur le second. Cela est clairement observable, car en étudiant les mêmes points, nous constatons des évolutions similaires. Également, au lieu de se compenser, les erreurs se cumulent. Dans le cadre de l'étude *post-layout*, pour des courants élevés, l'évolution de l'erreur relative du circuit de la cellule copieuse de courant était de sens contraire à celle du CNA. Cela signifie que les erreurs du circuit sont plus importantes. Finalement, selon la Figure 4.5, les résultats expérimentaux montrent une erreur maximale d'environ 2%.

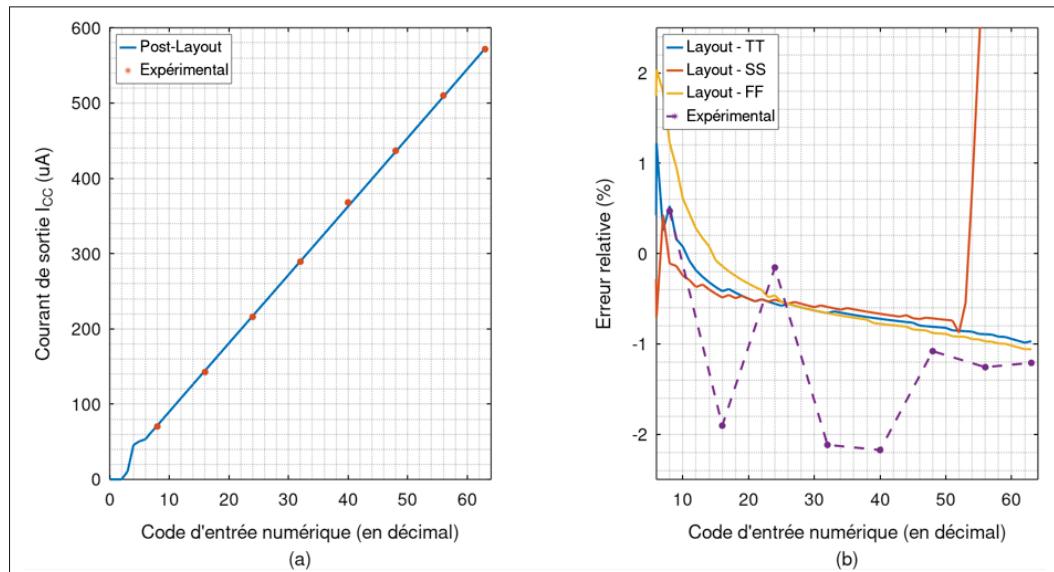


Figure 4.5 Précision de la recopie du courant : (a) Variation du courant I_{CC} , (b) Erreur relative par rapport au code d'entrée numérique - Résultats expérimentaux

4.2.4 Convertisseur V-I

Comme le montre la Figure 4.6, les résultats expérimentaux sont globalement compris entre les *corners* SS et FF, sauf pour les courants de forte intensité à partir de 420 μ A. L'entrée I3 de 300 mV doit être de 310 mV pour corriger la courbe en la rapprochant des valeurs des

simulations. C'est important, car la valeur maximale du courant est de $530 \mu\text{A}$, soit $37 \mu\text{A}$ de moins que la valeur maximale prévue avec le CNA.

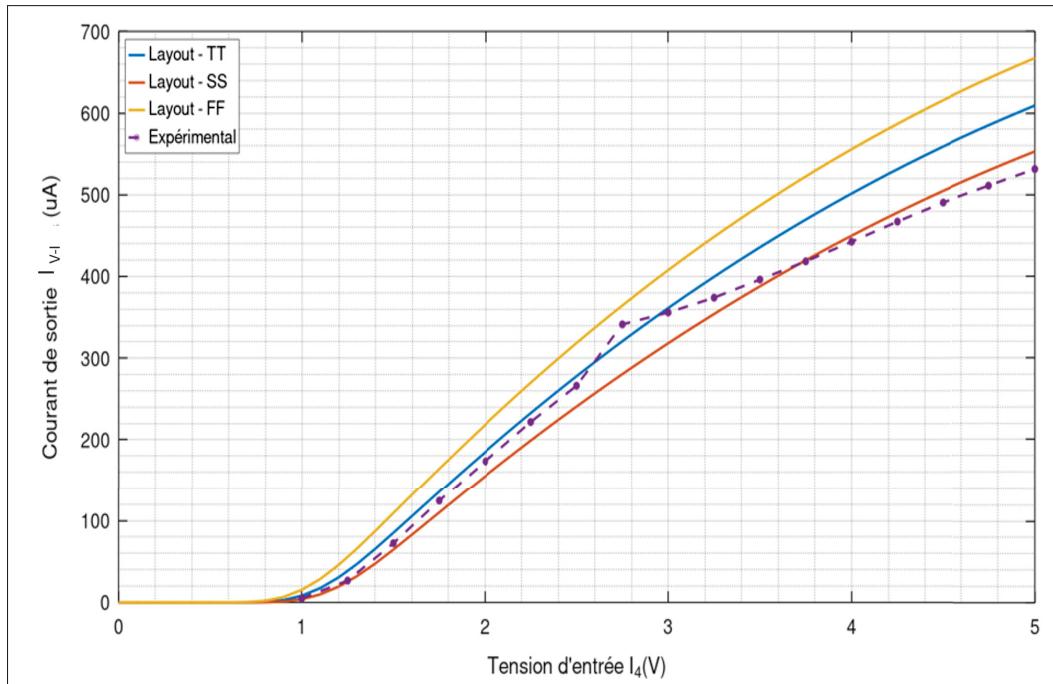


Figure 4.6 Variation du courant I_{VI} par rapport à la tension d'entrée I_4 - Résultats expérimentaux

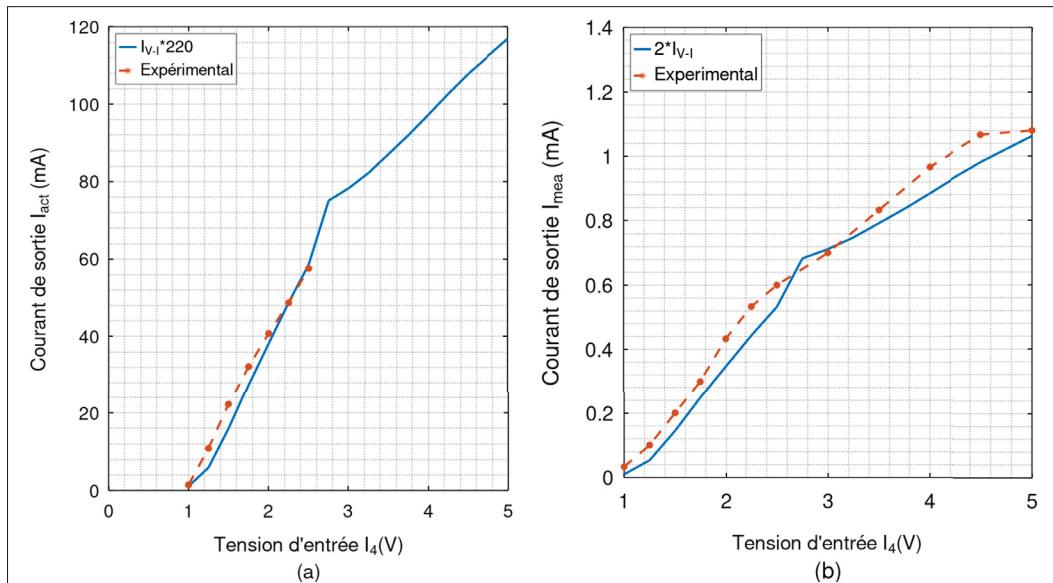


Figure 4.7 Variation du courant de sortie par rapport à la tension d'entrée I_4 : (a) I_{ACT} , (b) I_{MEA} - Résultats expérimentaux

4.2.5 Courant de sortie

La mesure du courant de sortie a été réalisée en faisant varier la tension I_4 , donc en utilisant le convertisseur V-I. Une résistance de 30Ω est placée à la sortie telle que son TCR est faible, permettant de supposer la résistance constante. Sans toucher à la tension I_3 de 300mV, nous obtenons les résultats présentés à la Figure 4.7. Pour le courant I_{ACT} servant à actionner le commutateur, nous avons mesuré un courant maximal de 90mA. Cependant, les données présentées s'arrêtent à 60mA, car entre-temps, cette sortie de la puce est devenue défectueuse. Pour mesurer la valeur du courant, la tension aux bornes de la résistance a été mesurée. Cependant, nous avons constaté que le voltmètre affectait la charge et le courant la traversant. Par exemple, à 70mA, une chute d'environ 10mA a été observée. Il est donc nécessaire de mesurer le courant directement à l'aide d'un ampèremètre. Finalement les écarts mesurés peuvent être très importants et loin des résultats statistique avancées durant la conception.

4.2.6 Amplificateur d'instrumentation

Pour rappel, l'étude entre le schéma et le *post-layout* montrait que le gain de l'amplificateur passait de 60 V/V à 20 V/V, sans pouvoir en déterminer la raison. La Figure ?? montre les résultats des sorties O1 et O2, avec un écart toujours présent, d'une valeur d'environ 300 mV. Le gain mesuré pour O1 et O2 est respectivement de 63 V/V et 66 V/V, ce qui est assez proche de ce que prévoyait le schéma. Ainsi, l'erreur observée en *post-layout* peut être attribuée au modèle de la résistance. Toutefois, un décalage très important est observé, conséquence d'une mauvaise réjection de la tension en mode commun de l'entrée, qui est proche de 5V. Cette mauvaise réjection est très probablement due à un mauvais *matching* des résistances. En mesurant le gain en mode commun, le CMRR mesurée est respectivement pour les sorties O1 et O2 de 49,6 dB et 52,86 dB. La tension de 8 V a été testé avec la puce N°3 et confirme cette hypothèse puisque l'*offset* mesurée change selon l'alimentation.

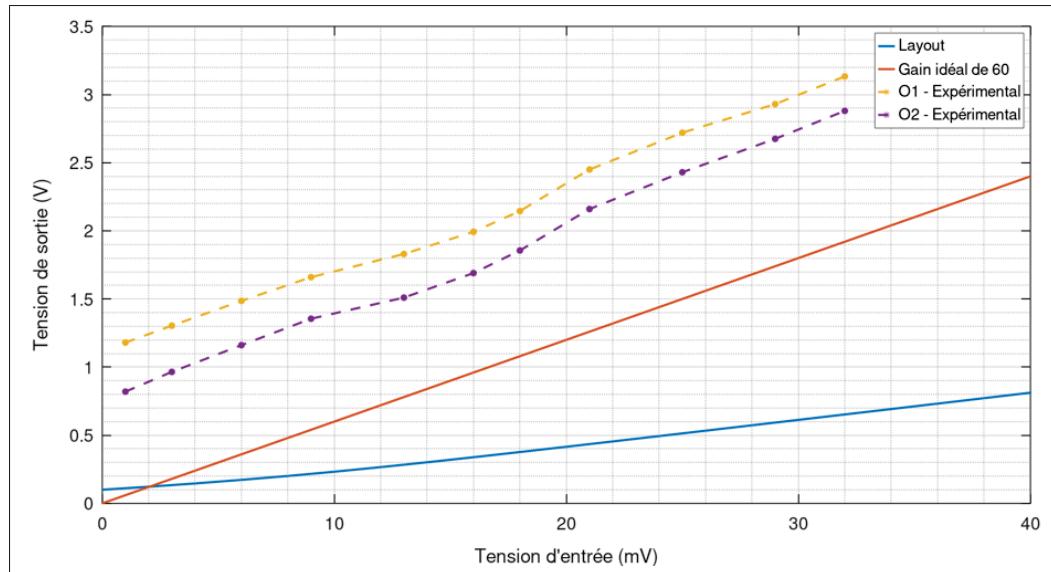


Figure 4.8 Variation des tensions de sortie O1 et O2 des amplificateurs d'instrumentation en fonction de la tension de la résistance de sortie de la puce – Résultats expérimentaux

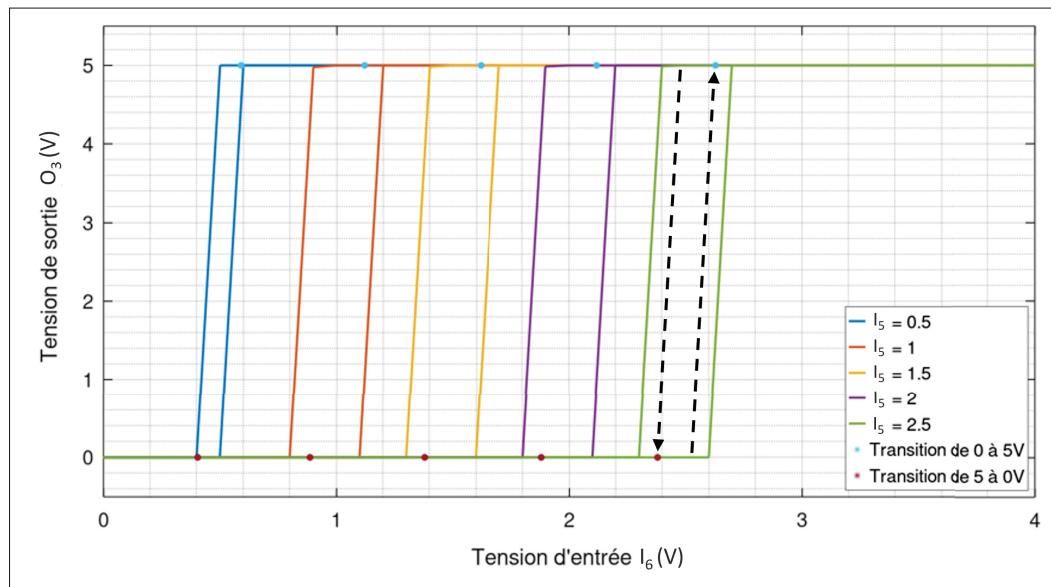


Figure 4.9 Variation de la tension de sortie O3 du comparateur en fonction de la tension d'entrée I6 – Résultats expérimentaux

4.2.7 Comparateur

Comme le montre la Figure 4.9, le fonctionnement du comparateur est correct bien que la largeur de la boucle d'hystérésis est très réduite. Cependant, contrairement aux résultats *post-layout*, la largeur reste constante, qu'importe la tension de seuil I5.

4.3 Comparaison de 4 puces sur 4 PCB différents

Le Tableau 4.1 résume et évalue le fonctionnement des circuits des quatre puces testées. Parmi ces dernières, la première est globalement fonctionnelle, tandis que les puces 3 et 4 présentent quelques problèmes au niveau du CNA, et la puce 2 est marquée par de nombreux défauts.

Tableau 4.1 Synthèse du fonctionnement des circuits pour chaque puce testée

Circuits	Puce N°1	Puce N°2	Puce N°3	Puce N°4
Courant de référence	✓	?	✓	✓
CNA	✓	✗	~	~
Cellule copieuse de courant	✓	?	✓	✓
Convertisseur V-I	~	✓	✓	✓
Courant de sortie de haute intensité	✓	✓	✓	✓
Courant de sortie de faible intensité	✓	✓	✓	✓
Amplificateur d'instrumentation	~	✗	~	~
Comparateur	✓	✗	✓	✓

(✓) : Fonctionnel / (~) : Problèmes observés / (✗) : Non fonctionnel / (?) : Non mesurable

Voici un résumé des problèmes observés les plus significatifs :

1. CNA : Le problème constaté sur les puces 3 et 4 est que la seule source de courant fonctionnelle est celle correspondante à l'entrée S4. Toutefois, toutes les combinaisons d'entrée comprenant au minimum S4 fonctionnent. C'est-à-dire, par exemple, que la sortie correspondante à S1 plus S4 fonctionne. Également, si S4 n'est pas connecté, mais que le

GND de l'Arduino est relié à un des ports sauf S4, alors la sortie fonctionne. Finalement, la quasi-totalité des sorties ont été mesurable avec la puce N°3, de sorte que l'erreur globale est même inférieure à celle de la puce 1.

2. Amplificateur d'instrumentation : Comme discuté précédemment, un déséquilibre dans les résistances empêche une réjection efficace du mode commun. Ce problème est constaté sur toutes les puces. Les décalages mesurés pour O1 et O2 se situent globalement entre 0,5 V et 2 V. La puce N°2 possède un offset de plus de 3 V.

4.4 Test avec le prototype de commutateur MEMS

Pour rappel, les données utilisées jusqu'à présent étaient celles présentées dans l'article scientifique publié par le doctorant en charge de la réalisation des prototypes de commutateur. Ce choix a été fait pour élargir la portée de ce travail de recherche. Effectivement, la méthode de conception peut être reproduite pour tout type de commutateur MEMS électrothermique présent dans la littérature, tant que les caractéristiques I-V sont fournies.

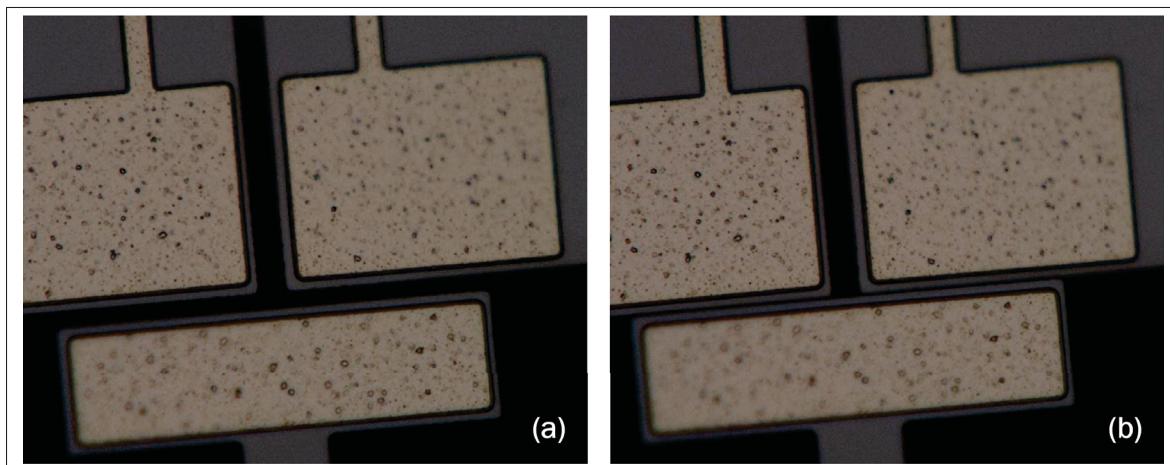


Figure 4.10 Observation d'un prototype de commutateur MEMS électrothermique au microscope : (a) État ouvert, (b) État fermé

Les tests ont été réalisé avec un prototype de commutateur MEMS nécessitant un courant de 60 mA pour se fermer. Pour détecter électriquement la fermeture du commutateur, la résistance du

contact est mesurée. Les résultats obtenus sont de l'ordre du $M\Omega$, alors que lors de la fermeture, une dizaine de $k\Omega$ devrait être observée. Ainsi, le prototype de commutateur utilisé ne fonctionne pas correctement. Finalement, avec la puce, un courant de 60 mA a été bien mesuré à travers le μ heater. La Figure 4.10 confirme le déplacement de la structure électrothermique en V en regardant avec le microscope. Nous observons cependant bien un petit écart entre la structure et les contacts de la ligne de transmission lorsque le commutateur est fermé, expliquant la résistance de plusieurs $M\Omega$ mesurée.

CONCLUSION

Ce travail de recherche a proposé une nouvelle architecture de circuit pour actionner, contrôler et diagnostiquer de manière ciblée différents commutateurs MEMS électrothermiques au sein d'un réseau de composants configurables. La revue de littérature a montré qu'aucun travail sur la conception de circuits intégrés en technologie CMOS, spécifique aux commutateurs MEMS électrothermiques, n'existe à ce jour. Toutefois, l'actionnement électrothermique est utilisé dans d'autres applications, notamment dans les détecteurs de gaz. Ainsi, les solutions proposées reprennent des concepts efficaces présents dans la littérature, tout en les adaptant et en introduisant des idées novatrices.

Tout d'abord, il y a eu le choix d'un actionnement à courant constant motivé à la fois par la volonté de proposer un axe de recherche encore peu exploré pour les commutateurs MEMS et par les exigences du projet CPIOS. C'est-à-dire un contrôle précis de la puissance sur plusieurs commutateurs disposés en série ou en parallèle. En raison de la nature configurable de ce réseau, un actionnement simultané ou dissocié est assuré par le contrôle dynamique assuré par une cellule copieuse de courant.

La revue de littérature a montré que les commutateurs MEMS électrothermiques sont moins répandus que les commutateurs électrostatiques, notamment en raison de leur consommation énergétique et de leur vitesse de commutation. Un courant avec une modulation PWM et une double impulsion permettent respectivement d'améliorer ces performances. La modulation PWM permet également de compenser la faible résolution du courant en sortie de la puce. Pour fonctionner efficacement, ces méthodes de contrôle requièrent des circuits de rétroaction. Par conséquent, la mesure de la température du μ heater et la détection de l'état du commutateur ont été mises en œuvre. Toutefois, la partie contrôle est implémentée à l'extérieur de la puce par un microcontrôleur. Par ailleurs, la durée de vie est également une composante critique de

ces commutateurs tel que les circuits de rétroaction servent également à diagnostiquer l'état du commutateur indiquant s'il répond aux exigences, ou s'il est dans un état défectueux.

Une autre étape importante consiste à démontrer le fonctionnement de la puce en actionnant un prototype de commutateur MEMS. Puisque les nouvelles itérations des prototypes présentaient des besoins énergétiques différents, l'étude s'est concentrée sur l'adaptabilité plutôt que sur le fonctionnement d'un prototype unique. Cela inclut un courant de sortie variable grâce au convertisseur numérique-analogique. Mais aussi l'utilisation d'un modèle électrothermique durant la conception permettant d'élargir la portée de cette recherche à d'autres types de commutateurs électrothermiques tant que les caractéristiques électriques sont connues.

Plus concrètement, les circuits sont réalisés avec la technologie 0,18 μm BCD de TSMC, occupant une surface totale de 1,3 mm² pour une puce ayant des dimensions de 2 mm \times 2 mm. Les essais expérimentaux, effectués avec un PCB conçu à cet effet, démontrent une puce fonctionnelle pouvant fournir un courant maximal de 125 mA avec une résolution de 2 mA. Avec une tension d'alimentation de 5 V et une tension de sortie minimale de 1,6 V, la puissance maximale correspondante est de 425 mW (0,8 mW avec une alimentation de 8 V). La conception des circuits s'est concentrée sur la précision, telle que l'erreur maximale observée pour le courant d'actionnement est de 2,6% pour l'étude *post-layout*. Un compromis a été nécessaire entre la consommation d'énergie et la taille des circuits. Effectivement, en plus des défis liés à la technologie et d'un savoir-faire limité en conception de *layout*, la puce conçue n'a pu alimenter qu'un seul commutateur MEMS. Cela a empêché de démontrer le fonctionnement avec plusieurs commutateurs en série ou en parallèle. De plus, l'étude expérimentale s'est concentrée sur le fonctionnement des circuits et sur les écarts par rapport aux simulations réalisées avec le logiciel de conception Cadence Virtuoso. Le contrôle d'un commutateur MEMS électrothermique en boucle fermée, incluant une double impulsion, la modulation PWM, la mesure de la résistance et de la température du μheater , ainsi que la détection de l'état de commutation, n'a pas été

effectué et sera présenté dans une future publication scientifique.

Finalement, les innovations proposées reposent en grande partie sur l'application. Les circuits utilisés adoptent des topologies standard qui ont permis de se concentrer sur la fiabilité et la faisabilité, ou en anglais *proof of concept*.

RECOMMANDATIONS

Méthode de conception des circuits et choix des topologies

La conception des circuits sur le logiciel Cadence a été axée sur la précision. Par conséquent, la vitesse, la consommation d'énergie et la taille des circuits n'ont pas été très bien optimisées. En établissant des valeurs précises et en utilisant les outils d'optimisation de Cadence, un meilleur compromis pourrait être atteint. Mais cela nécessite d'abord une compréhension plus approfondie du logiciel et de ses possibilités. Cela passe également par des topologies de circuit plus complexes, comme par exemple avec la cellule copieuse de courant et les problèmes d'injection de charge associés. Mais aussi le CNA avec une architecture segmentée et une résolution plus importante. Des circuits de compensation pourraient également être implémentés, comme un gain réglable pour l'amplificateur d'instrumentation. Ensuite, certaines spécifications doivent être prises en compte, comme la variation de la tension d'alimentation, de la température et le bruit.

Au niveau de l'architecture du système, certaines idées n'ont pu être adoptées comme la mesure de la résistance du μ heater en utilisant une résistance shunt (mesure du courant) et un commutateur factice (variation de la température ambiante). Cela inclut aussi la référence de courant auto-polarisée, un détecteur de pic permettant d'obtenir une valeur continue de la tension du μ heater et un pont en H en sortie afin de réduire l'effet d'électromigration.

Enfin, bien que certains transistors soient de grande taille et que le *layout* ne soit pas optimal, le nombre d'E/S de la puce demeure trop élevé pour alimenter un grand nombre de commutateurs en parallèle. De plus, l'utilisation d'une tension d'alimentation plus élevée à la sortie pour avoir des commutateurs en série requiert des composants de grande dimension pour assurer l'isolation entre les différentes tensions. Par conséquent, un choix ou un compromis doit être trouvé entre ces deux méthodes.

Layout de la puce CMOS

Malgré les efforts employés, plusieurs aspects semblent peu satisfaisants. Concernant les miroirs de courant du CNA et des multiplicateurs, bien que la technique centroïde ait été utilisée, ils sont trop allongés. En effet, l'une des premières règles est de minimiser les distances entre les composants identiques et d'obtenir une forme aussi proche que possible d'un carré. Nous observons le même problème avec les amplificateurs d'instrumentation. Puisque tous les amplificateurs internes sont identiques, ils auraient dû être conçus ensemble plutôt que séparément. De plus, les deux amplificateurs d'instrumentation sont positionnés de manière symétrique, ce qui, en fin de compte, s'est révélé être une mauvaise décision pour réduire les variations entre eux. Il aurait été préférable de les orienter dans le même sens et, idéalement, de les placer l'un au-dessus de l'autre. Par ailleurs, la distribution de VDD et GND sur la puce n'a pas été réalisée avec deux couches de métal distinctes ni avec l'anneau d'entrée/sortie (E/S). En conséquence, cela a complexifié le routage de chaque circuit. En ce qui concerne leurs orientations, les diviseurs de tension sont mal orientés par rapport au deuxième étage du multiplicateur de courant, qui génère de la chaleur. Il aurait été préférable que les quatre résistances soient orientées de façon à être exposées aux mêmes variations de température. Enfin, en raison des informations manquantes dans le PDK concernant les densités de courant de chaque couche et des plots, il est probable que les interconnexions du courant de sortie avec la couche de métal M6 soient excessivement larges et nombreuses. Également, il aurait été plus efficace d'utiliser des lignes conductrices utilisant toutes les couches, soit de M1 à M6.

Détection des défaillances des commutateurs MEMS

Les mesures de la tension du μ heater et de la charge à alimenter permettent respectivement de quantifier l'état du commutateur au niveau de l'actionneur et de la ligne de transmission (dérive de la résistance du μ heater, temps de commutation et états critiques). Une autre caractéristique importante des commutateurs MEMS, qui n'a pas été mesurée dans ce travail de recherche, est la

résistance de contact. Celle-ci varie en fonction de la force exercée par l'actionneur thermique et peut subir des changements permanents en raison de surtensions ou d'autres types d'agressions électriques sur cette partie du circuit. Selon la loi d'Ohm, il faut mesurer la tension (amplificateur différentiel) et le courant (résistance shunt + amplificateur différentiel). En raison de la tension d'alimentation très élevée sur cette partie du circuit, un amplificateur d'instrumentation avec un grand CMRR est nécessaire. De plus, en raison des agressions électriques importantes, des protections sont nécessaires pour éviter d'endommager ce circuit ainsi que les autres circuits de la puce. Par ailleurs, une idée intéressante serait de détecter ces pics d'intensité et d'éteindre le commutateur avant qu'ils ne traversent la charge. Toutefois, en raison de la lenteur du dispositif électrothermique, cela semble difficile à mettre en œuvre.

Prototype de commutateur MEMS électrothermique

Le premier chapitre a présenté une revue de la littérature sur les capteurs intégrés dans la structure en V d'un commutateur MEMS électrothermique. À noter que le prototype utilisé n'intègre aucun capteur. Pour assurer un contrôle efficace du commutateur, ces capteurs constituent une solution appropriée. Cependant, dans ce travail de recherche, l'accent est plutôt mis sur la quantification de l'état du commutateur, dont les méthodes sont redondantes avec les capteurs intégrés qui utilisent des méthodes indirectes. Par exemple, la mesure de la résistance du μ heater sur le long terme permet de se passer d'un thermistor pour évaluer la température. Parmi les capteurs présentés, le plus intéressant à intégrer est celui mesurant la force de contact. Il fournirait des informations sur une force de pression trop élevée qui pourrait endommager les contacts. En ajoutant des courbures à la structure, l'impact sur l'architecture actuelle du commutateur serait faible. En effet, certains capteurs exigent des modifications significatives de la structure en V du commutateur. Pour l'instant, l'accent est mis sur un commutateur rapide, peu énergivore, avec une faible résistance de contact, et dont l'actionnement électrothermique garantit une durée de vie adéquate. En voulant connaître l'état du commutateur (ouvert ou fermé), la détection de

l'alimentation de la charge a été envisagée. Cependant, en raison des agressions électriques sur cette partie du circuit, une méthode indirecte pourrait être plus appropriée. Par exemple, cela pourrait être réalisé en ajoutant une ligne conductrice adjacente à celle de la ligne de transmission, tout en étant isolé l'une de l'autre.

La revue de littérature a également présenté les différents modèles électrothermiques et thermomécaniques pour la structure en V. Disposer d'un modèle plus précis serait bénéfique pour la conception, surtout en l'absence de prototype. Cela serait également très utile pour la réalisation de la partie contrôle qui n'a pas été abordée ici. Par ailleurs, étant donné que le modèle électrothermique présenté utilise des composants électriques, une implémentation directement sur Cadence, plutôt que sur Matlab, pourrait être envisagée.

Projet CPIOS

Bien que certaines considérations aient été considérées dans la conception, comme un réseau de commutateurs, d'autres n'ont pas été prises en compte. Par exemple, la réutilisation des circuits de rétroaction présents du côté de la ligne de transmission ou des spécifications sur les tensions d'alimentation. En réalité, les commutateurs MEMS sont encore au stade de prototype, et leur intégration dans le système CPIOS n'a pas encore été clairement définie. Actuellement, les actionnements électrothermique et électrostatique sont étudiés séparément. Cependant, un commutateur combinant les deux pourrait être envisagé. Par conséquent, les solutions proposées dans ce mémoire visent à enrichir la littérature scientifique plutôt qu'à réaliser une conception spécifique. Par exemple, l'alimentation à courant constant. Finalement, pour la suite du projet, il sera nécessaire de réfléchir à une intégration plus poussée dans le projet CPIOS.

ANNEXE I

ARBRE HIÉRARCHIQUE DE CONCEPTION DANS LE LOGICIEL CADENCE

Design Hierarchy

```
*****
Library      : 9_Current_Driver
Cell         : ICWTSAR1
View         : layout
*****
1_Reference_current_voltage Bias_DAC layout (1)
    tsmc18 pmos5v_mac layout (1)
1_Reference_current_voltage Bias_Circuit layout (1)
    tsmc18 pmos5v_mac layout (6)
    tsmc18 nmos5v_mac layout (4)
1_Reference_current_voltage Bias_Circuit_INA layout (2)
    tsmc18 pmos5v_mac layout (4)
2_DAC DAC_Circuit_2 layout (1)
    8_Others Switch_DAC layout (6)
        tcb018bcdgp2a INVDO layout (1)
        tsmc18 nmos5v_mac layout (2)
        tsmc18 nmos5v_mac layout (137)
        tsmc18 pmos5v_mac layout (11)
        tsmc18 rppolywo_serp layout (1)
        tsmc18 SERP_RES layout (1)
        tsmc18 tsmcRdCutXY layout (2)
        tsmc18 tsmcRdCutX layout (31)
        tsmc18 tsmcRdCut layout (31)
        tsmc18 tsmcRdSerpBody layout (1)
```

```
tsmc18 tsmcRdSerpUnit layout (5)
tsmc18 mimcap_2p0_sin layout (1)
3_Current_Copier CC_Circuit layout (1)
tcb018bcdgp2a INVDO layout (1)
3_Current_Copier OA_CC_Circuit layout (1)
tsmc18 nmos5v_mac layout (21)
tsmc18 pmos5v_mac layout (36)
tsmc18 nmos5v_mac layout (4)
tsmc18 pmos5v layout (1)
tsmc18 rppolywo_serp layout (1)
tsmc18 SERP_RES layout (1)
tsmc18 tsmcRdCutXY layout (2)
tsmc18 tsmcRdCutX layout (31)
tsmc18 tsmcRdCut layout (31)
tsmc18 tsmcRdSerpBody layout (1)
tsmc18 tsmcRdSerpUnit layout (5)
tcb018bcdgp2a OR2DO layout (1)
tsmc18 nmos5v layout (4)
3_Current_Copier Delay_Circuit layout (1)
tcb018bcdgp2a INVDO layout (6)
tsmc18 rppolywo_serp layout (3)
tsmc18 SERP_RES layout (1)
tsmc18 tsmcRdCutXY layout (2)
tsmc18 tsmcRdCutX layout (31)
tsmc18 tsmcRdCut layout (31)
tsmc18 tsmcRdSerpBody layout (1)
tsmc18 tsmcRdSerpUnit layout (5)
tsmc18 mimcap_2p0_sin layout (12)
8_Others Switch_CC layout (1)
```

```
tcb018bcdgp2a INVDO layout (1)
tsmc18 nmos5v_mac layout (2)
tsmc18 mimcap_2p0_sin layout (24)
3_Current_Copier CC_Bypass layout (1)
  3_Current_Copier OA_CC_Circuit layout (1)
    tsmc18 nmos5v_mac layout (21)
    tsmc18 pmos5v_mac layout (36)
    tsmc18 nmos5v_mac layout (2)
  8_Others Switch_VI layout (1)
    tsmc18 nmos5v_mac layout (2)
    tcb018bcdgp2a INVDO layout (1)
4_Current_Multipliator CM_Circuit_3 layout (1)
  tsmc18 pmos5v_mac layout (33)
  4_Current_Multipliator 2ST_OA_CM layout (1)
    tsmc18 rnwsti_pure5v layout (2)
    tsmc18 mimcap_2p0_sin layout (2)
    tsmc18 nmos5v_mac layout (24)
    tsmc18 pmos5v_mac layout (8)
5_Ouput_Regulator OR_Circuit layout (1)
  tsmc18 nld8_g5a_nbl_mac layout (14)
    tsmc18 METAL_STACK_2_MOS layout (2)
      tsmc18 RECT_ARRAY_XY_MOS layout (1)
      tsmc18 RECT_ARRAY_X_MOS layout (31)
        tsmc18 RECTANGLE_MOS layout (31)
      tsmc18 RECTANGLE_MOS layout (1)
    tsmc18 GA_NMOS_ANOB_IMP layout (1)
      tsmc18 GA_NMOS_ANOB_ARRAY layout (1)
        tsmc18 GA_NMOS_ANOB_UNIT layout (4)
          tsmc18 METAL_STACK_2_MOS layout (3)
```

```
tsmc18 RECT_ARRAY_XY_MOS layout (1)
  tsmc18 RECT_ARRAY_X_MOS layout (31)
    tsmc18 RECTANGLE_MOS layout (31)
      tsmc18 RECTANGLE_MOS layout (1)

5_Ouput_Regulator 2ST_OA_OR layout (1)
  tsmc18 rnwsti_pure5v layout (1)
  tsmc18 mimcap_2p0_sin layout (2)
  tsmc18 pmos5v_mac layout (24)
  tsmc18 nmos5v_mac layout (8)

8_Others Switch_OR layout (1)
  tsmc18 nmos5v_mac layout (2)
  tcb018bcdgp2a INVDO layout (2)
  tcb018bcdgp2a AN2DO layout (1)

6_Voltage_Readout Voltage_Divider layout (2)
  6_Voltage_Readout Res_Cell layout (2)
    tsmc18 rshphvnw_hvpw_gb_4t layout (8)
    tsmc18 METAL_STACK_2_RES layout (4)
      tsmc18 RECT_ARRAY_XY_RES layout (1)
      tsmc18 RECT_ARRAY_X_RES layout (31)
      tsmc18 RECTANGLE_RES layout (31)
    tsmc18 RECTANGLE_RES layout (1)
    tsmc18 HVRES_MTL_LINK layout (1)
      tsmc18 MRingByPolygon_RES layout (1)
    tsmc18 METAL_STACK_2_RES layout (2)
      tsmc18 RECT_ARRAY_XY_RES layout (1)
      tsmc18 RECT_ARRAY_X_RES layout (31)
      tsmc18 RECTANGLE_RES layout (31)
    tsmc18 RECTANGLE_RES layout (1)
    tsmc18 HVRES_UNIT layout (1)
```

```
6_Voltage_Readout INA_Circuit layout (2)
    tsmc18 rppolyhri_serp layout (8)
        tsmc18 SERP_RES layout (1)
            tsmc18 tsmcRdCutXY layout (2)
                tsmc18 tsmcRdCutX layout (31)
                    tsmc18 tsmcRdCut layout (31)
            tsmc18 tsmcRdSerpBody layout (1)
                tsmc18 tsmcRdSerpUnit layout (5)
        tsmc18 mimcap_2p0_sin layout (1)
6_Voltage_Readout 2ST_OA2_VR layout (3)
    tsmc18 rnwsti_pure5v layout (1)
    tsmc18 mimcap_2p0_sin layout (2)
    tsmc18 nmos5v_mac layout (19)
    tsmc18 pmos5v_mac layout (10)
    tsmc18 rppolywo_serp layout (20)
    tsmc18 SERP_RES layout (1)
        tsmc18 tsmcRdCutXY layout (2)
            tsmc18 tsmcRdCutX layout (31)
                tsmc18 tsmcRdCut layout (31)
            tsmc18 tsmcRdSerpBody layout (1)
                tsmc18 tsmcRdSerpUnit layout (5)
7_Switch_State_Detection Comparator_Circuit layout (1)
    tsmc18 nmos5v_mac layout (43)
    tsmc18 pmos5v_mac layout (13)
8_Others Switch_VR layout (2)
    tsmc18 nmos5v_mac layout (2)
    tsmc18 pmos5v layout (1)
    tcb018bcdgp2a INVDO layout (1)
8_Others Delay_INA layout (1)
```

tcb018bcdgp2a AN2D0 layout (1)
 tsmc18 mimcap_2p0_sin layout (1)
 tcb018bcdgp2a INVDO layout (2)
 tsmc18 rppolywo_serp layout (1)
 tsmc18 SERP_RES layout (1)
 tsmc18 tsmcRdCutXY layout (2)
 tsmc18 tsmcRdCutX layout (31)
 tsmc18 tsmcRdCut layout (31)
 tsmc18 tsmcRdSerpBody layout (1)
 tsmc18 tsmcRdSerpUnit layout (5)
 8_Others ESD_DIODE layout (28)
 tsmc18 ndio_5 layout (6)
 tsmc18 pdio_5 layout (6)
 tsmc18 pmos5v_mac layout (1)
 8_Others ESD_DIODE_GND layout (4)
 tsmc18 pdio_5 layout (12)
 8_Others ESD_DIODE_VDD layout (1)
 tsmc18 ndio_5 layout (12)
 8_Others DCAP layout (1055)
 tsmc18 mimcap_2p0_sin layout (1)
 9_Current_Driver IO_Ring layout (1)
 tpb018v_WB PAD_100_150 layout (39)
 tpb018v_WB HBJ701_VIA_80N_Cell_H layout (12)
 tpb018v_WB HBJ701_V135 layout (1456)
 tpb018v_WB HBJ701_V24 layout (1428)
 tpb018v_WB HBJ701_VIA_80N layout (4)
 tpb018v_WB HBJ701_V135 layout (2187)
 tpb018v_WB HBJ701_V24 layout (2108)

ANNEXE II

SCHÉMAS ÉLECTRIQUES DES DIFFÉRENTS CIRCUITS DE LA PUCE CMOS

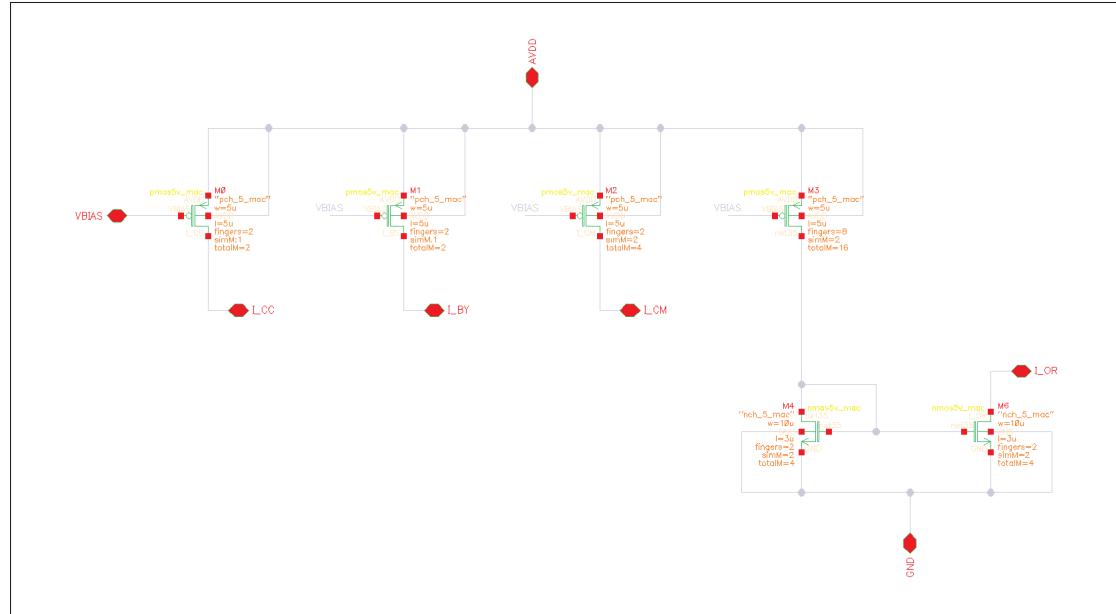


Figure-A II-1 Circuit de polarisation / Référence de courant des amplificateurs opérationnels

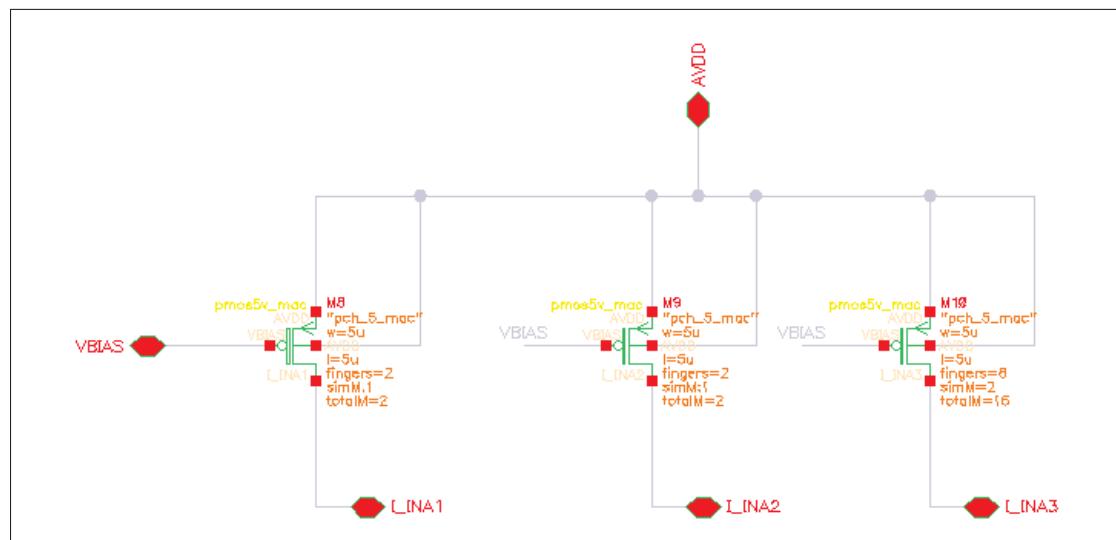


Figure-A II-2 Circuit de polarisation / Référence de courant pour les amplificateurs dans l'amplificateur d'instrumentation

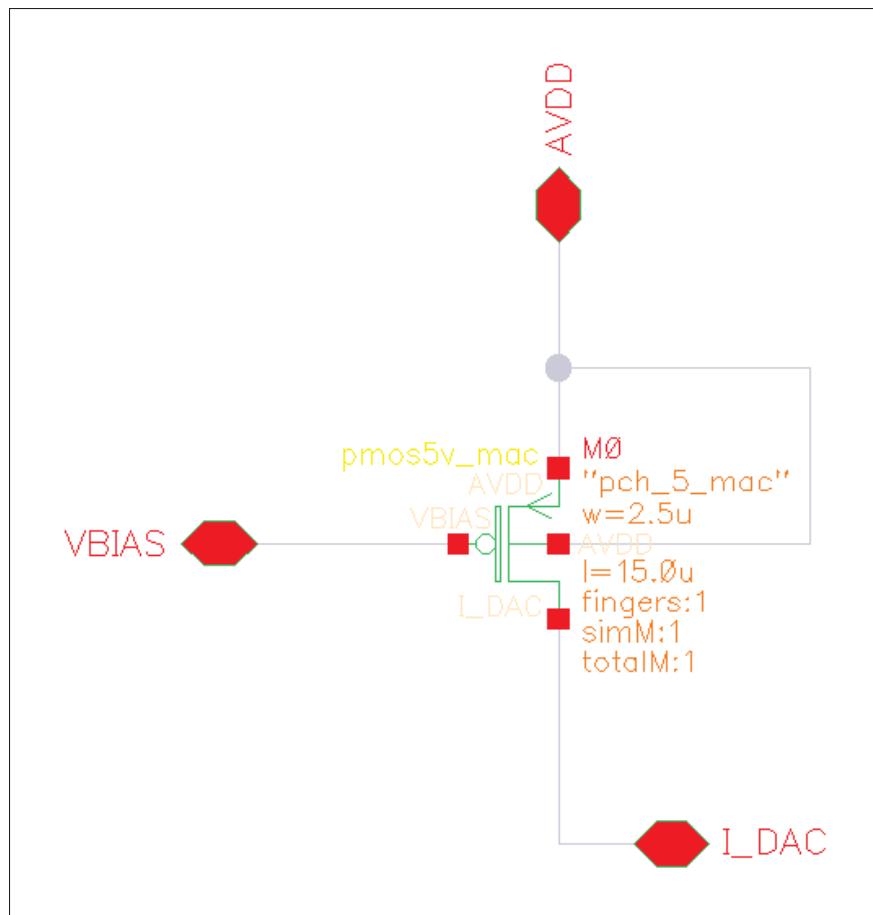


Figure-A II-3 Transistor PMOS pour la référence de courant du CNA

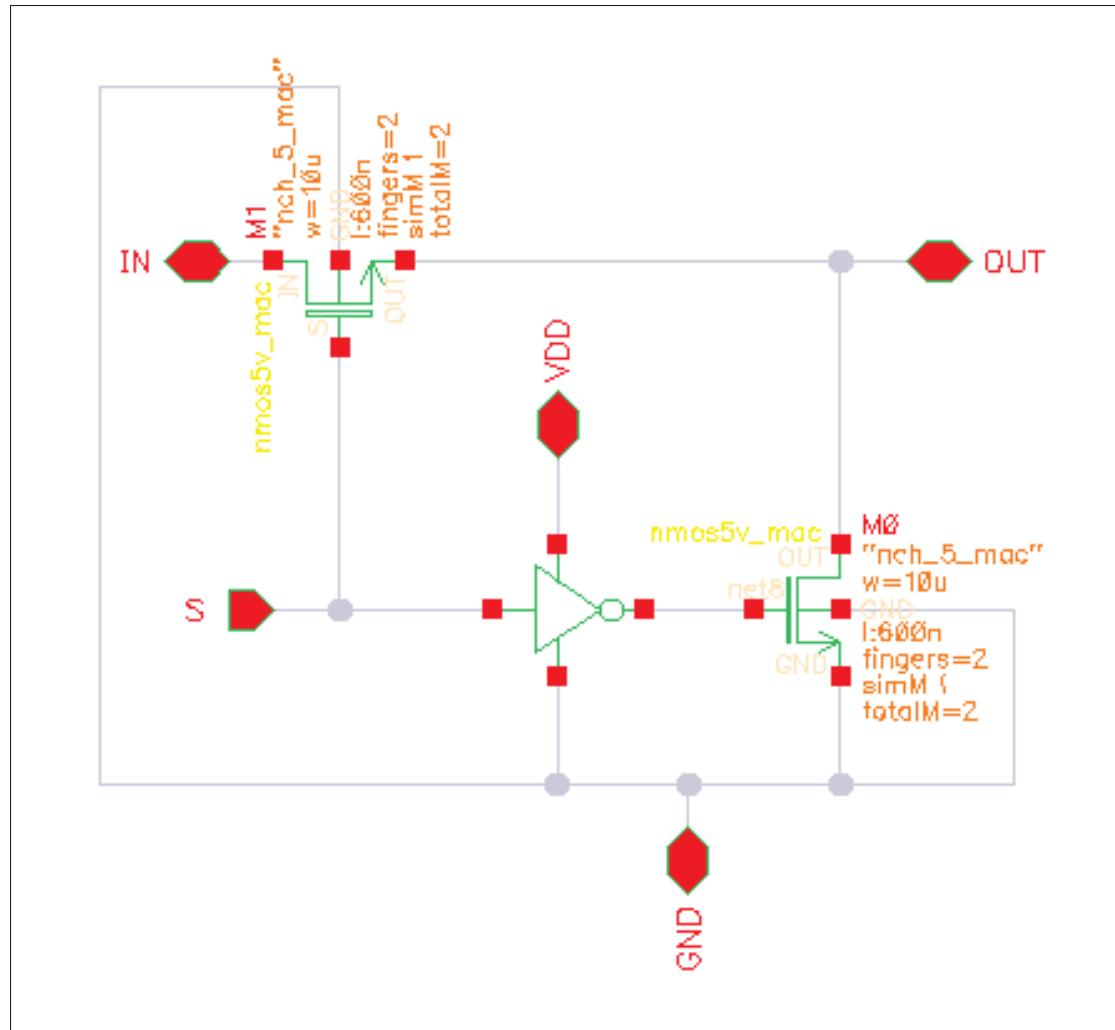


Figure-A II-4 Commutateur à la grille des transistors du CNA, de la cellule copieuse de courant, du convertisseur V-I et de la sortie PWM du courant de haute intensité

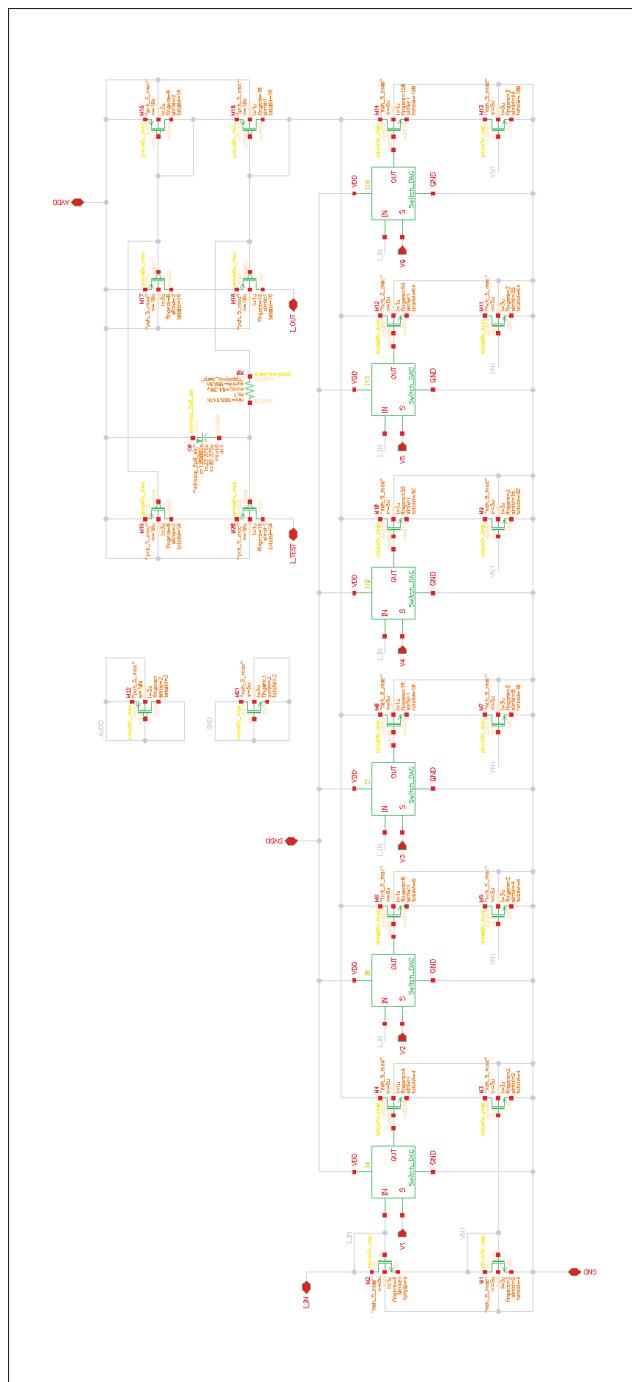


Figure-A II-5 Convertisseur numérique analogique

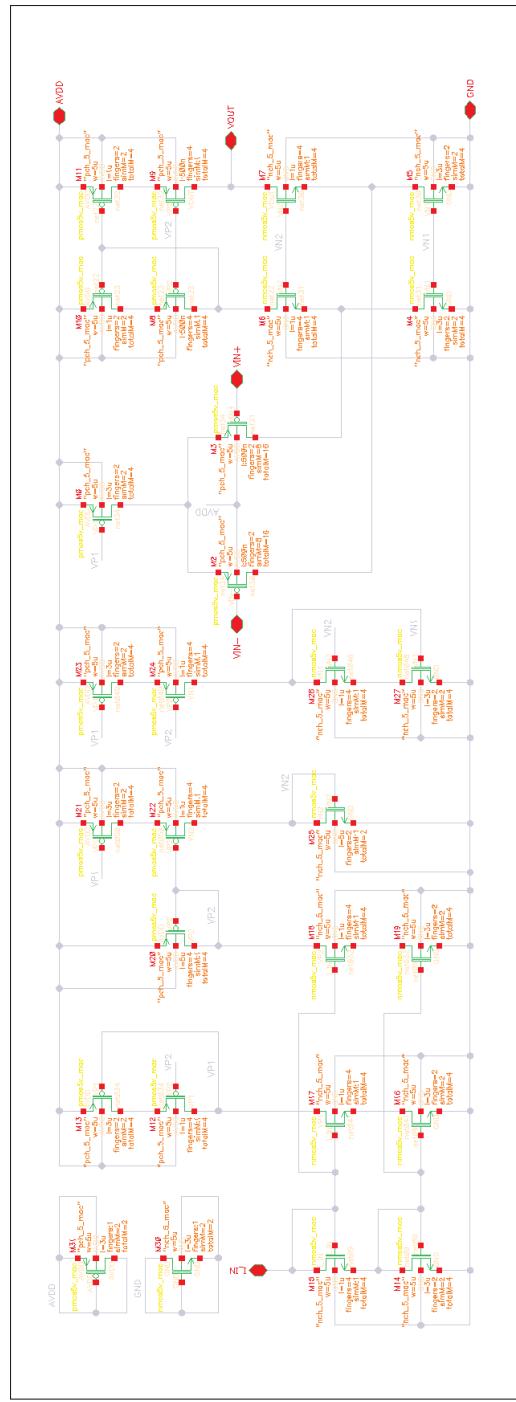


Figure-A II-6 Amplificateur cascode replié de la cellule copieuse de courant et du convertisseur V-I

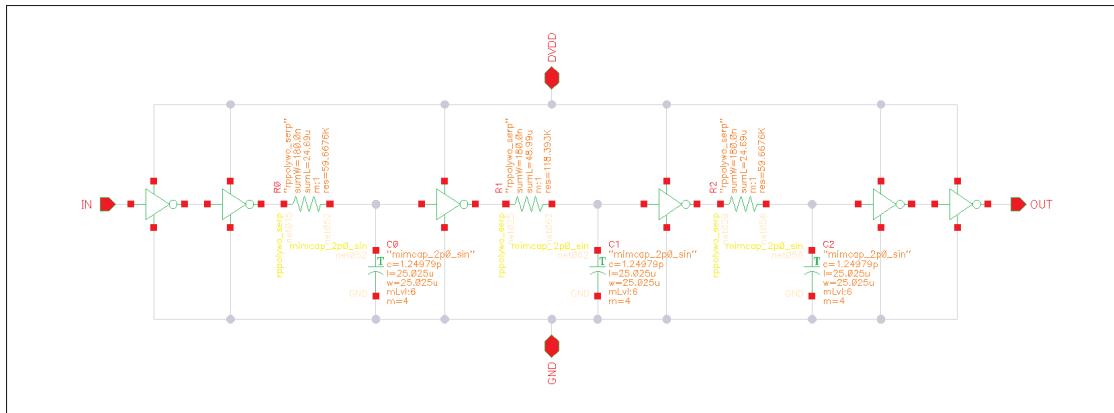


Figure-A II-7 Cellule de délai du signal S7

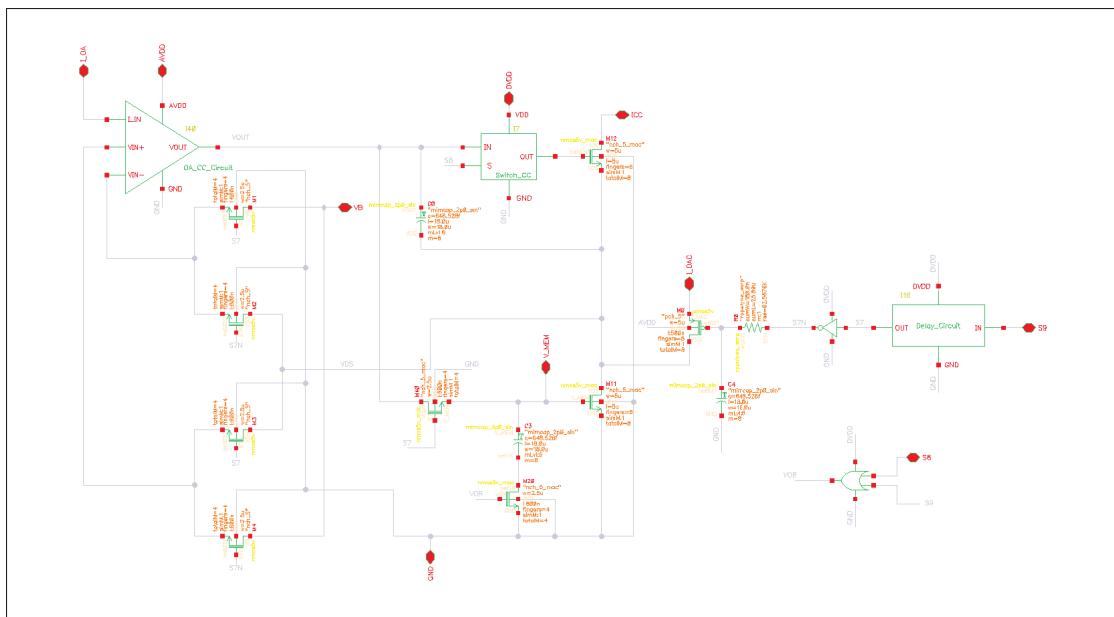


Figure-A II-8 Cellule copieuse de courant

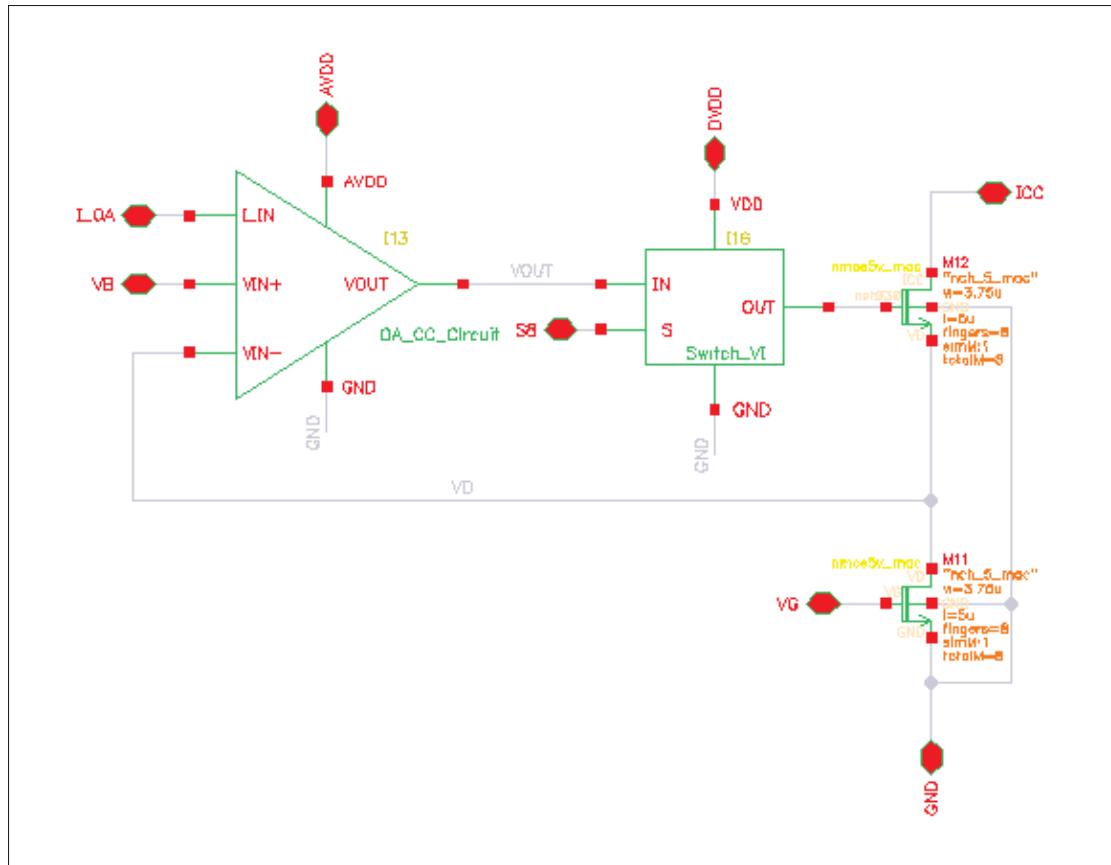


Figure-A II-9 Convertisseur V-I

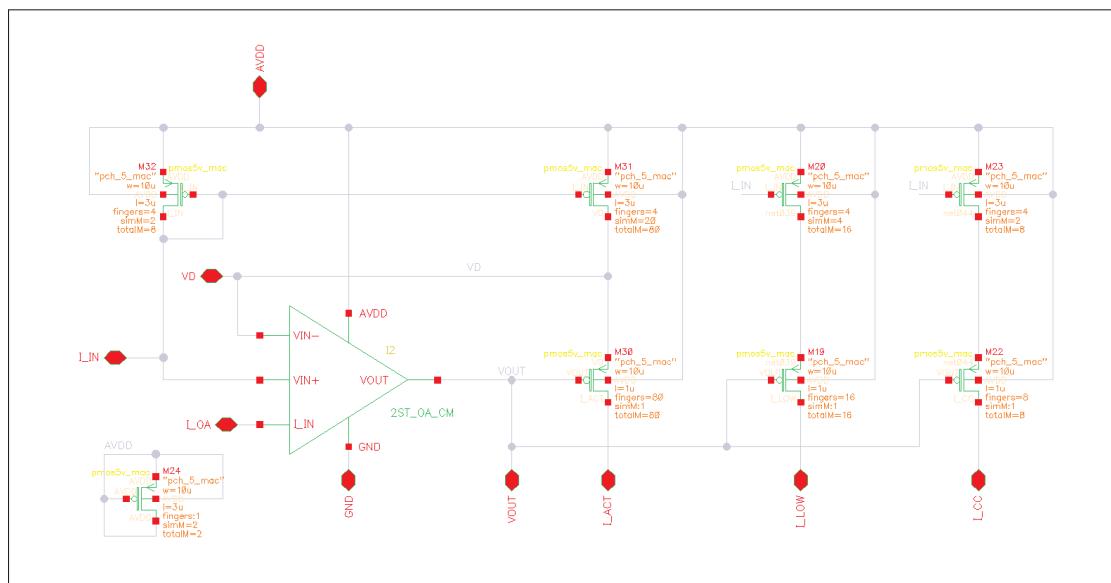


Figure-A II-10 1er étage du multiplicateur de courant

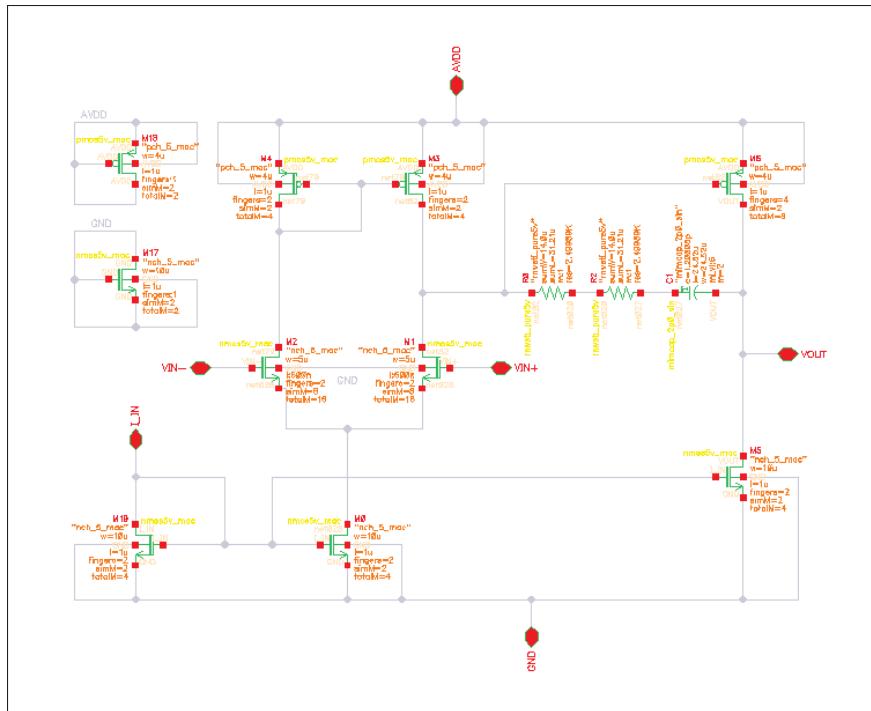


Figure-A II-11 Amplificateur (AO2) 2 étages avec une paire différentielle NMOS pour le 1er étage du multiplicateur de courant

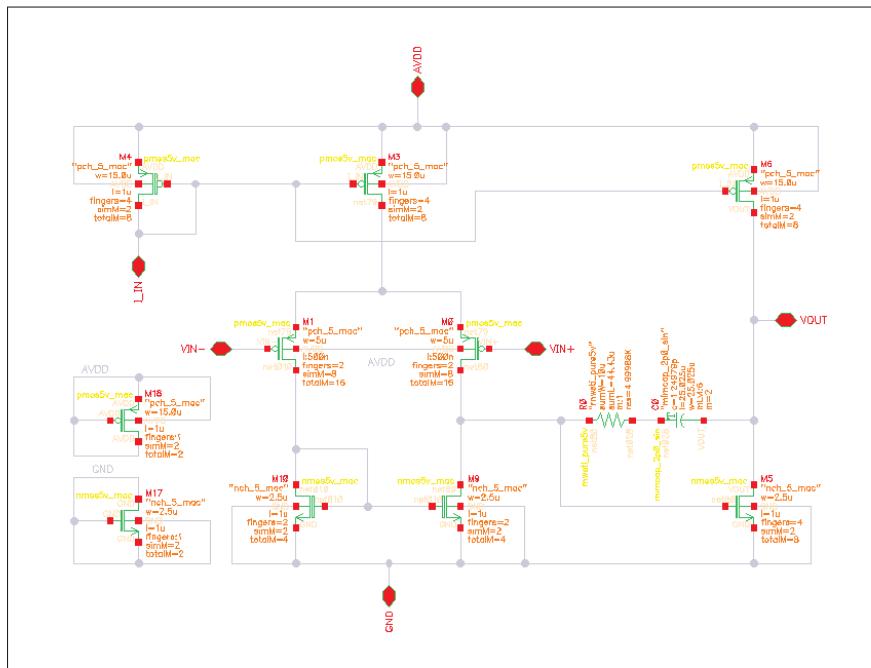


Figure-A II-12 Amplificateur (AO3) 2 étages avec une paire différentielle PMOS pour le 2nd étage du multiplicateur de courant

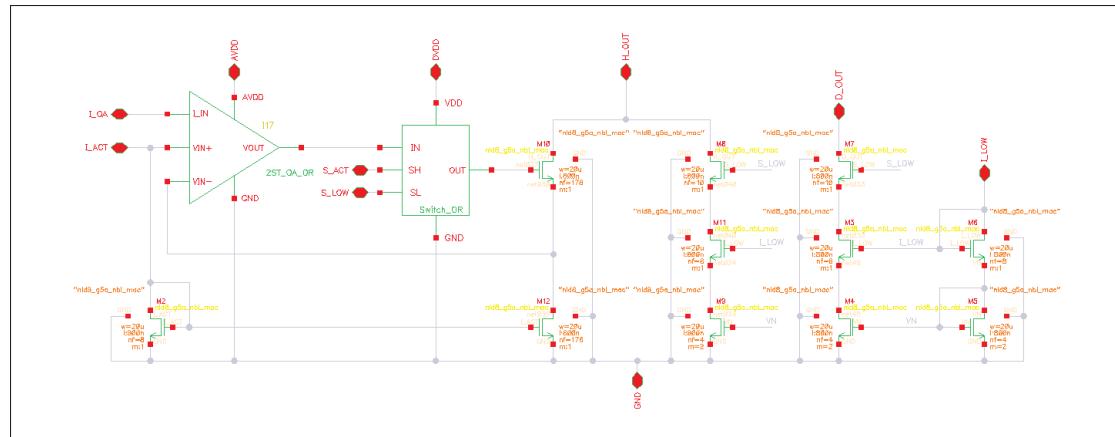


Figure-A II-13 2nd étage du multiplicateur de courant

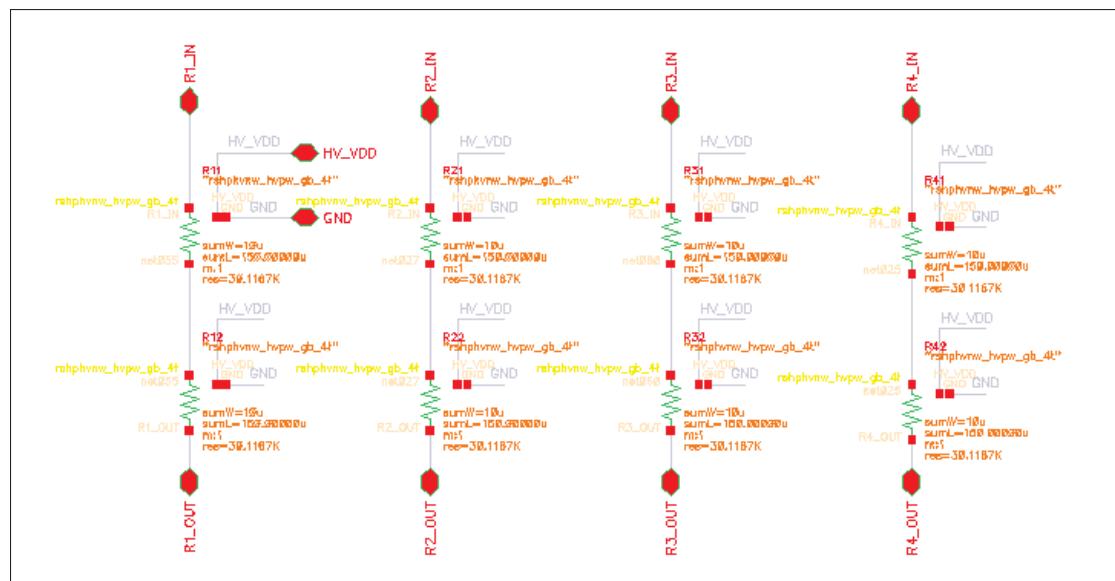


Figure-A II-14 Diviseur de tension - Cellule des résistances

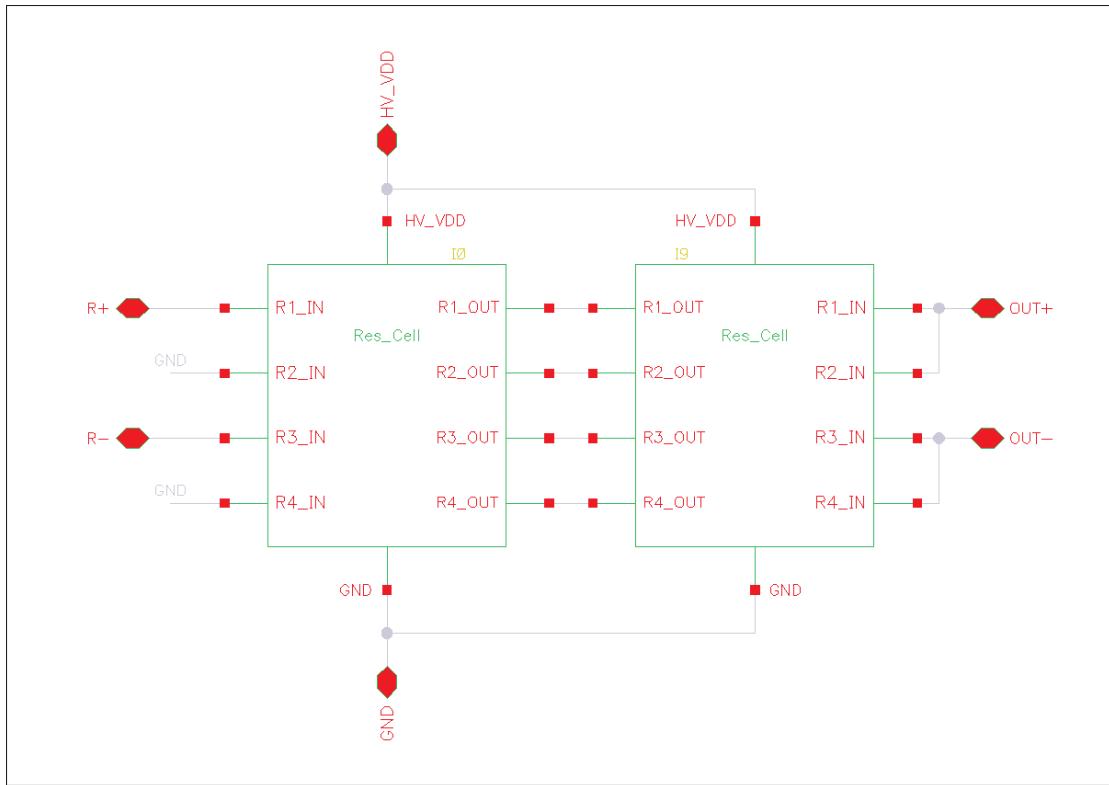


Figure-A II-15 Diviseur de tension complet

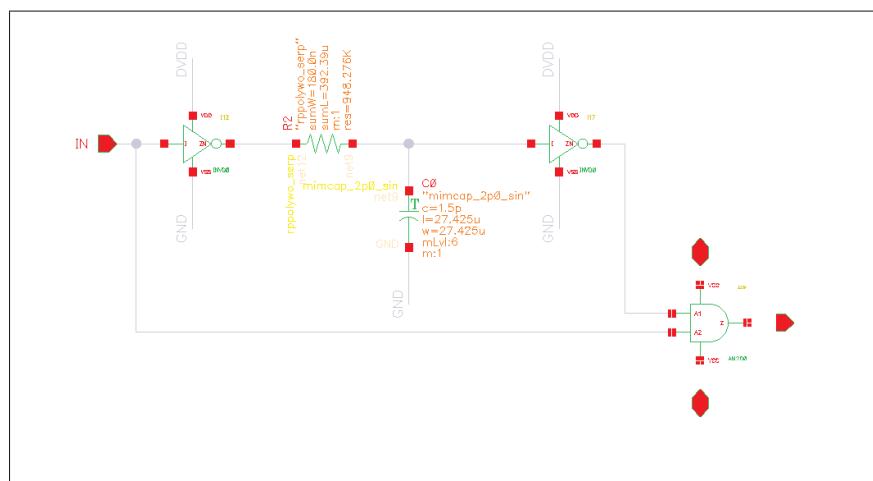


Figure-A II-16 Cellule de délai du front montant du signal S11

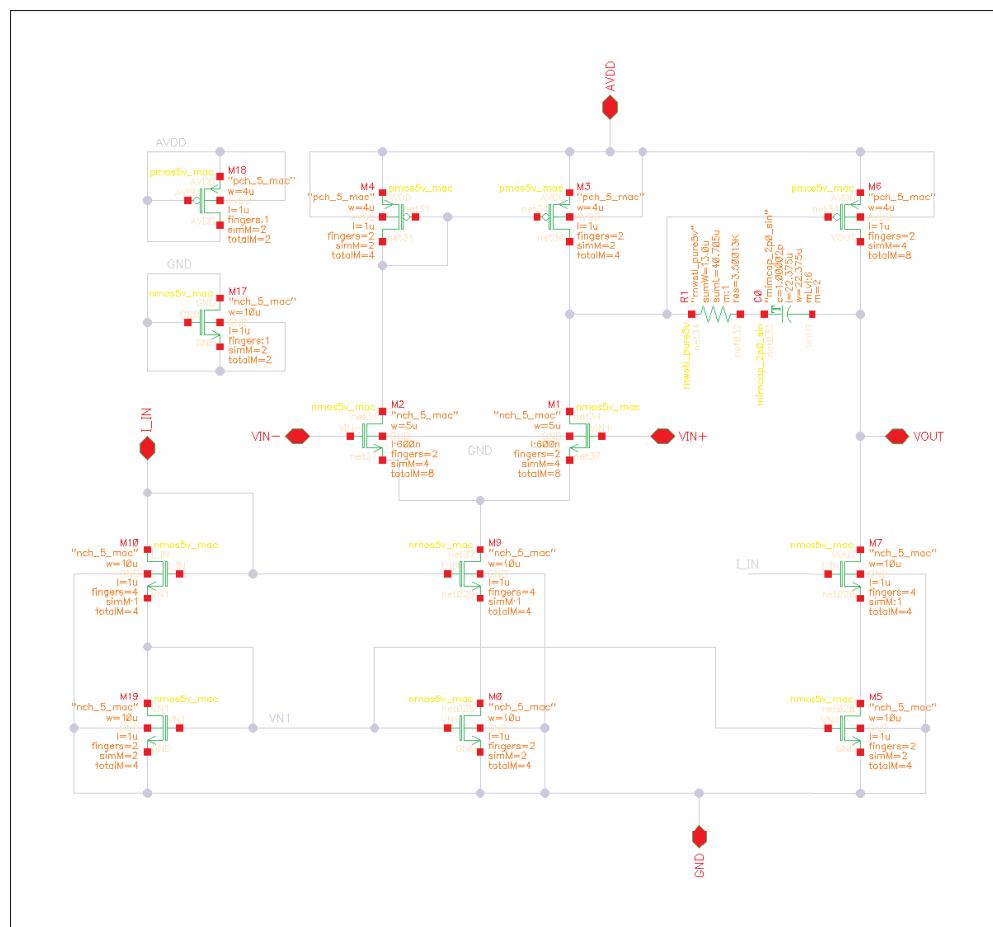


Figure-A II-17 Amplificateur (AO5) 2 étages avec une paire différentielle NMOS de l'amplificateur d'instrumentation

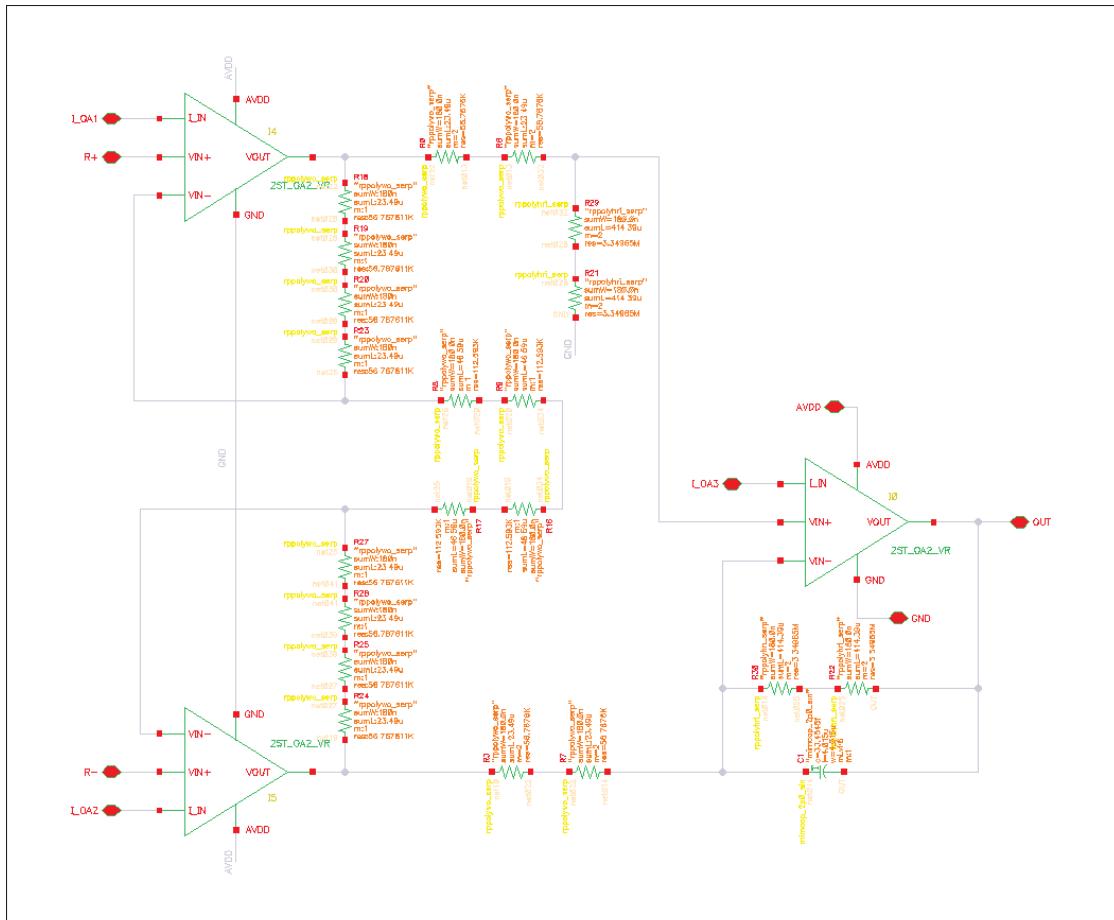


Figure-A II-18 Amplificateur d'instrumentation

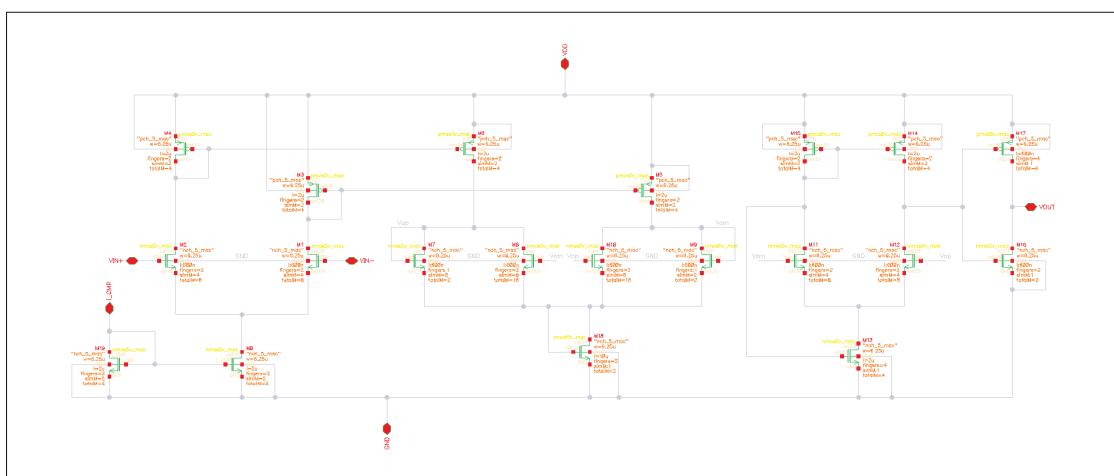


Figure-A II-19 Comparateur haute vitesse

ANNEXE III

RÉSUMÉ DES PERFORMANCES DES CIRCUITS DE LA PUCE CMOS

Tableau-A III-1 Performances des différents amplificateurs opérationnels

Spécifications	AO1	AO2	AO3	AO4	AO5
Topologie	FC	2ST NMOS	2ST PMOS	2ST NMOS	
Courant de polarisation [μ A]	30	60	240	30	240
Gain [dB]	76,7	71,8	62,9	75,5	55,6
Marge de phase [°]	84,6	73,5	75,2	51,4	90
Offset de sortie [mV]	74,5	0,23	107	0,07	0,21
Plage d'entrée [V]	[0;4,48]	[0;4,96]	[0,14;4,8]	[0,11;4,9]	[0,32;4,7]
Tension de sortie maximale [V]	4,48	4,96	4,99	4,96	4,74
Slew rate [V/ μ s]	6	25,7	24,6	15	123
CMRR [dB]	119	81	85		45
Bandwidth [kHz]	1,65	7,6	38,3	3,08	102
Fréquence - gain unitaire [MHz]	11,4	38	64	19	71
Condensateur de sortie [pF]	5	1,4	7,4	0,2	1
Consommation [mW]	1,05	0,9	3,6	0,45	3,6

Tableau-A III-2 Performances des circuits partagés et de la cellule copieuse de courant

Courant de référence		CNA	
Topologie	PMOS	Topologie	Source de courant
Courant de référence (μ A)	9	Résolution	6 bits
Sensibilité à VDD (μ A/V)	6,31	Approche	Binaire
Sensibilité à la température (nA/ $^{\circ}$ C)	26,5	Commutation	Grille transistor
Cellule copieuse de courant			
Plage de fonctionnement [μ A]	[54; 558]	1 LSB [μ A]	9
Condensateur mémoire [pF]	5	Courant max [μ A]	564
Temps d'échantillonnage minimale [μ s]	10	INL max [LSB]	0,34
Temps de décharge complet [s]	5	DNL max [LSB]	0,043
Temps de décharge à 1% [ms]	12,3	Offset [nA]	2,47
Erreur relative maximale [%]	0,9	Erreur de gain [LSB]	0,34
Temps de stabilisation [μ s]	1,14	Temps de stabilisation [μ s]	1,08
Efficacité énergétique [%]	[20; 73]	Efficacité énergétique [%]	[25; 49]

Tableau-A III-3 Performances des multiplicateurs de courant

Spécification	Multiplicateur - Étage 1		Multiplicateur - Étage 2	
	I_{CMH}	I_{CML}	I_{ACT}	I_{MEA}
Topologie des miroirs de courant	Cascade régulé		Cascade régulé	Cascade
Ratio	10	2	22	22
Plage de fonctionnement [mA]	[0,54 ; 5,57]	[0,11 ; 1,13]	[12 ; 122]	[0,11 ; 1,13]
Erreur relative maximale [%]	0,36	0,04	3	0,06
Tension minimale de sortie [V]	2,6	2,68	1,5	4,2
Impédance de sortie [$M\Omega$]	105,7	61,5	67,4	205
Temps de stabilisation [ns]	380	297	58	1,5
Efficacité énergétique [%]	[73 ; 90]		[71 ; 95]	50

Tableau-A III-4 Performances des circuits d'interface

Spécifications	INA	Spécifications	Comparateur
Gain [dB]	31,5	Courant polarisation [μA]	60
Bandwidth [MHz]	1,98	Offset [μV]	321
CMRR [dB]	61,3	Tension de sortie max [V]	4,999
Offset [mV]	143	Plage de la tension de seuil [V]	[0,5 ; 4,5]
Plage d'entrée [mV]	[4 ; 116]	Largeur de la boucle d'hystérésis [V]	$\pm 0,15$
Tension de sortie maximale [V]	4,75	Slew rate [V/ μs]	1550
Slew Rate [V/ μs]	10,7	Délai [ns]	39,3
Temps de stabilisation [ns]	490	Condensateur de sortie [pF]	1
Consommation [mW]	4,5	Consommation [mW]	5,15

Tableau-A III-5 Espace occupé par les circuits et autres composants sur la puce de 4 mm²

Circuits	Superficie [%]
References de courant	0,2
CNA	1,4
Cellule copieuse de courant	1,7
Convertisseur V-I	0,2
Multiplicateur - Étage 1	1,1
Multiplicateur - Étage 2	3,0
Diviseurs de tension	13,3
Amplificateurs d'instrumentation	1,7
Comparateur	0,2
Seal ring	4,9
Plots E/S	27,0
Diodes ESD	6,6
Interconnexions M6	12,7
Condensateurs de découplage	9,0
Total	83,0

ANNEXE IV

DIMENSIONS DES COMPOSANTS ÉLECTRIQUES DES CIRCUITS

Tableau-A IV-1 Dimensions des composants des différents circuits :
taille des transistors W/L en $\mu\text{m}/\mu\text{m}$

Circuits partagés (Voir Fig.3.5)		Cellule copieuse de courant (Voir Fig.3.8)		Circuit de mesure de la tension du μheater (Voir Fig.3.20)	
M_0	2,5/15	M_{1-2}	40/5	$R_{01-02-03-04}$	120 k Ω
M_{01-02}	20/0,6	M_3	40/0,5	R_{1-3}	113,5 k Ω
M_1	20/3	$M_{4-5-6-7-8-9}$	10/0,6	R_{2-4}	6,7 M Ω
M_2	20/1	M_{10-11}	20/0,6	R_F	227 k Ω
M_3	20/3	C_{mem} et C_c	5,2 pF	R_G	450 k Ω
M_4	20/1	Convertisseur V-I (Voir Fig.3.12)		R_5	948 k Ω
M_5	2*20/3	M_{1-2}	40/5	C	1,5 pF
M_6	2*20/1	M_{3-4}	20/0,6	M_{1-3}	20/0,6
M_{13}	32*20/3	Cellule de délai du signal S7 (Voir Fig.3.9)		M_2	40/0,5
M_{14}	32*20/1	R_{1-3}	59 k Ω	Comparateur haute vitesse (Voir Fig.3.22)	
$M_{15-17-19}$	160/3	R_2	118 k Ω	M_1	20/5
$M_{16-18-20}$	160/1	C_{1-2-3}	5 pF	M_{2-3}	25/2
R	6 k Ω			M_{4-5}	50/0,6
Multiplicateur de courant 1er étage (Voir Fig.3.14)		Multiplicateur de courant 2ème étage (Voir Fig.3.15)		$M_{6-7-8-9}$	25/2
M_1	80/3	M_{01-02}	20/0,6	M_{10-11}	100/0,6
M_2	10*80/3	M_1	160/0,8	M_{12-13}	12,5/0,6
M_3	10*80/1	M_2	22*160/0,8	M_{14}	12,5/10
M_4	2*80/3	M_3	22*160/0,8	M_{15-16}	50/0,6
M_5	2*80/1	$M_{4-5-6-7-9-10}$	160/0,8	$M_{12-13-19}$	25/2
M_6	80/3	M_{8-11}	200/0,8	M_{20}	25/0,6
M_7	80/1			M_{21}	25/0,6
R	6 k Ω				

Tableau-A IV-2 Dimension des composants des différents amplificateurs opérationnels (transistors W/L en $\mu\text{m}/\mu\text{m}$)

AO1		AO1 Circuit de polarisation		AO2	
		M_0	10/5	M_0	20/5
M_1	20/3	M_0	10/5	M_0	20/5
M_{2-3}	80/0,5	M_{1-3-5}	20/3	M_{1-2-3}	40/1
M_{4-5}	20/3	M_{2-4-6}	20/1	M_{4-5}	80/0,6
M_{6-7}	20/1	M_7	20/5	M_{6-7}	16/1
M_{8-9}	20/0,5	$M_{8-10-12}$	20/3	M_8	32/1
M_{10-11}	20/1	$M_{9-11-13}$	20/1	R	5 k Ω
		M_{14}	10/5	C	2,4 pF
		M_{15}	20/3		
		M_{16}	20/1		
AO3		AO4		AO5	
M_0	80/5	M_0	10/5	M_0	80/5
M_{1-2}	40/3	M_{1-2-3}	20/1	M_{1-2-3}	40/1
M_{3-4-5}	120/1	M_{4-5}	100/0,6	M_{4-5-6}	40/1
M_{6-7}	80/0,5	M_{6-7-8}	16/1	M_{7-8}	40/0,6
M_{8-9-10}	10/1	M_{11}	32/1	M_{9-10}	16/1
R	5 k Ω	R	8 k Ω	M_{11}	32/1
C	2,5 pF	C	1,79 pF	R	3,5 k Ω
				C	2 pF

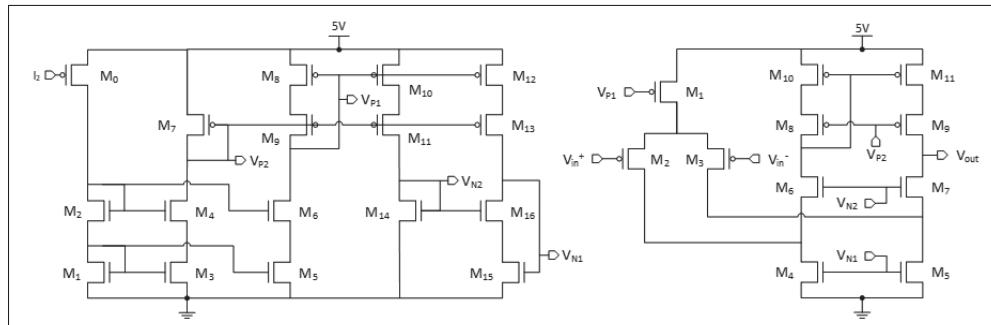


Figure-A IV-1 Amplificateur cascode replié (AO1) avec son circuit de polarisation

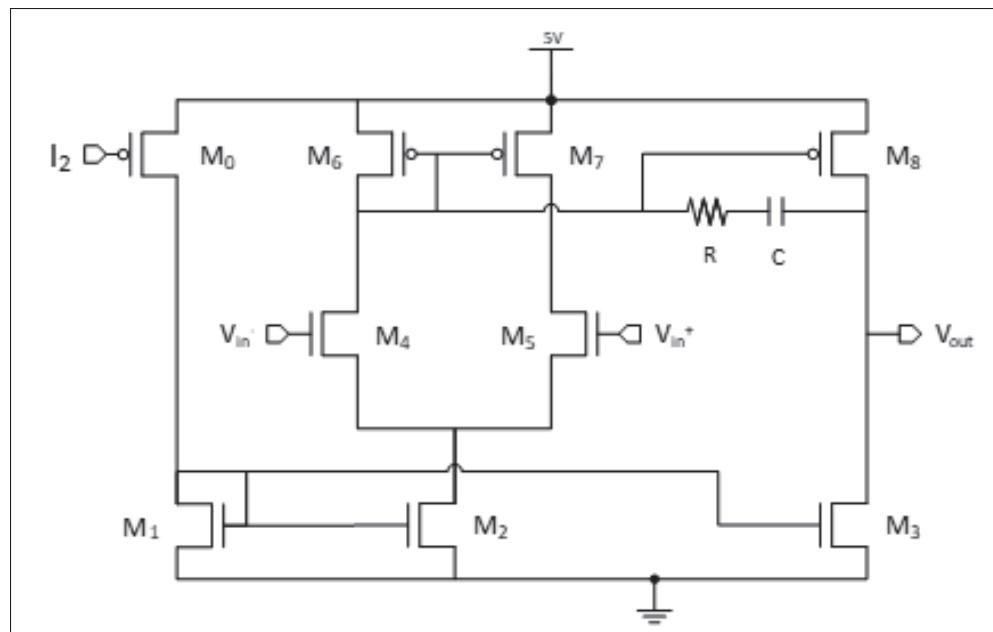


Figure-A IV-2 Amplificateur 2 étages avec une paire différentielle NMOS (AO2 et AO4)

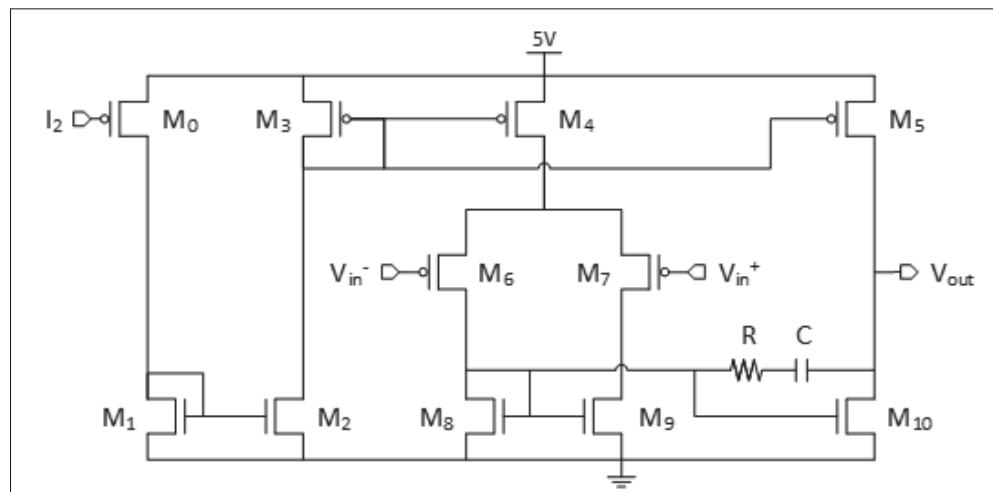


Figure-A IV-3 Amplificateur 2 étages avec une paire différentielle PMOS (AO3)

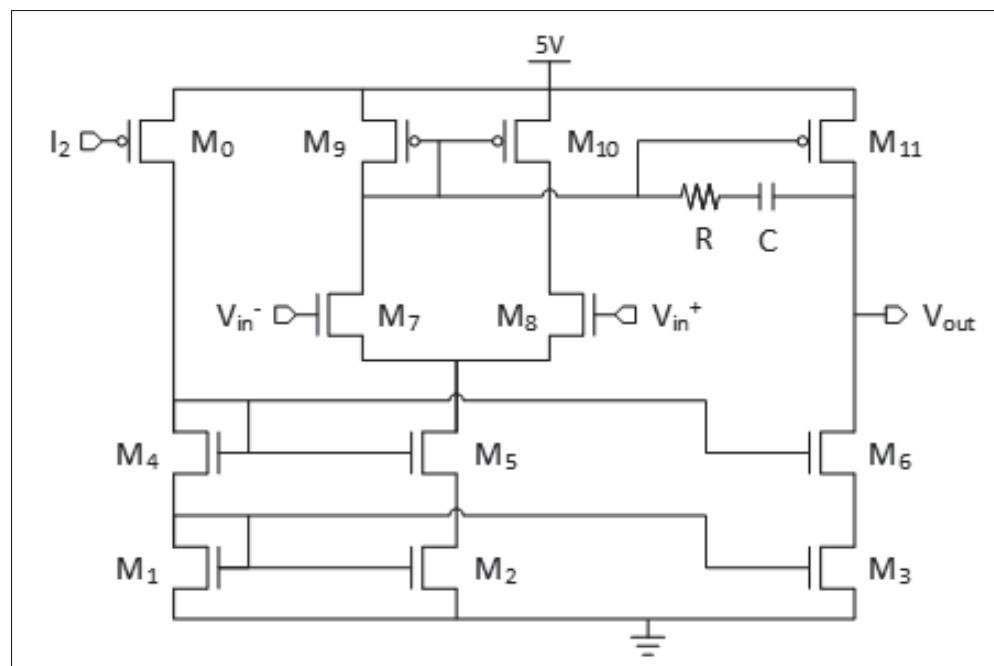


Figure-A IV-4 Amplificateur 2 étages avec une paire différentielle NMOS (AO5)

ANNEXE V

CODE MATLAB DU MODÈLE DE PREMIER ORDRE DU μ HEATER

Algorithme-A V.1 Code Matlab

```
1 close all;clc;clear all;
2
3 %%%%%%
4 %Variable Graphique
5 %%%%%%
6
7 % Definition de la taille de la police des axes,
8 % labels et legende
9 FontSize_label = 28;
10 FontSize_axes = 28;
11
12 % Definition de la largeur des lignes
13 Linewidth_outline = 0.1;
14 Linewidth_graph = 0.1;
15 Linewidth = 2;
16
17 %Donnees heater
18
19
20 %Caracteristique V-I
21
22 V1=[0.5,1,1.5,2,2.4,3,3.3,3.5,3.9];
23
24 I1=[10,17.5,24,30,33,38,40,41,42.5];
```

Algorithme-A V.2 Code Matlab (suite)

```
25
26 R1=V1./(I1*1e-3);
27
28 %Relation entre la temperature et la tension
29
30 V2=[0,1,1.5,2,2.5,3];
31
32 T2=[298.15,330,370,440,500,580];
33
34 %Relation entre la resistance et la temperature
35
36 R3=[40,50,57.143,62.5,66.667,72.247,78.947];
37
38 T3=[300,310,330,370,440,500,580];
39
40
41 % Vecteur de tension & temperature
42
43 Vb=[0:0.1:5];
44
45 Tb=[298:1:710];
46
47 %%%%%%
48 %Calcul des coefficients polynomiaux et des
49 %fonctions polynomiales
50
51 %Resistance Heater en fonction de la tension
```

Algorithme-A V.3 Code Matlab (suite)

```

52 polynome_R = polyfit(V1,R1,3);      %coefficients
    polynomiaux
53 f_Res = polyval(polynome_R,Vb);      %fonction
    polynomiale
54
55 %Temperature Heater en fonction de la tension
56 polynome_T = polyfit(V2,T2,3);
57 f_Temp = polyval(polynome_T,Vb);
58
59 %Resistance Heater en fonction de la temperature
60 polynome_R = polyfit(f_Temp,f_Res,5);
61 f_Res = polyval(polynome_R,Tb);
62
63 %ou
64 %polynome_R = polyfit(T3,R3,3);
65 %f_Res = polyval(polynome_R,Tb);
66
67 %%%%%%%%%%%%%%
68 %Donnees du modele
69 %%%%%%%%%%%%%%
70
71 %polynome_R = [1.1605e-11 -3.4246e-08 3.9985e-05
72 %                -2.2985e-02 6.5604e+00 -6.8205e+02];
73 dt=1e-04;           %Delta t = 0.1 ms
74 t=[0:dt*1e3:300]; %Vecteur temps en ms
75
76 R=2.629e+03;      %Resistance thermique

```

Algorithme-A V.4 Code Matlab (suite)

```

77 tau=35e-03;           %Constante de temps thermique
78 C=tau/R;              %Capacite thermique
79
80 %%%%%%%%%%%%%%
81 %Tension Constante
82 %%%%%%%%%%%%%%
83
84 Ta = 298;             %Temperature ambiante
85 Temp= Ta;              %Vecteur Temperature Heater
86 V=3;                   %Tension d'actionnement
87
88 for i = 1:length(t)
89
90 Th = Temp(1,length(Temp));      %Temperature
91
92 heater
93
94 Q = V^2/polyval(polygone_R,Th); %Puissance generee
95
96 T_t = (Q-(Th-Ta)/R)/C*dt+Th;    %Calcul de la
97
98 nouvelle temperature du heater
99
100 Temp = [Temp T_t];             %Ajout de la
101
102 valeur dans le vecteur
103
104 endfor
105
106 Temp=Temp(1,2:length(Temp));    %

```

Algorithme-A V.5 Code Matlab (suite)

```

101
102 %%%
103 %Courant Constant
104 %%
105
106 Temp1=Ta;           %Vecteur Temperature Heater
107 I=37.2e-03;         %Courant d'actionnement
108
109 for i = 1:length(t)
110
111 Th = Temp1(1,length(Temp1));      %Temperature
112           heater
113
114 Q = polyval(polynome_R,Th)*I^2;  %Puissance
115
116 T_t = (Q-(Th-Ta)/R)/C*dt+Th;    %Calcul de la
117           nouvelle temperature du heater
118
119 Temp1 = [Temp1 T_t];             %Ajout de la
120           valeur dans le vecteur
121
122 Temp1=Temp1(1,2:length(Temp1));
123 %%
124 %Puissance Constante

```

Algorithme-A V.6 Code Matlab (suite)

```

125 %%%%%%
126
127 Temp2=298+289*(1-exp(-t*1e-03/tau)); % Equation
    circuit RC
128
129 %%%%%%
130 %Plot
131 %%%%%%
132
133 %Differents types d'alimentation du heater
134
135 figure(1);
136 h=plot(t,Temp,'-',t,Temp1,'-',t,Temp2,'-')
137 ylabel('Theater (K)');
138 xlabel('Temps (ms)');
139 legend ("Tension constante","Courant constant",
    "Puissance constante","Solution equation",
    'location','southeast');
140 xlim([0 150]);
141 ylim([290 600]);
142 set(gca,'FontSize',FontSize_axes,'Linewidth',
    Linewidth_outline);
143 set(h,'linewidth',Linewidth);
144 grid on;
145 grid minor;
146
147 %Fonction polynomiale
148 figure(2);

```

Algorithme-A V.7 Code Matlab (suite)

```
149 h=plot(T3,R3,'o',Tb,f_Res,'-')
150 xlabel('Theater (K)');
151 ylabel('Rheater (\Omega)');
152 legend ("Donnees Heater","Fonction polynomiale","TCR
= 2140 ppm",'location',"northwest");
153 xlim([250 750]);
154 set(gca,'FontSize',FontSize_axes,'LineWidth',
LineWidth_outline);
155 set(h,'LineWidth',LineWidth);
156 grid on;
157 grid minor;
```


ANNEXE VI
DESSINS DE MASQUE DES DIFFÉRENTS CIRCUITS DE LA PUCE CMOS

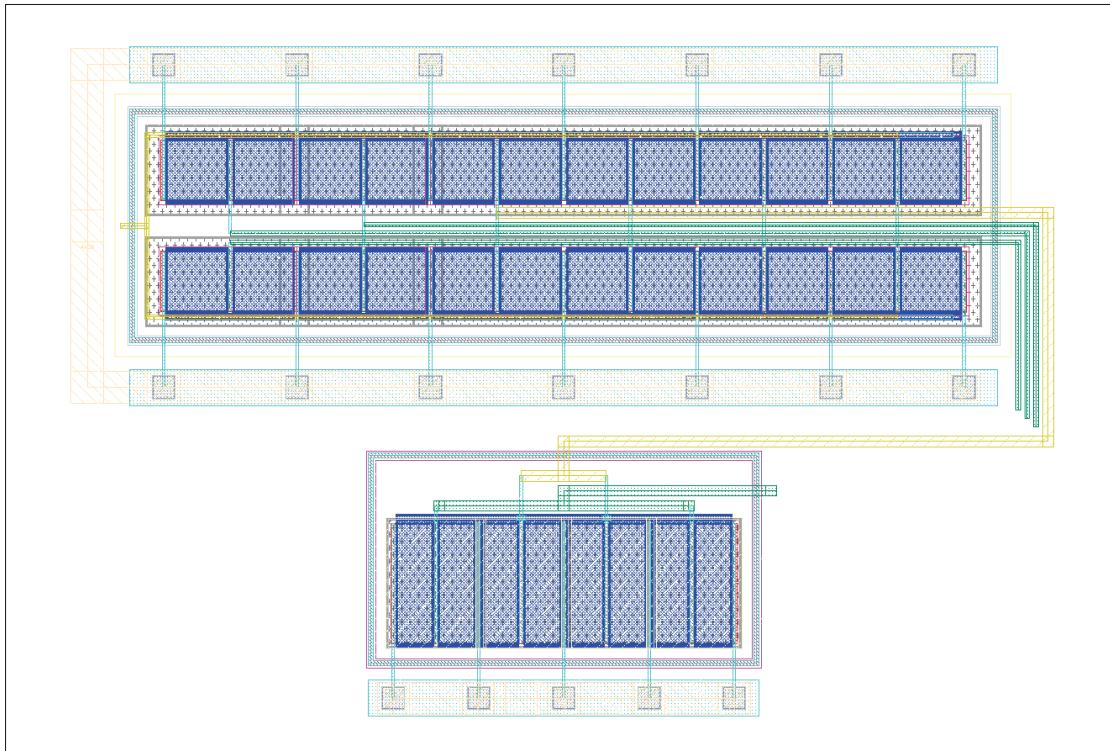


Figure-A VI-1 Circuit de polarisation / Référence de courant des amplificateurs opérationnels

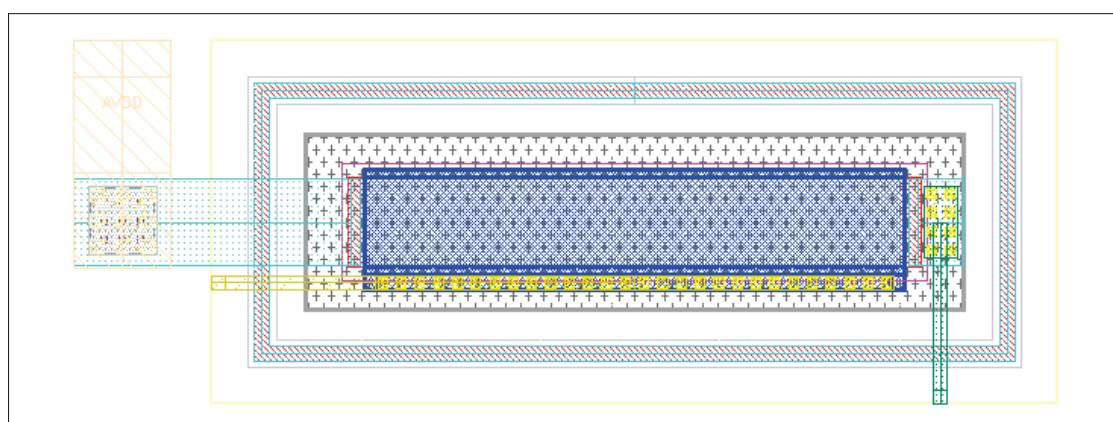


Figure-A VI-2 Transistor PMOS pour la référence de courant du CNA

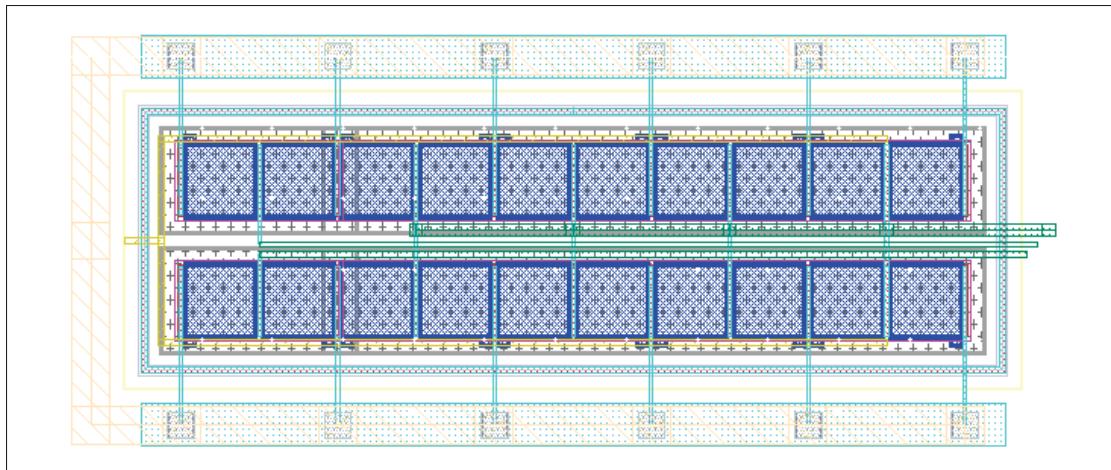


Figure-A VI-3 Circuit de polarisation / Référence de courant pour les amplificateurs d'instrumentation

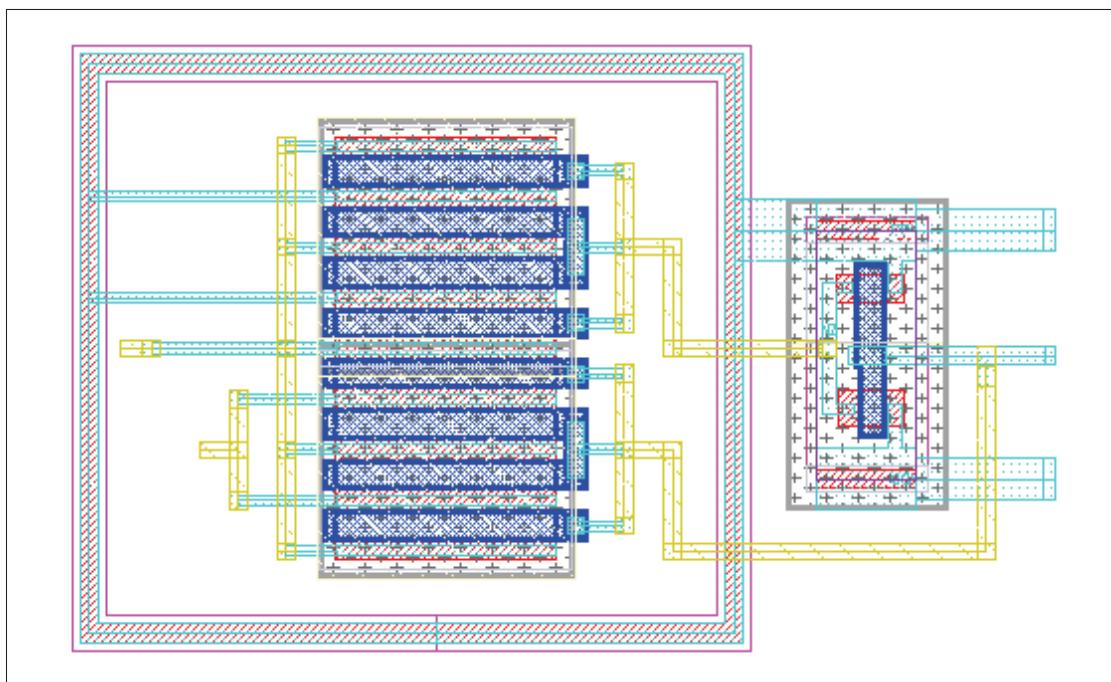


Figure-A VI-4 Commutateur à la grille des transistors du CNA

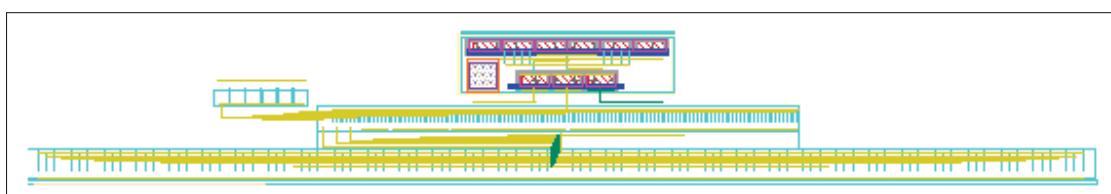


Figure-A VI-5 Convertisseur numérique analogique

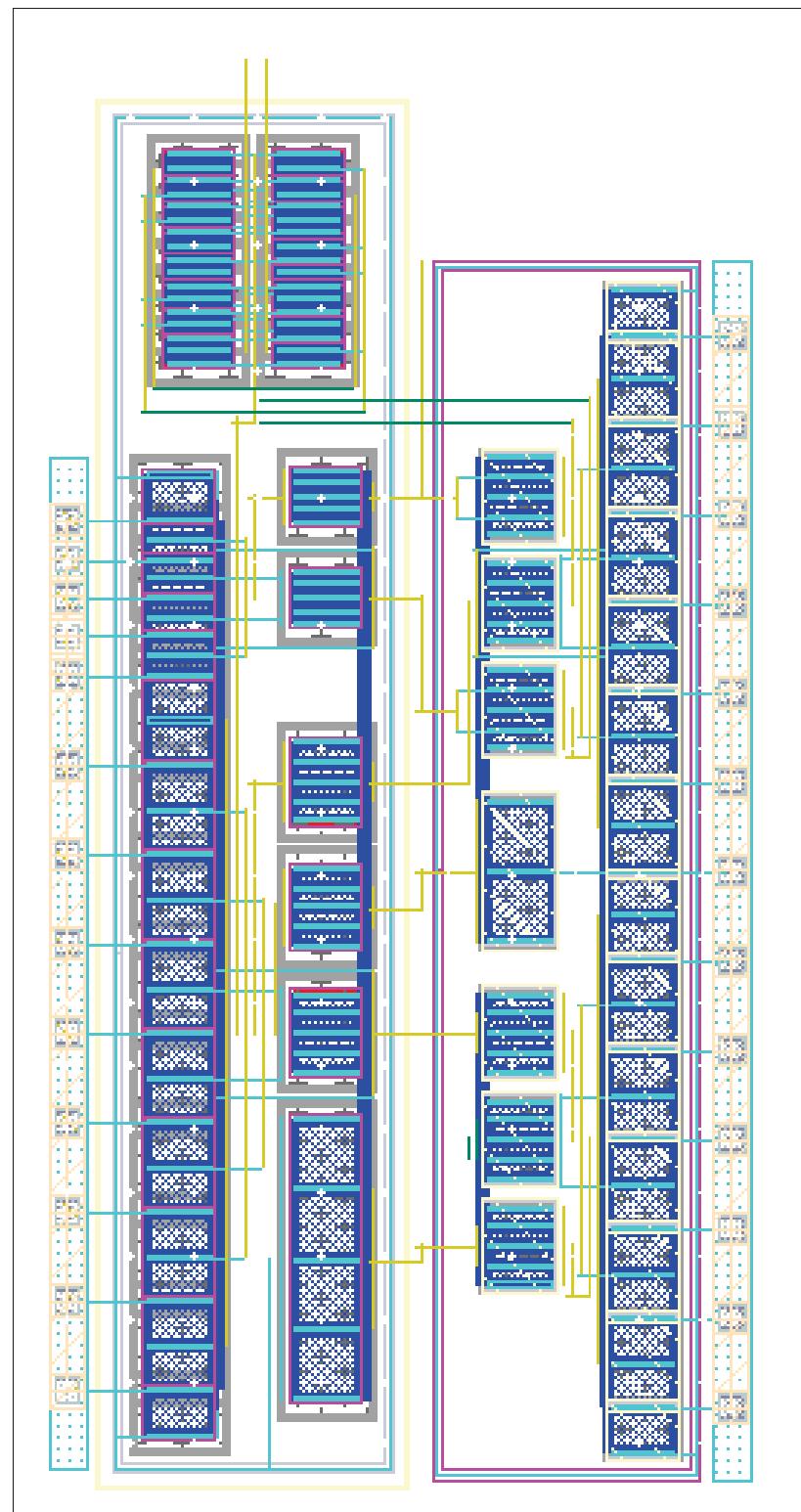


Figure-A VI-6 Amplificateur cascode replié de la cellule copieuse de courant et du convertisseur V-I

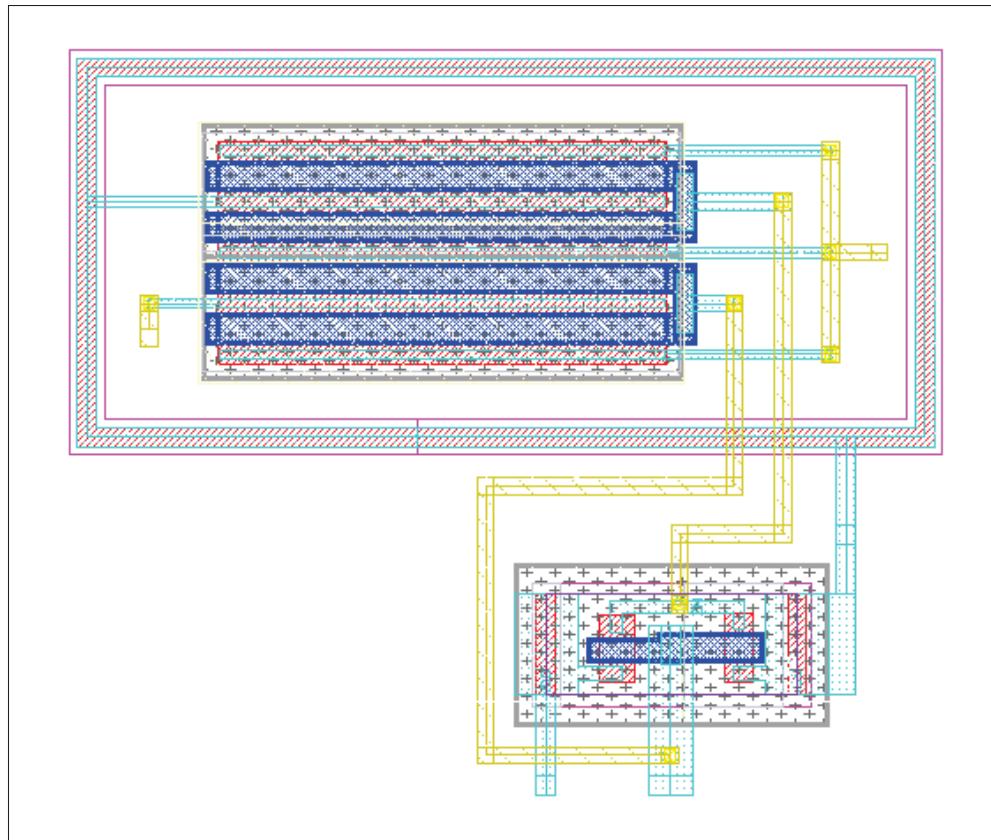


Figure-A VI-7 Commutateur à la grille des transistors de la cellule copieuse de courant et du convertisseur de V-I

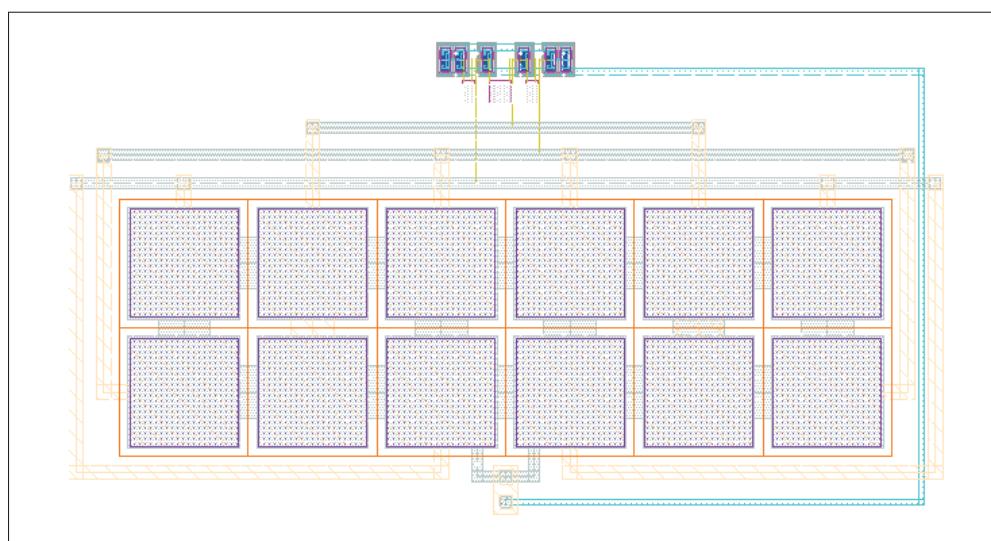


Figure-A VI-8 Cellule de délai du signal S7

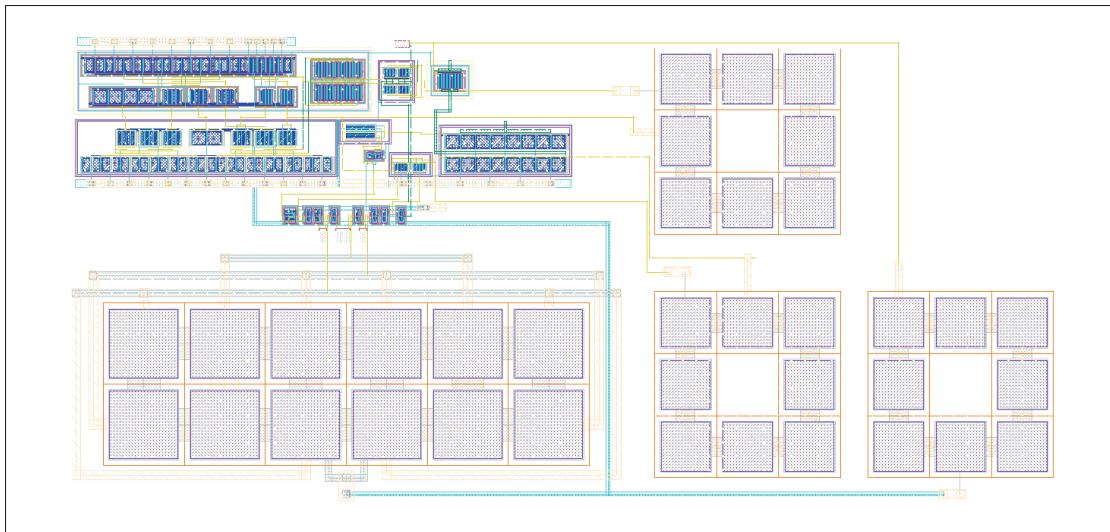


Figure-A VI-9 Cellule copieuse de courant

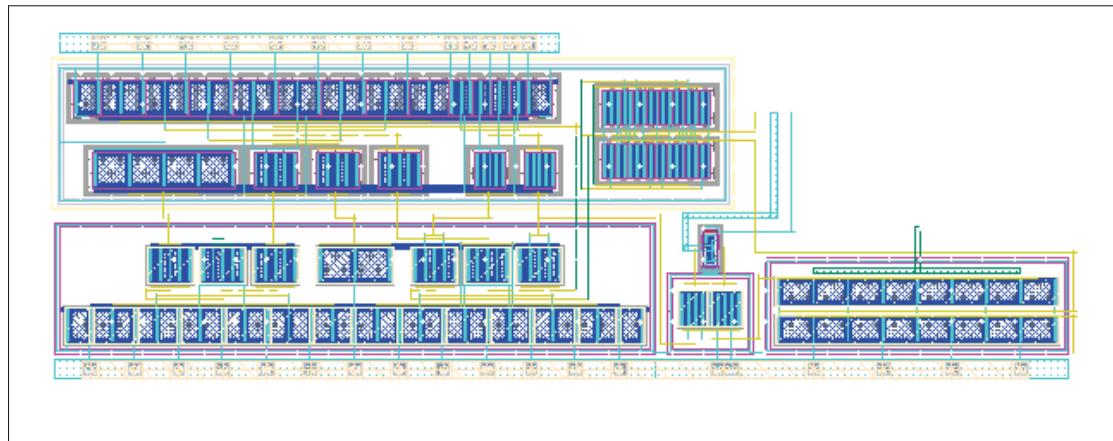


Figure-A VI-10 Convertisseur V-I

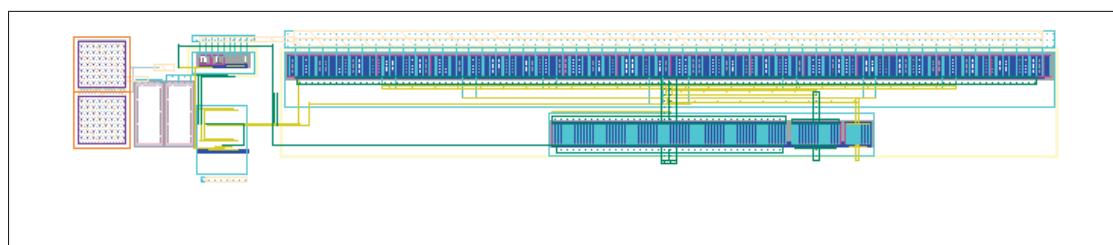


Figure-A VI-11 1er étage du multiplicateur de courant

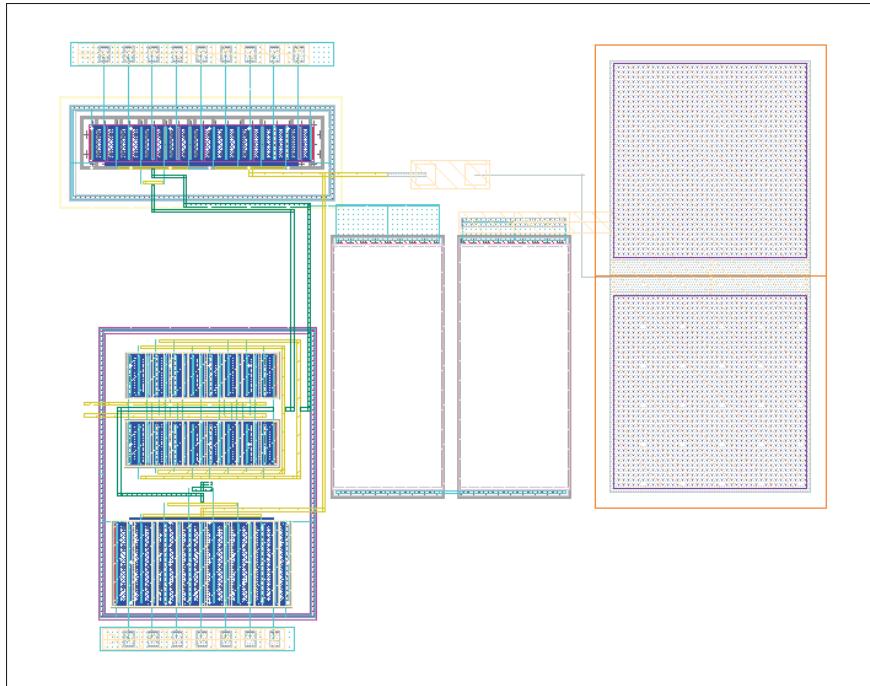


Figure-A VI-12 Amplificateur 2 étages avec une paire différentielle NMOS pour le 1er étage du multiplicateur de courant

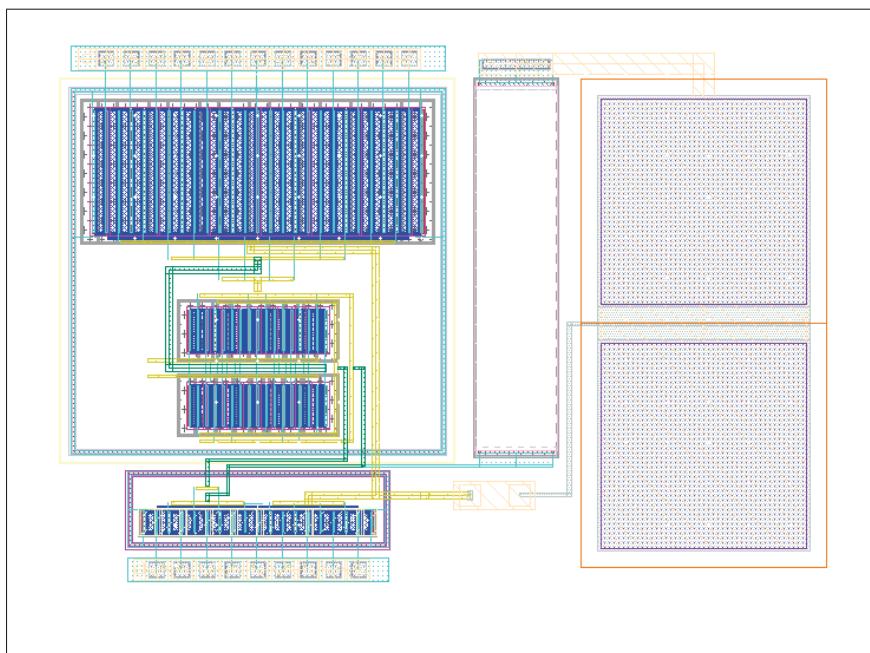


Figure-A VI-13 Amplificateur 2 étages avec une paire différentielle PMOS pour le 2nd étage du multiplicateur de courant

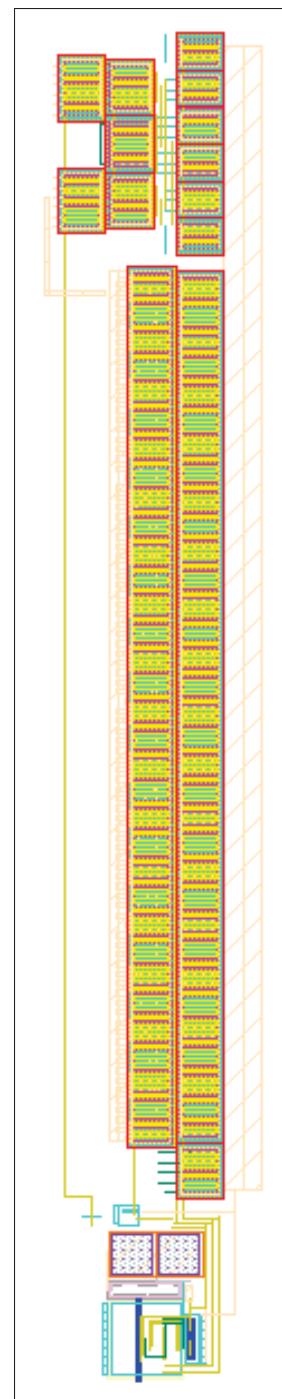


Figure-A VI-14 2nd étage du multiplicateur de courant

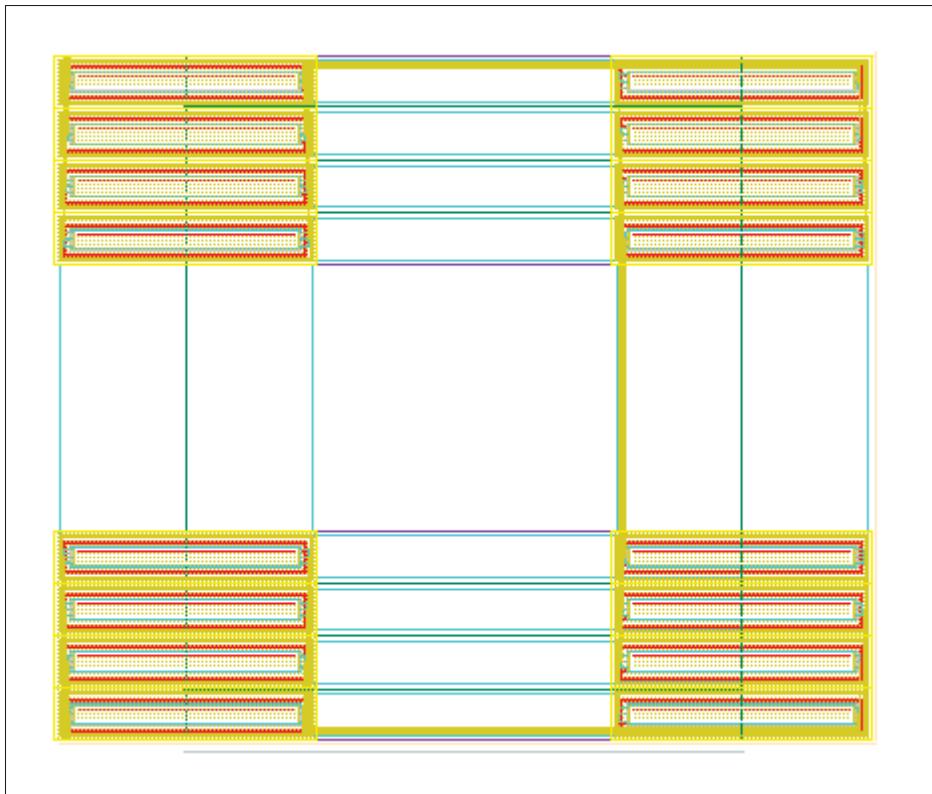


Figure-A VI-15 Diviseur de tension

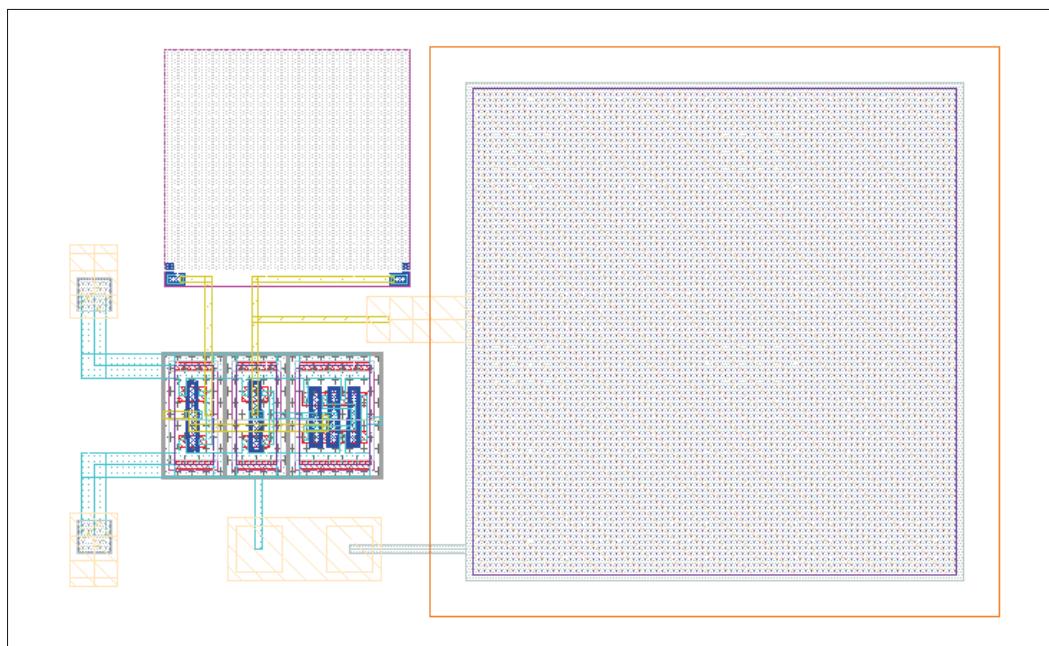


Figure-A VI-16 Cellule de délai du front montant du signal S11

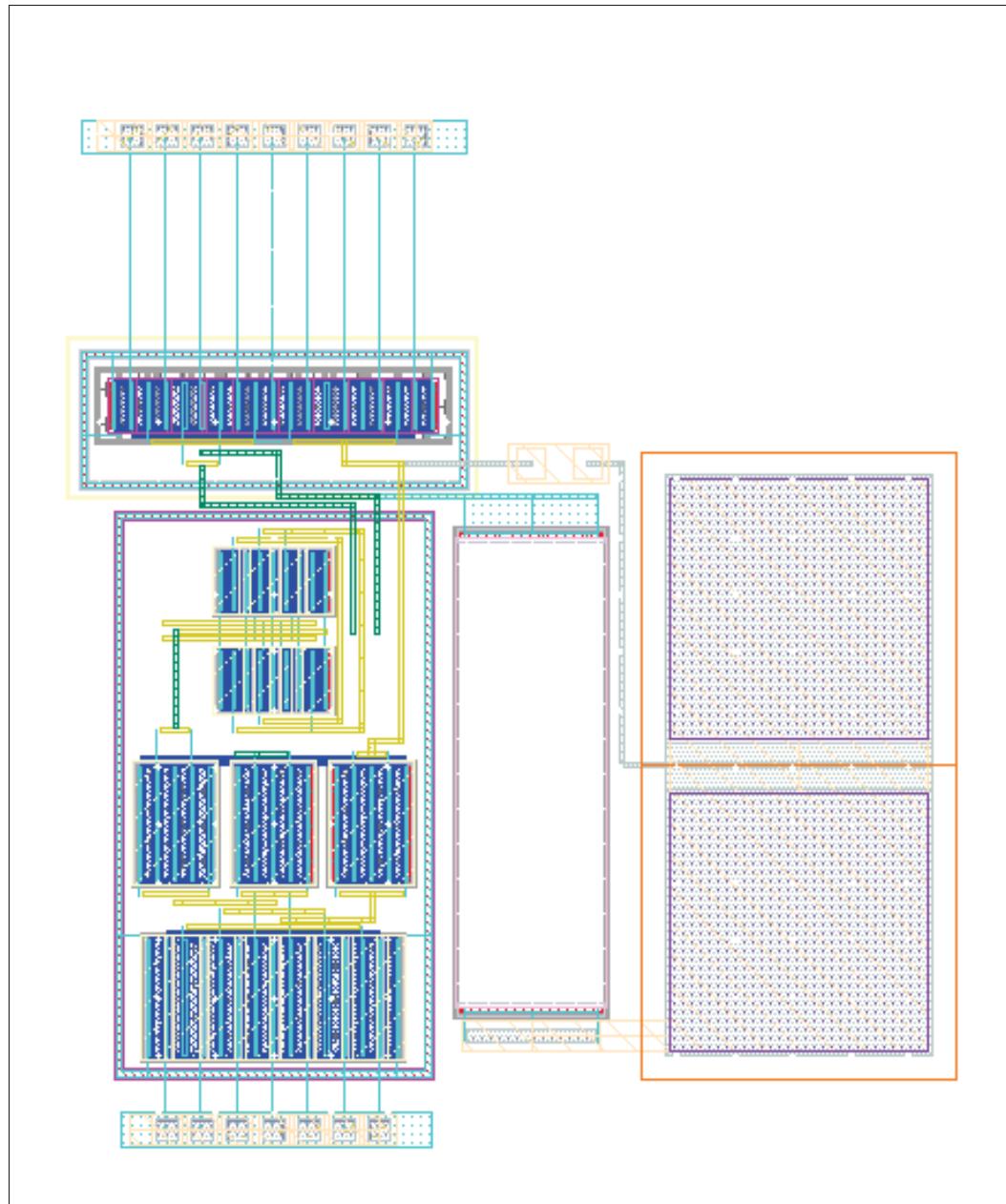


Figure-A VI-17 Amplificateur 2 étages avec une paire différentielle NMOS de l'amplificateur d'instrumentation

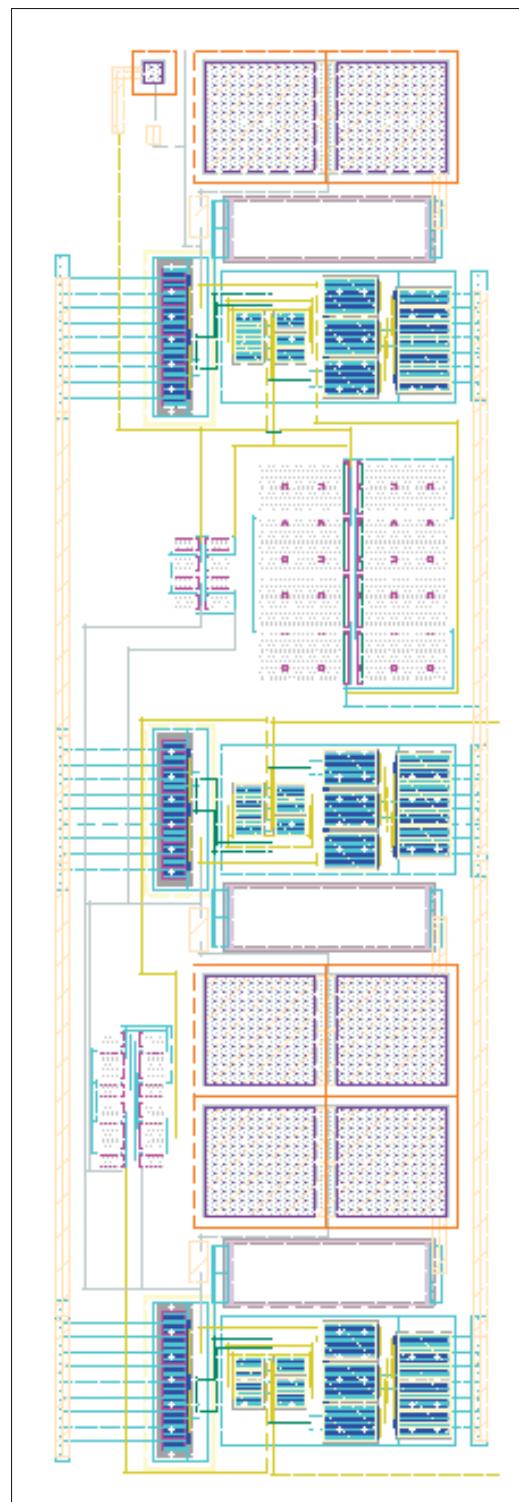


Figure-A VI-18 Amplificateur
d'instrumentation

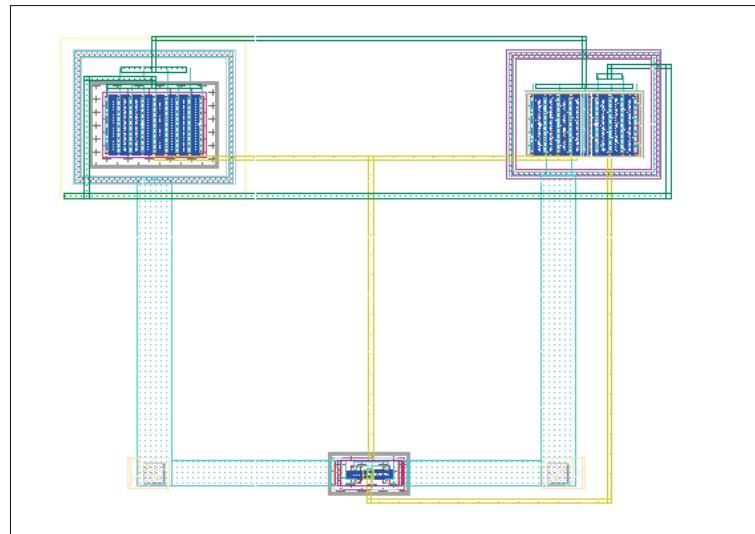


Figure-A VI-19 Porte de transmission à la sortie de l'amplificateur d'instrumentation

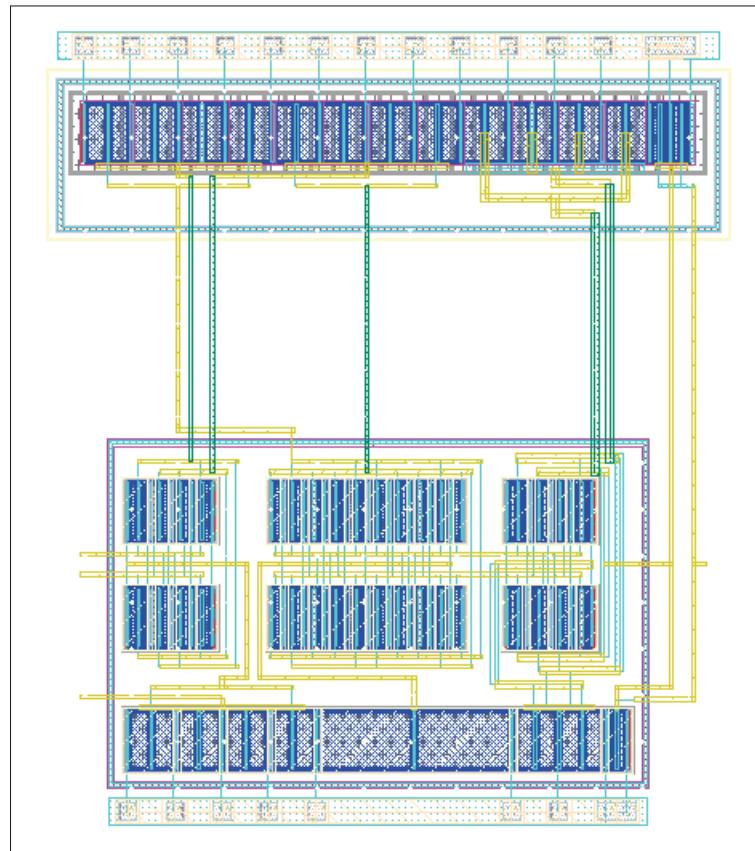


Figure-A VI-20 Comparateur à haute vitesse

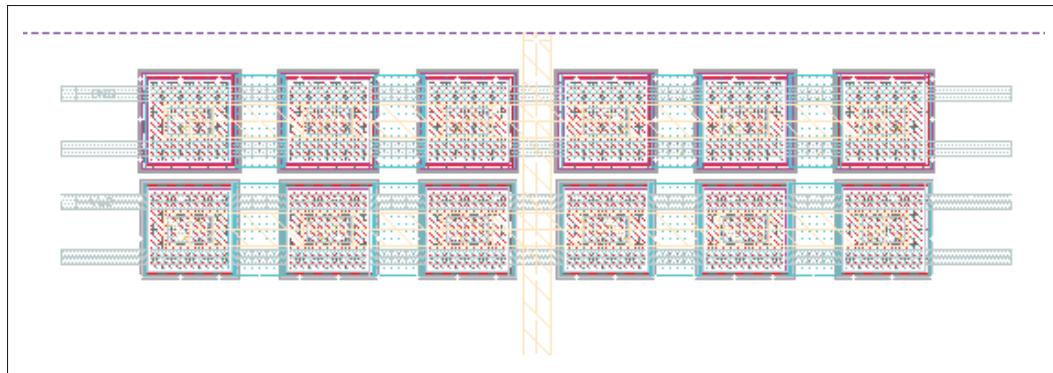


Figure-A VI-21 Diode ESD des plots d'E/S

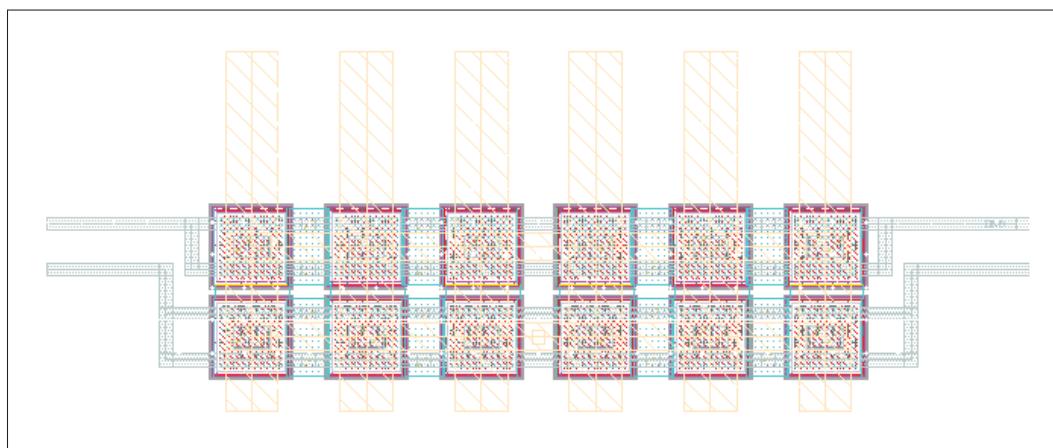


Figure-A VI-22 Diode ESD pour le plot VDD 5V

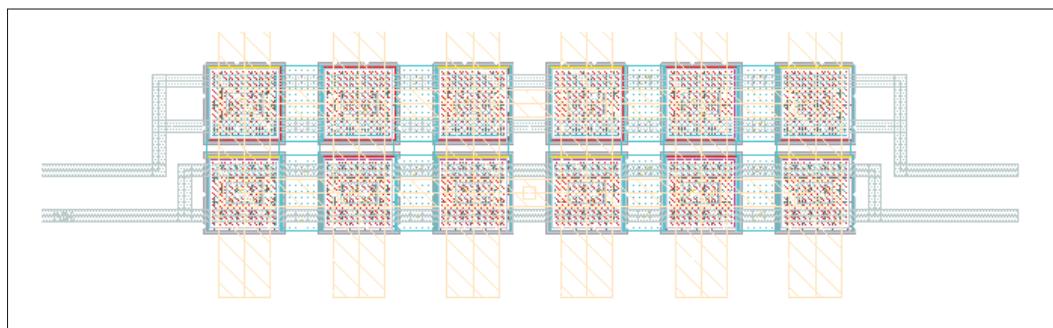


Figure-A VI-23 Diode ESD pour les plots GND

ANNEXE VII

CONCEPTION D'UN CIRCUIT IMPRIMÉ (PCB) POUR LES ESSAIS EXPÉRIMENTAUX DE LA PUCE CMOS

Cet annexe présente la conception assistée par ordinateur d'un PCB centrée autour de la puce CMOS détaillée au chapitre 3. La première section récapitule tous les choix de conception pour mener à bien les mesures expérimentales de cette puce, avec ou sans le μ Contrôleur (carte Arduino MEGA 2560) ainsi que le PCB du prototype de commutateur MEMS. La seconde section présente la conception du *layout* à l'aide du logiciel Altium, en intégrant toutes les contraintes et techniques imposées par le fabricant JLCPCB ainsi que notre méthode d'assemblage.

1. Présentation du schéma électrique

Les Figures VII-1 et VII-2 montrent le schéma électrique du PCB reliant la puce CMOS et tous les composants.

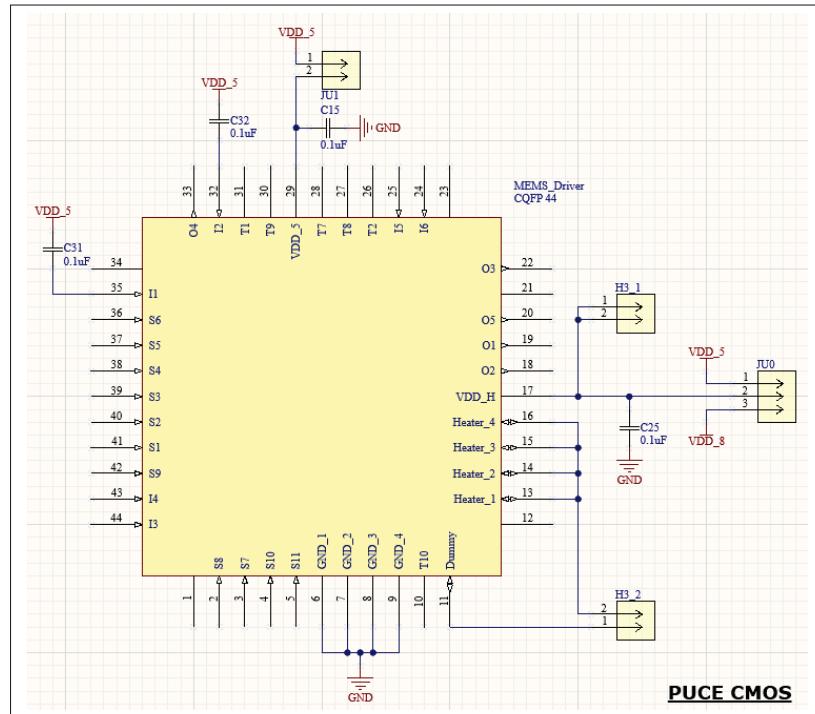


Figure-A VII-1 Schéma électrique du PCB centrée sur la puce CMOS

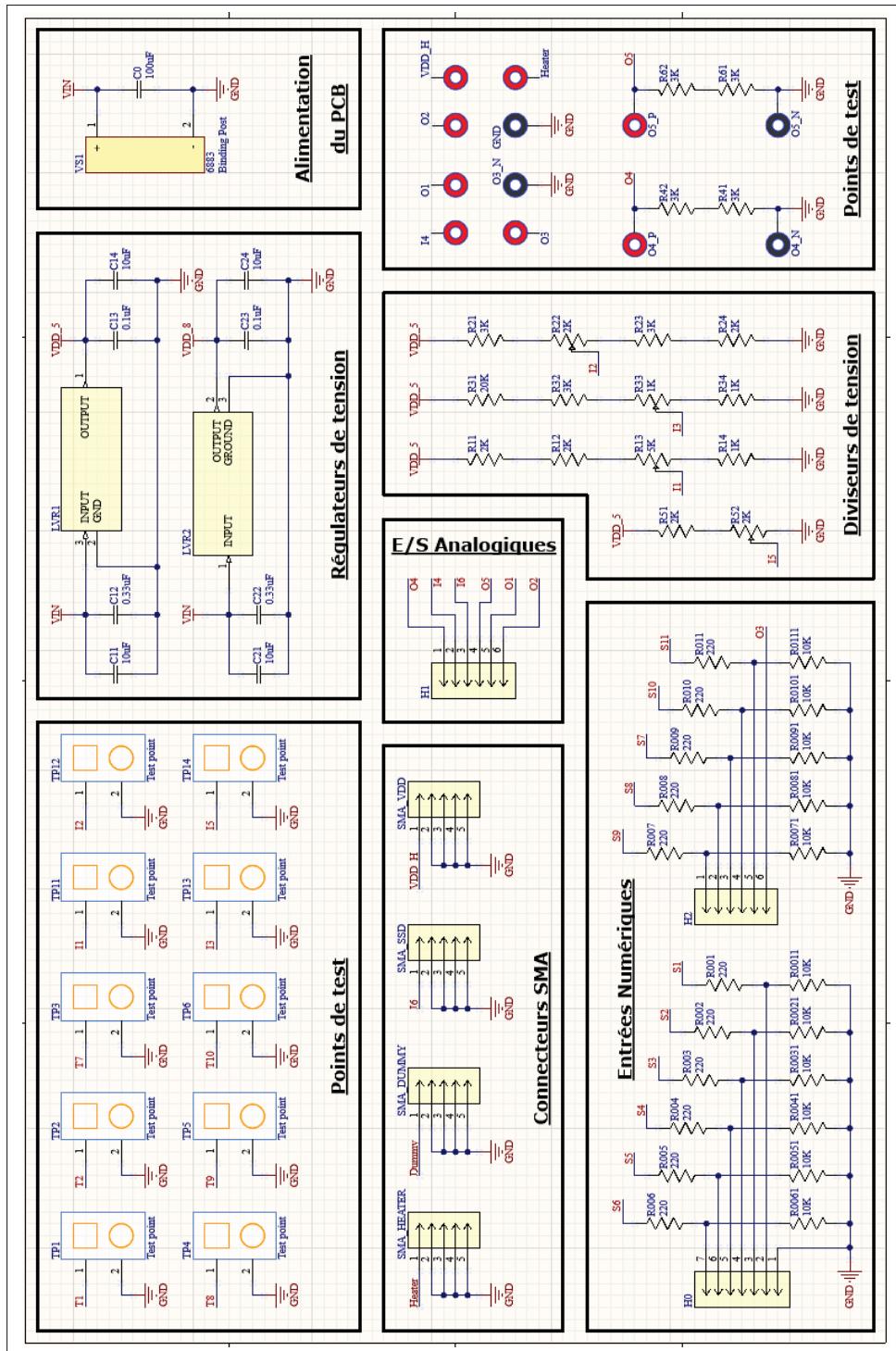


Figure-A VII-2 Schéma électrique des différents composants du PCB

1.1 Liste des composants

Les Tableaux VII-1 et VII-2 détaillent tous les composants présents sur le schéma électrique, incluant leurs désignations et leurs références chez le distributeur de composants électroniques "Digikey" chez qui nous nous approvisionnons. Par ailleurs, tous les symboles et modèles 3D sont obtenus gratuitement depuis la bibliothèque numérique de CAO "UltraLibrarian". L'importation des librairies de composant dans le logiciel Altium est expliquée en suivant ce lien : [«https://app.ultralibrarian.com/content/help/?altium_designer.htm»](https://app.ultralibrarian.com/content/help/?altium_designer.htm).

Tableau-A VII-1 Liste des composants figurant sur le schéma électrique

Composant	Référence Digikey	Description
VS1	6883	Connecteur banane double, 500V, DC 30A, Tête hexagonale 12, Trou de montage rond
LVR1	AS78L05RTR-G1	Régulateur de tension linéaire 5V
LVR2	L78M08ABDT-TR	Régulateur de tension linéaire 8V
H0	PPTC071LFBN-RC	Connecteur femelle <i>header</i> à 6 positions, trou traversant de 0,100" (2,54 mm) en étain
H1 et H2	PPTC061LFBN-RC	Connecteur femelle <i>header</i> à 7 positions, trou traversant de 0,100" (2,54 mm) en étain
H31 et H32	PPTC021LFBN-RC	Connecteur femelle <i>header</i> à 2 positions, trou traversant de 0,100" (2,54 mm) en étain
JU0	61300311121	Connecteur mâle <i>header</i> à 3 positions, trou traversant de 0,100" (2,54 mm) en étain
JU1	61300211121	Connecteur mâle <i>header</i> à 2 positions, trou traversant de 0,100" (2,54 mm) en étain
SMA-1 à SMA-4	0733910060	Connecteur coaxial SMA femelle, 50 Ohms, trou traversant
TCP1 à TCP8	5000	Points de test à crochet rouge, bronze phosphoreux plaqué argent, trou traversant
TCN1 à TCN5	5001	Points de test à crochet noir, bronze phosphoreux plaqué argent, trou traversant
TP1 à TP14		<i>Vias</i> non couverts utilisés comme points de test
MEMS Driver CQFP 44		Package de la puce par CMC Microsystems «https://www.cmc.ca/package-assembly/»

Remarque : Il est essentiel de vérifier attentivement les symboles et les modèles obtenus à partir de bibliothèque en libre accès. En effet, parfois, ils ne respectent pas certaines indications de la fiche technique, comme les dimensions ou le numéro des entrées/sorties. Dans notre cas, les plots des potentiomètres ne disposaient pas d'ouverture dans le masque de soudure.

Tableau-A VII-2 Résistances et condensateurs figurant sur le schéma électrique

Valeur	Référence Digikey	Valeur	Référence Digikey
Resistance Surface Mount		Condensateur électrolytique	
470 Ω	RC0805FR-07470RL	100 μ F	50ZLH100MEFC8X11.5
1 K Ω	RC0805FR-071KL	Condensateur en céramique	
2 K Ω	RC0805FR-072KL	0,1 μ F	CL21B104KBCNNNC
3 K Ω	RC0805FR-073KL	0,33 μ F	CL21B334KBFNFNE
10 K Ω	RC0805FR-0710KL	1 μ F	CL21B105KBFNNNE
20 K Ω	RC0805FR-0720KL	10 μ F	CL21A106KOQNNNE
Resistance through hole			
10 Ω		AC01000001009JA100	
30 Ω		AC01000003009JA100	
Résistance variable / Potentiomètre			
1 K Ω		23BR1KLFTR	
2 K Ω		23BR2KLFTR	
5 K Ω		23BR5KLFTR	

Remarque : Puisque l'assemblage du PCB est réalisé manuellement, toutes les résistances et tous les condensateurs ont une dimension de 2,00mm x 1,25mm (2012 Metric) afin de faciliter la manipulation.

1.2 Gestion des différentes tensions d'alimentation

Cette section détaille toutes les décisions de conception prises pour garantir que l'approximation de la tension d'alimentation idéale, établie lors de la conception sur Cadence, soit respectée pour les deux tensions d'alimentation. Comme expliqué précédemment, la puce nécessite une tension de 5 V pour son fonctionnement général et une tension de 8 V appliquée au commutateur MEMS pour élargir la marge de tension.

1.2.1 Régulateur de tension linéaire

Ce composant est largement répandu dans les PCB, dont sa principale fonction est de maintenir une tension de sortie constante, indépendamment des variations de tension ou des charges à l'entrée. Grâce à cette caractéristique, ces circuits offrent un faible niveau de bruit en sortie, ce qui est crucial pour les applications sensibles comme les circuits analogiques. Dans notre contexte, l'application visée est l'alimentation du circuit intégré, offrant une performance bien meilleure qu'un générateur de tension de laboratoire, souvent bruyant.

Un régulateur de tension à faible chute de tension (ou LDO, pour *Low Drop-Out* en anglais) est un type spécifique de régulateur linéaire conçu pour minimiser la différence de tension (ou chute de tension) entre l'entrée et la sortie. Cette caractéristique implique une meilleure efficacité énergétique. Bien que moins efficaces que les régulateurs à découpage (buck, boost, flyback, etc.), les LDO possèdent un très bon compromis entre la précision de la tension de sortie, le bruit et l'efficacité énergétique. Par ailleurs, ils sont simples à utiliser, ne nécessitant généralement pas de composants externes complexes pour fonctionner. Enfin, ils intègrent des fonctionnalités de protection thermique et de limitation de courant pour garantir un fonctionnement sûr en cas de surchauffe ou de surcharge.

Le Tableau VII-3 ci-dessous indique les caractéristiques électriques des deux régulateurs de tension utilisés. À moins d'avoir des exigences très précises, la plupart des régulateurs de tension sont équivalents. Dans notre application, nous devons particulièrement prêter attention au courant de sortie qu'ils sont capables de fournir. La puce conçue consomme au maximum 12 mA pour la tension d'alimentation de 5 V et 130 mA pour celle de 8 V. Il conviendra d'ajouter la consommation des composants du PCB pour l'alimentation de 5V, notamment les diviseurs de tension (théoriquement 2,45 mA).

Un autre paramètre important est la précision de la tension de sortie. Contrairement à la tension d'alimentation de 5V, la précision de celle de 8V n'est pas réellement un souci en raison de l'alimentation à courant constant du commutateur. Le choix du composant a plutôt été justifié par le niveau bruit en sortie. D'après Lee (1999), « The output voltage variation in a regulated power supply is due primarily to temperature variation of the constant voltage reference source and temperature variation of the difference amplifier characteristics, as well as the sampling

Tableau-A VII-3 Caractéristiques électriques des régulateurs de tension à faible chute de tension

Symbole	Paramètres	AS78L05RTR-G1	L78M08ABDT-TR
V_i	Tension d'entrée maximum (V)	30	35
V_{RLINE}	Régulation de la ligne (mV)	25 (typ.)	30 (max.)
V_{RLOAD}	Régulation de la charge (mV)	25 (typ.)	80 (max.)
V_{TC}	Coefficient de température (mV/°C)	1,25	-0,5
V_o	Tension de sortie (V)	$5 \pm 5\%$	$8 \pm 3,5\%$
I_o	Courant de sortie maximum (mA)	100	500
I_q	Consommation de courant (mA)	3	6 (max.)
V_{DROP}	Tension de chute (V)	1,8	2
N_o	Tension de bruit en sortie (μ V) @ 10 Hz - 100 kHz	40	52
R_{th-ja}	Résistance thermique (°C/W)	180	100

resistor tolerance. Load regulation, line regulation, gain error, and offsets normally account for 1 to 3% of the overall accuracy » (p. 10). En l'absence de données sur la source de tension utilisée, tentons de calculer théoriquement les variations relatives au composant AS78L05RTR-G1 et déterminons s'il est adapté à notre configuration. L'équation A VII-1 suivante exprime la température de jonction du composant :

$$T_j = P_D * R_{th-ja} + T_{amb} = (I_q * V_i + (V_i - V_o) * I_o) * R_{th-ja} + T_{amb} \quad (\text{A VII-1})$$

En reprenant les données du tableau VII-3, tel que $V_i = 10$ V, $T_a = 25$ °C, et $I_o = 2,75$ mA et 15 mA, T_j est respectivement égale à 32,9 °C et 43,9 °C. L'équation A VII-2 suivante exprime la variation de la tension de sortie en fonction de la température :

$$\Delta V_{oT} = V_{TC} * \Delta T = 1,25 * (43,9 - 32,9) = 13,75mV \quad (\text{A VII-2})$$

La variation de la tension de sortie due à la variation du courant est exprimée selon l'équation A VII-3 suivante :

$$\Delta V_{oI} = \Delta I_o * V_{RLOAD} = (15 - 2,75) * 25 = 0,3mV \quad (\text{A VII-3})$$

Puisque la tension d'entrée restera constante, la régulation de la ligne n'a aucun effet. Comme prévu, la variation de la tension de sortie due au courant est effectivement négligeable par rapport à celle due à la température. Finalement, l'écart total représente 0,28% de la tension de sortie tel que la température de jonction reste dans un intervalle raisonnable. Pour le régulateur de 8 V, tel que $I_o = 0$ mA et 130 mA, T_j est respectivement égale à 31 °C et 57 °C, $\Delta V_{oT} = -13$ mV et $\Delta V_{oI} = 10$ mV.

1.2.2 Condensateur de découplage

Pour lisser la tension d'alimentation, des condensateurs de découplage sont nécessaires et doivent être placés à des points stratégiques. La valeur d'un condensateur de découplage pour les basses fréquences se situe entre 1 et 100 μ F. Pour les hautes fréquences, la valeur est comprise entre 0,01 et 0,1 μ F. Cela se fait généralement avec une combinaison de condensateurs électrolytiques (pour le découplage à basse fréquence) et de condensateurs céramiques (pour le découplage à haute fréquence).

Tout d'abord, selon les fiches techniques, les régulateurs de tension nécessitent au minimum un condensateur de 0,33 μ F en entrée et de 0,1 μ F en sortie pour limiter le bruit de haute fréquence (Voir Fig.VII-3). Des condensateurs en céramique de 10 μ F ont été ajoutés en parallèle en entrée et en sortie. Un condensateur électrolytique de 100 μ F est placé près des connecteurs bananes pour réduire le bruit important de l'alimentation DC hors du PCB. Enfin, des condensateurs en céramique de 0,1 μ F sont positionnés près des entrées des alimentations de 5 V et 8 V de la puce CMOS (Voir Fig.1).

1.2.3 Modification des interconnexions à l'aide de *jumper*

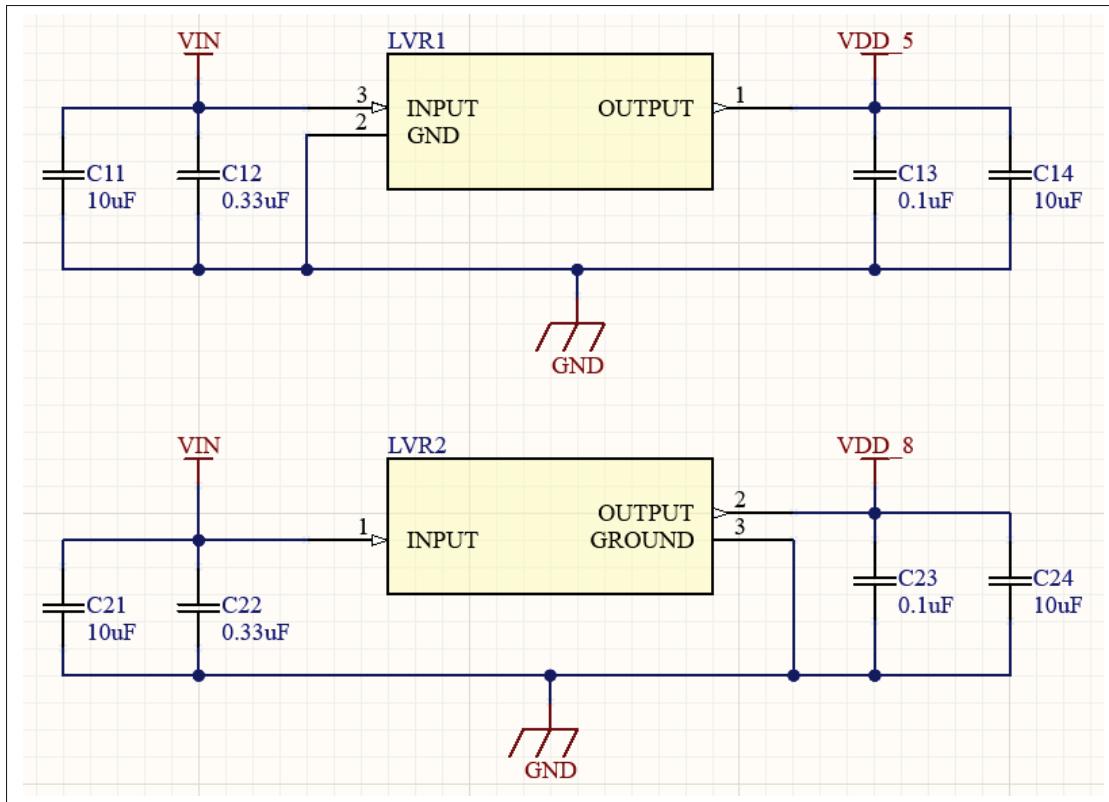


Figure-A VII-3 Schéma électrique des régulateurs de tension de 5 V et 8 V

Un *jumper* est un petit dispositif utilisé pour personnaliser un circuit imprimé en établissant ou en interrompant une connexion électrique sans avoir à souder ou dessouder des composants. Ils peuvent se présenter sous différentes formes, des fils de connexion simples avec des *header* femelles, ou ici, des cavaliers en plastique conducteur avec des *header* mâles. Au-delà de la simple customisation du circuit, les *jumpers* sont particulièrement pratique pour réaliser des tests de débogage. Sur ce PCB, il y a deux *jumpers*, un pour chaque entrée de la tension d'alimentation de la puce. Leur fonction principale est de désactiver l'alimentation afin de permettre le réglage préalable des différentes E/S. Par exemple, les diviseurs de tension réglables. Comme mentionné auparavant, il existe un risque de *latch-up* au sein de la puce en raison de la tension d'alimentation de 8 V. Par conséquent, le *jumper* est aussi utilisé pour substituer cette tension par du 5 V, alignant ainsi l'alimentation du commutateur MEMS avec le reste du système.

Remarque : Il y a eu une erreur dans la conception du PCB. Le courant maximal du régulateur de tension de 5 V sélectionné est de 100 mA, ce qui n'est pas compatible avec la sortie maximale de 130 mA prévue pour le commutateur. Heureusement, le régulateur de 8 V est également disponible en 5 V avec le même boîtier.

1.3 Gestion des entrées/sorties

Pour contrôler la puce, les diverses E/S sont reliées à une carte Arduino MEGA 2560 utilisant un μ Contrôleur ATmega2560.

1.3.1 Configuration électrique des entrées numériques de la puce

Toutes les entrées numériques sont connectées à la grille d'un NMOS. En raison de son impédance élevée, le courant traversant la grille est généralement négligeable. Cependant, lors de la transition du signal numérique entre 0 V et 5 V, la capacité parasite entre la grille et la source nécessite un courant pour être chargée. Par conséquent, il est crucial de prendre en compte les limitations des broches de l'Arduino, ou plus précisément celles du microcontrôleur ATmega2560, qui peuvent fournir un courant maximal de 40 mA transitoire ou 20 mA en continu pour une tension de 5 V. Pour les protéger, une résistance est placée en série pour limiter le courant. Ces résistances sont particulièrement nécessaires pour des signaux de basse fréquence, qui se caractérisent par des transitions lentes. Ceci est d'autant plus crucial pour des transistors ayant une capacité de grille très importante (de l'ordre du pF). Dans de tels cas, c'est plus efficace d'utiliser un double inverseur au sein dans la puce IC pour piloter efficacement le MOSFET. Finalement, en appliquant la loi d'Ohm avec une tension de 5V, une résistance de $125\ \Omega$ est nécessaire pour limiter le courant à 40 mA. Pour assurer une marge de sécurité, une résistance de $220\ \Omega$, permettant un courant maximum de 23 mA, est adoptée.

Par ailleurs, les entrées numériques peuvent se retrouver dans un état flottant. Cela se produit lorsqu'aucun câblage n'est effectué ou lors de la réinitialisation de l'Arduino. En conséquence, les charges électriques dans la grille du MOSFET sont piégées. Pour remédier à cela, l'utilisation

de résistances de rappel, également appelées *pull-down* en anglais, crée un chemin vers la masse pour décharger la capacité et éteindre le transistor. Les résistances utilisées sont de $10\text{ k}\Omega$.

La Figure VII-4 illustre la mise en œuvre correcte de ces deux solutions. Si l'on échangeait la position des deux résistances, un diviseur de tension serait créé. Toujours avec une tension de 5 V et ces valeurs de résistance, la tension à la grille du NMOS serait alors de 4,89 V.

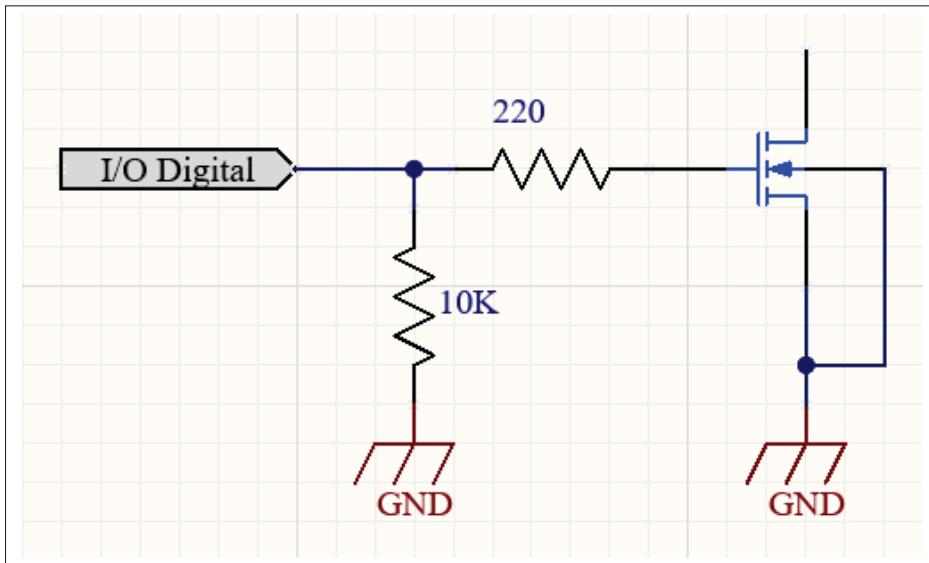


Figure-A VII-4 Résistances de rappel et protection des sorties numériques du μ contrôleur

1.3.2 Ajustement des entrées analogiques de la puce

La majorité des entrées analogiques sont des tensions de polarisation. En raison des variations dues au procédé de fabrication et aux éléments parasites, il est très probable que la tension requise ne soit pas exactement la même que celle établie durant la conception. Par conséquent, il est nécessaire de pouvoir les ajuster selon notre convenance. Étant donné que l'Arduino ne dispose pas de sortie analogique, il est nécessaire d'installer des potentiomètres sur le circuit imprimé. Cette solution est d'autant plus avantageuse qu'elle utilise la même tension d'alimentation de 5 V que la puce. Plutôt que de réguler la tension de polarisation entre 0 et 5 V, il est préférable d'intégrer le potentiomètre dans un diviseur de tension (Voir Fig. VII-5) afin de limiter les bornes supérieures et inférieures. Bien que cela améliore la résolution autour de la valeur de tension

souhaitée, cela offre également une protection supplémentaire. Par exemple, pour l'entrée I2 de la puce qui régule le courant de référence, plus la tension se rapproche de 0 V, plus le courant augmente. À partir d'une certaine intensité de courant, les interconnexions métalliques risquent de surchauffer et de se rompre. Ainsi, en fixant le seuil minimal du diviseur de tension à 2,5 V, le courant maximal serait de $60 \mu\text{A}$. Pour vérifier la valeur de la tension de sortie, un point de test est positionné à la sortie de chaque diviseur de tension.

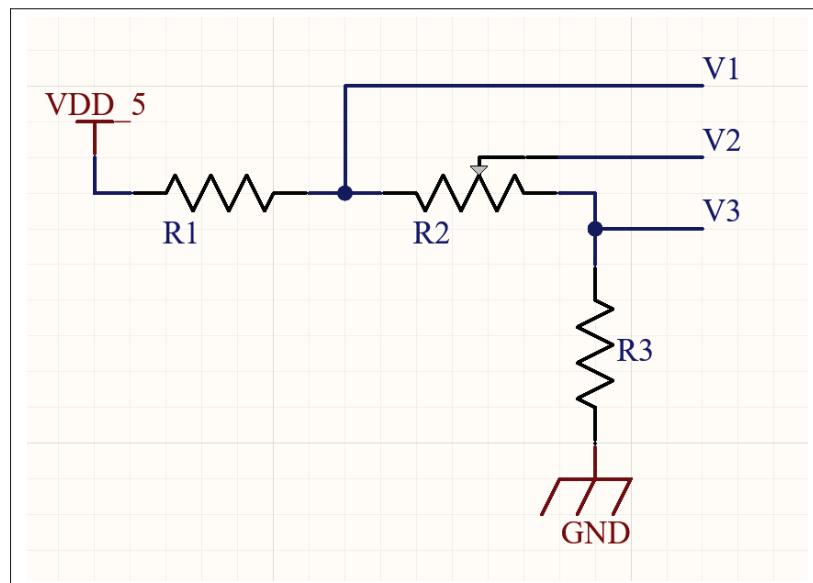


Figure-A VII-5 Schéma électrique des diviseurs de tension

Tableau-A VII-4 Paramètres des diviseurs de tension

I/O	R1	R2	R3	Intervalle [V3 - V1]
I1	4K	5K	1K	0,5 - 3 V
I2	3K	2K	5K	2,5 - 3,5 V
I3	23K	1K	1K	200 - 400m V
I5	2K	2K	x	0 - 2,5 V

Le Tableau VII-4 présente les valeurs des résistances pour les différents diviseurs de tension ainsi que les entrées analogiques correspondantes. Il spécifie également la plage autorisée par le potentiomètre, représentée par les tensions V1 et V3.

$$V1 = \frac{R2 + R3}{R1 + R2 + R3} \quad (\text{A VII-4})$$

$$V3 = \frac{R3}{R1 + R2 + R3} \quad (\text{A VII-5})$$

En ce qui concerne les entrées analogiques I4 et I6, un générateur de fonction externe, produisant respectivement une rampe et un signal triangulaire, sera utilisé.

1.3.3 Commutateurs MEMS électrothermiques actif et factice

Les prototypes du commutateur MEMS électrothermique sont intégrés dans une puce. Le PCB associé à cette dernière est équipé de connecteurs SubMiniature version A (SMA) femelles pour chaque E/S. Cela nous oblige à utiliser les mêmes pour relier notre PCB. En raison de leur coût, représentant ici environ 50% du total des composants, il n'y a qu'un seul connecteur pour l'alimentation des commutateurs MEMS actif et factice. Pour les connecter simultanément, un *splitter* sera utilisé. Cette décision est également motivée par l'encombrement de ce type de connecteur sur le PCB.

Par ailleurs, en raison de la complexité de l'installation du banc d'essai, il y a la possibilité de s'affranchir du commutateur MEMS pour tester les différents circuits de la puce associés à celui-ci. Pour le comparateur servant à détecter l'état du commutateur, l'entrée analogique I6 est connectée soit à la ligne de transmission du commutateur MEMS via le connecteur SMA, soit à un générateur de tension externe via une broche d'un connecteur *header*. En ce qui concerne la sortie de la source de courant pour l'actionneur thermique, deux connecteurs *header* à 2 positions (composant H31 et H32) permettent de connecter deux résistances axiales pour remplacer le μ heater du commutateur MEMS actif et factice. Différentes résistances sont utilisées pour tester différents paramètres de la puce :

- Choix d'une résistance pour mesurer le courant de sortie :

Pour rappel, en sortie de la puce, il y a deux types de courants. Pour les mesurer, soit on mesure la tension de la résistance en sortie (à l'aide des points de test "Heater" et "VDD"), soit on utilise un ampèremètre. Dans le premier cas, il est nécessaire de choisir des résistances ayant des valeurs appropriées pour que la résolution du courant de sortie soit supérieure à celle l'instrument de mesure.

Tout d'abord, le courant de faible amplitude varie de $100 \mu\text{A}$ à $1,1 \text{ mA}$, avec une résolution de $18 \mu\text{A}$. En considérant un oscilloscope de gamme moyenne, c'est-à-dire avec une résolution de 8 bits, 8 divisions, et une sensibilité verticale minimale de 2 mV/div , la résolution serait de $62,5 \mu\text{V}$. Ainsi, la résistance minimale doit être de $3,19 \Omega$ pour respecter la résolution du courant. Également, la résistance maximale est de $3,4 \text{ k}\Omega$ en raison de la tension d'alimentation minimale de 5V .

En ce qui concerne le courant de forte amplitude, il varie de 12 mA à 121 mA , tel que les résistances minimale et maximale sont respectivement de $50 \text{ m}\Omega$ et de 31Ω . À la différence du cas précédent, les variations de température (ΔT), et donc de résistance ($R(\Delta T)$), dues à la densité élevée du courant sont un problème pour la précision de la mesure. Ainsi, nous recherchons à minimiser ces deux paramètres qui sont calculables via les deux équations A VII-6 et A VII-7 suivantes, où R_{th} est la résistance thermique, I le courant, R_{amb} la résistance électrique à température ambiante et α le coefficient de température. Finalement, selon l'équation A VII-8, une résistance thermique et un coefficient de température faible contribuent à réduire la variation de la résistance.

$$\Delta T = R_{th} * P = R_{th} * I^2 R(\Delta T) \quad (\text{A VII-6})$$

$$R(\Delta T) = R_{amb} * (1 + \alpha \Delta T) \quad (\text{A VII-7})$$

$$\Leftrightarrow \Delta T = \frac{R_{th} * I^2 * R_{amb}}{1 - \alpha R_{th} * I^2 * R_{amb}} \approx R_{th} * I^2 * R_{amb} \quad si \quad \alpha \ll 1 \quad (\text{A VII-8})$$

Sur Digikey, un grand nombre de résistances sont proposées. Le Tableau VII-5 résume les différentes caractéristiques techniques pertinentes des résistances des fabricants Vishey et Ohmite. Comme beaucoup d'autres fabricants, Ohmite fournit des fiches techniques

Tableau-A VII-5 Synthèse des caractéristiques techniques des résistances ayant un faible coefficient de température

Fabricant	Resistance (Ω)	TCR (ppm)	Tolérance (%)
VISHAY	0,1 à 560	- 10 à - 80	± 5
OHMITE	< 1	± 90	$\pm 1 / \pm 5$
	Entre 1 et 10	± 50	
	> 10	± 20	
Dissipation nominale (W)	Diamètre (mm)	Longueur (mm)	Resistance thermique (K/W)
VISHAY			
1	4,3	11	140
3	4,8	13	84
4	5,5	16,5	64
5	7,5	18	47
7	7,5	26	40
10	8	44	25
OHMITE			
1	3,2	11,1	-
2	5,6	10,3	-
3	5,6	15,1	-
5	8,7	23,8	-
7	8,7	32,5	-
10	10,3	48,3	-

peu détaillées, en particulier concernant la résistance thermique. Ainsi, les dimensions des résistances sont spécifiées pour estimer arbitrairement les valeurs d'Ohmite à partir de celles de Vishay. Le Tableau VII-6 présente la résistance maximale nécessaire pour que les variations dues à la température restent inférieures à 0,1% quand le courant de sortie est maximal. Les résultats prennent en considération les différentes résistances thermiques spécifiées par Vishay et les coefficients de température en fonction de la valeur de la résistance d'Ohmite. En conclusion, nous optons pour une résistance de 10 et 30 Ω de chaque fabricant, avec une résistance thermique d'environ 60 K/W, et un coefficient de température de ± 20 ppm.

- Choix d'une résistance pour simuler le μ heater :

Tableau-A VII-6 Résistance maximale pour respecter une tolérance de $\pm 0,1\%$ quand le courant de sortie est maximal

Resistance Thermique (W/K)	140	84	64	47	40	25
Erreur relative de $\pm 0,1\%$	24 Ω	40 Ω	51 Ω	73 Ω	85 Ω	136 Ω

Pour rappel, un μ heater est une résistance particulière, capable d'atteindre des températures très élevées en raison de sa résistance thermique élevée, tout en restant stable grâce à un faible TCR. D'un autre côté, les résistances axiales sont spécialement conçues pour supporter des niveaux élevés de puissance sans altérer significativement leurs propriétés électriques. Cela se traduit par une résistance thermique bien inférieure à celle d'un μ heater. Pour obtenir une variation significative de la résistance, un coefficient de température plus élevé est nécessaire, mais les valeurs maximales sont du même ordre que pour le μ heater. Ainsi, pour obtenir une variation significative, il faut utiliser une résistance de valeur relativement élevée et un courant d'intensité importante. Cependant, la tension de sortie de notre puce est limitée, ce qui ne permet pas de mettre en œuvre cette solution.

1.3.4 Mesure des différentes sorties de la puce

Sur un PCB, les points de test sont l'outil le plus pratique pour mesurer des tensions. Il en existe différents types, dont les principaux étant des anneaux métalliques (montage en surface ou trou traversant) accessibles avec une pince à crochet, ou l'utilisation de *probe tips* pour un contact direct avec les interconnexions de cuivre (plot, *via*) ou les matériaux de soudure des composants. D'ailleurs, il existe différents types de pointes de sonde adaptées selon si la mesure se fait sur un plot, un *via* etc. Au niveau du PCB, la principale différence entre les deux méthodes est l'encombrement. Par conséquent, pour les signaux de faible importance tels que les tensions de test de la puce, l'utilisation de *via* est privilégiée. En revanche, pour les sorties importantes, qui sont désignées de O1 à O5, l'utilisation d'anneaux métalliques est préférée. Ces 5 sorties sont également connectées à des broches de différents *headers* pour être connectées aux entrées

analogiques de l'Arduino et servir de retour d'information pour de possibles contrôleurs. Enfin, comme expliquée dans le chapitre présentant la conception de la puce, la mesure du courant des sorties O4 et O5 est effectuée en mesurant la tension d'une résistance. 2 résistances de $3\text{ k}\Omega$ en série pour chaque sortie ont été choisies puisque le fabricant ne proposait pas de résistances exactes de $6\text{ k}\Omega$. Enfin, il est essentiel d'avoir un accès à la masse qui fournit une tension de référence stable. Idéalement, cet accès doit être proche des points de test afin de préserver l'intégrité du signal.

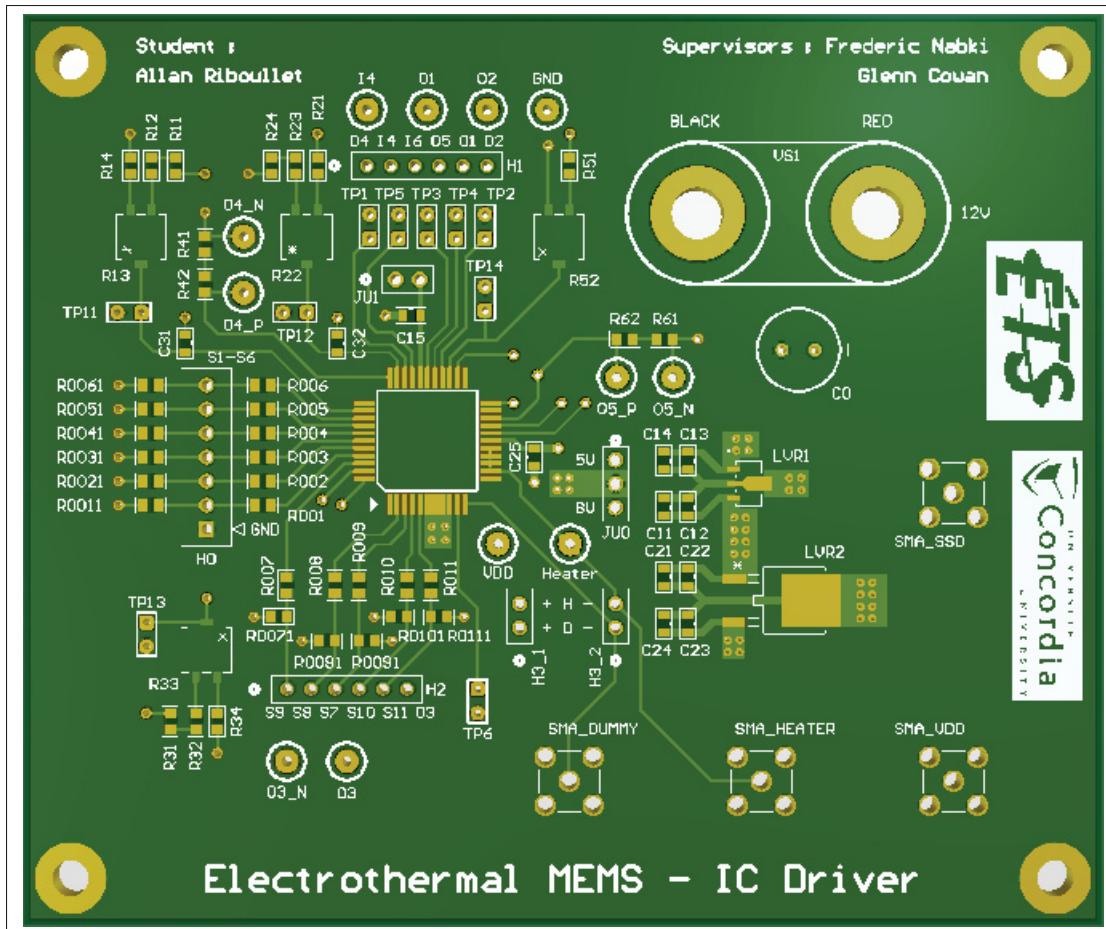


Figure-A VII-6 Illustration du PCB en vue de dessus

2. Présentation du *layout*

La Figure VII-6 présente le résultat final du PCB après la réalisation du *layout*. Ses dimensions sont de 114,3 mm x 96,52 mm x 1,6 mm.

2.1 Paramétrage du logiciel Altium

La réalisation d'un prototype est un véritable défi par rapport à une conception entièrement virtuelle sur logiciel. Pour éviter de nombreux problèmes, une bonne configuration du logiciel au préalable, qui respecte les spécifications du fabricant, est essentielle.

2.1.1 Modification du *rule deck* selon les données du fabricant

L'entreprise chargée de la fabrication du PCB impose au concepteur des règles spécifiques afin d'assurer la qualité, la fiabilité et le bon fonctionnement du produit final, en particulier en veillant à sa compatibilité avec les machines et les processus de fabrication utilisés. Comme la plupart des logiciels de conception de circuits imprimés, Altium propose un outil, le *rule deck*, qui permet de définir toutes ces règles de conception. À partir de ce dernier, le logiciel est capable d'identifier toutes les erreurs et les indiquer en temps réel. Toutes ces informations sont présentes sur le site des fabricants, généralement dans la rubrique *PCB Capabilities*. Pour le fabricant JLCPCB, les données sont directement disponibles en suivant cette adresse : «<https://jlcpcb.com/capabilities/pcb-capabilities>». Les règles peuvent être modifiées à la main, mais les fabricants fournissent généralement un fichier ZIP à importer directement dans le logiciel. Le fabricant JLCPCB fournit ce fichier pour Altium à cette adresse : «<https://jlcpcb.com/help/article/8-How-to-export-Altium-PCB-to-gerber-files>». Pour des conceptions relativement standard, les règles et les paramètres par défauts du logiciel suffisent. Cependant, certains paramètres comme la hauteur et l'épaisseur minimum de la sérigraphie ne sont tout simplement pas disponibles.

2.1.2 *Layer Stack Manager*

Cet outil permet aux concepteurs de définir de manière efficace la configuration des différentes couches du circuit imprimé, des différents types de *via* (*Through-Hole, blind, buried*) ainsi

que calculer l'impédance des interconnexions de chaque couche. Cela garantit une conception optimale et conforme aux spécifications requises par le fabricant.

#	Name	Material	Type	Weight	Thickness	Dk	Df
	Top Overlay		Overlay				
	Top Solder	Solder Resist	Solder Mask		30.48µm	3.8	
1	Top Layer	CF-004	Signal	1oz	35µm		
	Dielectric 2	PP-017	Prepreg		203µm	4.4	0.02
2	GND	CF-004	Signal	1oz	30µm		
	Dielectric 1	FR-4	Dielectric		1030µm	4.6	
3	Power	CF-004	Signal	1oz	30µm		
	Dielectric 3	PP-017	Prepreg		203µm	4.4	0.02
4	Bottom Layer	CF-004	Signal	1oz	35µm		
	Bottom Solder	Solder Resist	Solder Mask		30.48µm	3.8	
	Bottom Overlay		Overlay				

Figure-A VII-7 Détails des différentes couches du PCB

Le PCB fabriqué possède 4 couches, offrant plusieurs avantages par rapport à un PCB à 1 ou 2 couches. Ces avantages incluent une meilleure capacité à gérer les signaux à haute fréquence, une intégrité de signal améliorée, une réduction des interférences électromagnétiques et surtout une distribution de l'alimentation optimisée. La couche supérieure (*top layer* en anglais) contient les différents composants électroniques ainsi que les interconnexions qui acheminent les signaux électriques. La couche inférieure (*bottom layer* en anglais) remplit une fonction similaire, mais est principalement utilisée pour permettre le croisement des interconnexions. La première couche interne est dédiée à la masse d'assurer un retour de courant direct et efficace, tout en minimisant les interférences électromagnétiques et les couplages indésirables. La seconde couche interne est réservée aux différentes tensions d'alimentation, ayant pour avantage de fournir aux composants une référence de tension stable. Enfin, il est essentiel de placer le plan de masse en dessous de la couche supérieure dans le but de minimiser la taille des interconnexions pour atteindre une impédance de 50Ω . La Figure VII-7 montre les paramètres utilisés pour chaque couche issus du site web du fabricant : «<https://jlpcb.com/impedance>». Un fichier ZIP pour toutes les configurations à 4 et 6 couches est disponible en suivant le lien suivant : «<https://jlpcb.com/help/article/8-How-to-export-Altium-PCB-to-gerber-files>». Pour plus de précision, l'épaisseur totale du PCB est de 1,6mm.

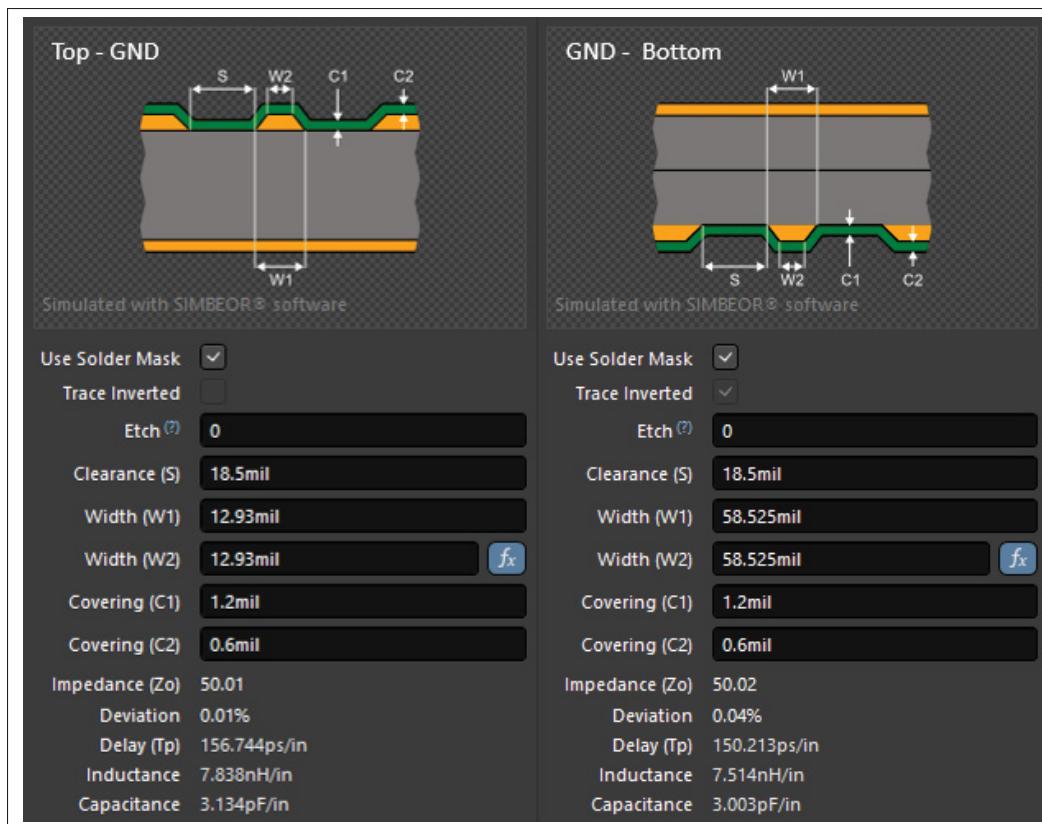


Figure-A VII-8 Résultats du calculateur d'impédance entre les interconnexions des couches supérieure et inférieure et le plan de masse

Par ailleurs, la Figure VII-8 montre les résultats du simulateur d'impédance intégré au logiciel Altium des couches externes par rapport au plan de masse. Finalement, les valeurs ont été arrondies à 13 mils pour la couche supérieure et 58 mils pour la couche inférieure. L'impédance visée est de 50Ω pour des interconnexions de type *single-coplanar*, avec les valeurs C1 et C2 fournies par le fabricant. La variable *clearance* représente l'espace entre deux lignes conductrices. La valeur de 18,5 mils correspond à l'espace entre deux plots du *package* de la puce. Plus cette valeur est faible, plus la largeur des interconnexions doit être réduite. Au-dessus de 18,5 mils, les variations sont négligeables, ce qui fait de cette valeur un seuil minimal.

Remarque : Puisque la puce ne contient pas de circuits radio-fréquence, l'adaptation d'impédance n'était pas réellement nécessaire.

Enfin, la version du logiciel Altium que nous avons utilisée ne fournissait pas les valeurs de résistance et de courant maximal pour une interconnexion. Nous avons donc utilisé un calculateur disponible sur le site web de PCBWay. Selon ce calculateur, une interconnexion de 13 mils de largeur peut supporter un courant maximal de 1,067 A.

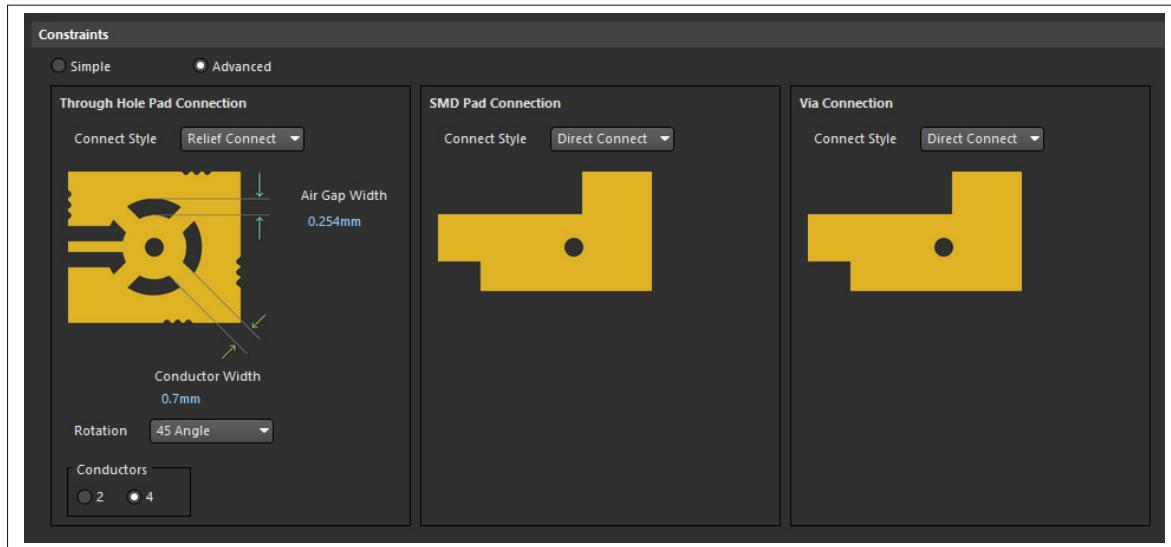


Figure-A VII-9 Récapitulatif des styles de connexion des polygones

2.2 Commentaires sur la conception du *layout*

- Connexion des polygones : La Figure VII-9 montre les règles de connexion établies pour les polygones. Les connecteurs bananes, ainsi que les *header* H3-1 et H3-2, sont des composants ayant des profils thermiques spécifiques. Ainsi, pour limiter les transferts de chaleur, on emploie une méthode de connexion appelée *relief connect*. Les *via*, principalement utilisés pour la connexion entre les diverses couches du PCB, sont reliés directement pour minimiser la résistance du chemin électrique. Le même principe s'applique aux plots.
- Placement des condensateurs de découplage : Dans le cas des condensateurs C15 et C25, ils sont positionnés à proximité du port VDD de la puce, ainsi qu'entre ce dernier et le *via* connecté au plan d'alimentation. Ce placement permet de réduire efficacement le bruit dans

la puce issue de la tension d'alimentation.

- Placement des résistances : Quand c'est possible, il est préférable de placer les résistances en parallèle pour simplifier l'assemblage. Cette même règle peut également s'appliquer aux condensateurs.
- Placement des connecteurs SMA : Un espacement minimal de 0,5 pouce est recommandé entre les centres de deux connecteurs afin de permettre le vissage des embouts sans difficulté. L'espacement minimal est également respecté avec les régulateurs de tension qui ont une certaine hauteur.
- 4 trous de montage plaqués : Ces derniers sont utilisés pour visser une vis M3 et une entretoise, ou *standoff* en anglais, afin de surélever le PCB et le maintenir droit. Comme les vis et les entretoises sont des éléments métalliques flottants, ils peuvent être des sources d'interférences électromagnétiques et donc de bruit. Ainsi les trous de montage, doivent être reliés au plan de masse du PCB.

2.3 Fabrication et montage du PCB

La Figure VII-10 récapitule les détails fournis lors de la commande du PCB sur JLCPCB. Comme nos exigences sont très standard, la plupart des paramètres restent à leurs valeurs par défaut. Cependant, le recouvrement des *via* (*via covering*) est spécifié pour être *untented*. Cela signifie que le masque de soudure est retiré au-dessus de chaque *via* afin d'avoir un accès direct. C'est crucial pour accéder aux points de test sous forme de *via*. Également, pour des raisons de santé et environnementales, il est recommandé que la finition de surface soit exempte de plomb.

Puisque l'assemblage du PCB est effectué manuellement à l'ÉTS, un pochoir, ou *stencil* en anglais, avec un cadre métallique a été commandé. Il n'est pas nécessaire d'avoir une marque d'alignement qui est spécifique aux machines d'assemblage. Enfin, étant donné que les

Product Detail			
Gerber file:	PCB_MEMS_Driver_Replace_Y43(replacefile)	Build Time:	3-4 days
Base Material:	FR-4	Layers:	4
Dimension:	114.3 mm* 96.5 mm 114.3mm*96.52mm	PCB Qty:	5
Product Type:	Industrial/Consumer electronics	Different Design:	1
Delivery Format:	Single PCB	PCB Thickness:	1.6
Impedance Control:	no No requirement	Layer Sequence:	
PCB Color:	Green	Silkscreen:	White
Material Type:	FR4-Standard TG 135-140	Via Covering:	Untested
Surface Finish:	LeadFree HASL	Deburring/Edge rounding:	No
Outer Copper Weight:	1 oz	Inner Copper Weight:	1 oz
Gold Fingers:	No	Flying Probe Test:	Fully Test
Castellated Holes:	no	Press-Fit Hole:	No
Edge Plating:	No	Remove Order Number:	No
Min via hole size/diameter:	0.3mm/(0.4/0.45mm)	4-Wire Kelvin Test:	No
Paper between PCBs:	No	Appearance Quality:	IPC Class 2 Standard
Confirm Production file:	No	Silkscreen Technology:	Ink-jet/Screen Printing Silkscreen
Package Box:	With JLPCB logo	Board Outline Tolerance:	±0.2mm(Regular)

Figure-A VII-10 Récapitulatif de la commande sur le site du fabricant JLPCB

composants sont uniquement situés sur la face supérieure, le pochoir a été conçu uniquement pour cette face.

Le lien suivant explique comment produire les fichiers de fabrication au bon format avec Altium : «<https://jlpcb.com/help/article/8-How-to-export-Altium-PCB-to-gerber-files>». Contrairement à ce qui est indiqué dans la section *Layers Setting*, il est très important de fournir les *layers TopPaste*, *BottomPaste*, *Top Pad Master* et *Bottom Pad Master*. Pour finir, il faut regrouper dans un fichier ZIP tous les fichiers ".cam" issus des deux processus d'exportation ainsi que le dossier *Project Outputs* dans le répertoire du projet.

3. Conclusion

Ce chapitre a présenté la conception sur mesure d'un PCB pour tester la puce CMOS qui contrôle le prototype de commutateur MEMS. La première section, centrée sur le schéma électrique du PCB, a permis de montrer tous les choix de conception pour répondre aux problématiques de test

et d'utilisation de la puce en toute sécurité. Des régulateurs de tension sont utilisés pour satisfaire les hypothèses établies lors de la conception de la puce CMOS, c'est-à-dire une alimentation stable, à faible bruit et capable de délivrer un courant élevé. Des résistances de limitation de courant permettent de protéger les E/S du microcontrôleur. Des diviseurs de tension bornés et des résistances de tirage vers la masse (évitant d'avoir des E/S flottantes) permettent quant à eux d'éviter des modes de fonctionnement non souhaités de la puce CMOS. De plus, un *jumper* permettant d'activer ou de désactiver l'alimentation de la puce facilite la configuration du PCB et des E/S de la puce. Effectivement, une attention particulière a été accordée à la configurabilité du PCB pour résoudre les problèmes rencontrés lors de la conception de la puce CMOS, tels que l'alimentation de 8 V et les problèmes de *latch-up* associés. Enfin, les diverses E/S du PCB offrent aussi une certaine adaptabilité en permettant l'utilisation soit d'un microcontrôleur Arduino, soit d'une carte FPGA. Dans le même but, il est possible de remplacer le commutateur MEMS par des résistances. La seconde section s'est concentrée sur la conception du *layout*, en expliquant les options de fabrication ainsi que les contraintes à respecter pour la fabrication et l'assemblage. Par exemple, un PCB à 4 couches permet une alimentation plus efficace et simplifie l'agencement des composants ainsi que la réalisation des interconnexions. Maintenant que la puce et le PCB ont été conçus et fabriqués, il est possible de procéder aux tests expérimentaux qui sont décrits dans le chapitre 4.

ANNEXE VIII

CODE ARDUINO POUR GÉNÉRER LES SIGNAUX PWM ET/OU D'HORLOGE

Algorithme-A VIII.1 Code Arduino

```
1 // ****
2 // BITS DE SELECTION DU MODE DE GENERATION PWM (
3 //   timer n)
4 // WGMn0 & WGMn1 / REGISTRE TCCRnA
5 // WGMn3 & WGMn2 / REGISTRE TCCRnB
6 // (cf. page 145 de la datasheet)
7 // | WGMn3 | WGMn2 | WGMn1 | WGMn0 | DESCRIPTION
8 // | 0 | 0 | 0 | 0 | Normal
9 // | 0 | 0 | 0 | 1 | Phase Correct
10 //   PWM 8 bits
11 // | 0 | 0 | 1 | 0 | 0 | Phase Correct
12 //   PWM 9 bits
13 // | 0 | 1 | 0 | 1 | 1 | Phase Correct
14 //   PWM 10 bits
15 // | 0 | 1 | 1 | 0 | 0 | CTC
16 // | 0 | 1 | 0 | 1 | 0 | Fast PWM 8 bits
17 // | 0 | 1 | 1 | 0 | 1 | Fast PWM 9 bits
18 // | 0 | 1 | 1 | 1 | 0 | Fast PWM 10
19 // bits
20 // ****
21 // BITS DE SELECTION DU MODE DE COMPARAISON EN
22 // SORTIE
```

Algorithme-A VIII.2 Code Arduino (suite)

```

20 // REGISTRE TCCRnA (timer n)
21 // (cf. page 155 de la datasheet)
22 // ****
23 // | COMnA1 | COMnA0 | DESCRIPTION
24 // | COMnB1 | COMnB0 |
25 // | COMnC1 | COMnC0 |
26 // | 0 | 0 | utilisation "normale"
27 // | 0 | 1 | voir documentation
28 // | 1 | 0 | mode "non inverse"
29 // | 1 | 1 | mode "inverse"
30 // ****
31
32 // ****
33 // BITS DE SELECTION DU PRESCALER
34 // REGISTRE TCCRnB (timer n)
35 // (cf. page 157 de la datasheet)
36 // ****
37 // | CS22 | CS21 | CS20 | RESULTAT
38 // | 0 | 0 | 0 | 0 | Timer arrete
39 // | 0 | 0 | 0 | 1 | Division de frequence par
1
40 // | 0 | 1 | 0 | 0 | Division de frequence par
8
41 // | 0 | 1 | 1 | 1 | Division de frequence par

```

Algorithme-A VIII.3 Code Arduino (suite)

```

42 // | 1 | 0 | 0 | Division de frequence par
    256
43 // | 1 | 0 | 1 | Division de frequence par
    1024
44 // ****
45
46 byte DutyCycle = 85;
47
48 void setup() {
49
50 // Phase Correct PWM - 8 bit
51 // Prescaler = 64
52 // Frequence = 490.2 Hz
53 // Sortie OC2A en mode non inverse
54 // Sortie OC2B en mode inverse
55 // Timer 1 "S7" Sortie : OC1A
56 pinMode (11, OUTPUT);
57 // Timer 1 "S8" Sortie : OC1B
58 pinMode (12, OUTPUT);
59 TCCR1A = bit (WGM10) | bit (COM1B1) | bit (COM1B0)
    | bit (COM1A1);
60 TCCR1B = bit (CS21) | bit (CS20);
61 //Rapport cycle : Valeur max : 255
62 OCR1A = DutyCycle;           // PWM 33%
63 OCR1B = 255-DutyCycle;
64 // Resultat : S7 et S8 decalés de 180 degrés

```

Algorithme-A VIII.4 Code Arduino (suite)

```
65 // Phase Correct PWM - 9 bit
66 // Prescaler = 64
67 // Frequence = 244.6 Hz
68 // Sortie OC4A en mode non inverse
69 // Timer 4 "S10" Sortie : OC4A
70 pinMode (6, OUTPUT);
71 TCCR4A = bit (WGM41) | bit (COM4A1);
72 TCCR4B = bit (CS41) | bit (CS40);
73 //Rapport cycle -> Valeur max : 511
74 OCR4A = 384; //PWM 75%
75
76 // Phase Correct PWM - 8 bit
77 // Prescaler = 64
78 // Frequence = 490.2 Hz
79 // Sortie OC2A en mode non inverse
80 // Timer 3 "S11" output: OC3A
81 pinMode (5, OUTPUT);
82 TCCR3A = bit (WGM30) | bit (COM3A1);
83 TCCR3B = bit (CS31) | bit (CS30);
84 //Rapport cycle -> Valeur max : 255
85 OCR3A = 25; //PWM 10%
86 }
87
88 void loop() { }
```

ANNEXE IX

ARTICLE DE CONFÉRENCE - ISCAS 2024

Configurable and Intelligent Switched CMOS Current Driver Powering Arrays of Electrothermal Actuators for MEMS Switches

Allan Riboulet, Frédéric Nabki, Yves Blaqui  re (1), Glenn Cowan (2)

Electrical Engineering, (1)   cole de Technologie Sup  rieure and (2) Concordia University, Montr  al, Canada

E-mail: allan.riboulet.1@ens.etsmtl.ca / frederic.nabki@etsmtl.ca / yves.blaquiere@etsmtl.ca / gcowan@ece.concordia.ca

Abstract—A switched constant current driver for a configurable switch network based on electrothermal micro-electro-mechanical-systems (MEMS) components is presented. A constant current-mode approach is proposed for achieving precise power control over an array of devices that leverage thermal heaters for actuation. This multi-channel actuation circuit is able to power different electrothermal MEMS switches. Interface circuits based on the self-temperature sensing technique of the heater and the ohmic contact property of the actuator are proposed. They provide early detection to address MEMS lifetime concerns, and constitute the main novelty of this research, which is specifically focused on the application. The circuit is implemented in a 0.18   m BCD technology and occupies an area of 1.3 mm². Post-layout simulations show that the system can output current up to 90 mA ($R_{\text{heater}} = 80 \Omega$) with a resolution of 2 mA.

Index Terms—Driving circuit, MEMS, electrothermal actuator, CMOS, BCD, constant current mode, switch network, timing control, diagnostic circuitry

I. INTRODUCTION

Application specific integrated circuit (ASIC) design and MEMS have emerged over recent decades as a great combination in industrial applications. It provides tailored solutions for the specific requirements of the industry such as power efficiency, size and weight reduction. This work is part of a larger project that aims to design a configurable power input/output system for safety-critical applications, which operates in harsh environments [1]. A configurable switch network based on MEMS components inside the same package will provide more flexibility to reduce the number of components, improve redundancy and especially meet high-density requirements.

There has been a substantial amount of research in the field of MEMS switches [2], with emphasis on electrostatic actuation and their driving circuits [3], [4]. However, the electrothermal MEMS switch has also garnered significant attention because of its high contact force, robustness and wide travel range. Currently, most of the research has been dedicated to solving lifetime and reliability issues [5], [6]. Regarding the actuation, designers simply use an external voltage generator due to the heater's positive temperature coefficient of resistance (TCR). Indeed, the heater resistance is low at ambient temperature, facilitating a rapid temperature increase while ensuring stable thermal equilibrium at elevated temperatures [7]. As a result, research into integrated actuator

circuits are lacking, but other applications are similar such as gas sensing [8]. The constant voltage approach offers low power consumption and high efficiency [9]. However, a constant current is a suitable driving technique that can yield precise power control over an array of devices. In this control mode, resistance variations of a device have no impact on the driving characteristic leading to consistent performance. A short circuit does not result in overheating.

This paper proposes a novel 0.18   m Bipolar-CMOS-DMOS (BCD) constant current driver circuit designed for an array of different electrothermal MEMS actuators. Each output current channel is time-controlled to activate an appropriate set of devices. To ensure the actuator's reliability and lifetime, we implemented feedback circuits. They are meant to provide information about the health of the MEMS switches, and be compatible with a pulse-with-modulation (PWM) current for temperature control and efficient power consumption. Finally, the driving circuit was designed to operate with the chevron (i.e., V-shaped) electrothermal MEMS switch described in [10] and which has a temperature range up to 710 K.

The paper is structured as follows. Section II describes the circuit topologies and theory behind the proposed current driver while Section III focuses on the feedback circuit design. Section IV introduces the design of the layout that was sent for fabrication and discusses the results of post-layout simulations.

II. CURRENT DRIVER DESIGN

The general concept of the driver circuit is depicted in Fig. 1. Some details are omitted, such as a reference current

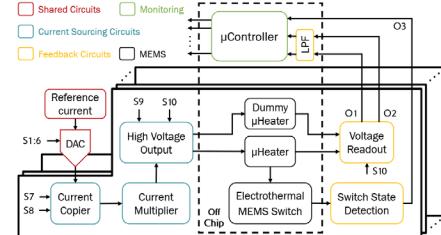


Fig. 1. Block diagram of the proposed current driver.

circuit for the operational amplifier (OA) as well as bypass circuits and other outputs for chip testing purposes.

A. Shared Circuits

This group of circuits is shared among all of the current drivers to minimize chip area and maximize circuitry usage.

1) *Reference Current*: this circuit provides a stable and precise $9.5\mu\text{A}$ current over VDD variations. It serves as a reference for the DAC. A self-biased V_t (threshold) reference with its start-up circuit proposed by [11] is used. To increase the copy accuracy of the output current, a cascode current mirror topology [12], [13] is adopted. Sufficient voltage headroom is provided by a 5 V supply voltage common to all circuits.

2) *Digital to Analog Converter (DAC)*: used to select the value of the current flowing through the heater. The architecture of this block is based on the binary weighted current steering DAC in [14] (Fig. 2). A switch (SW) is positioned at the gate of the transistor to avoid glitches and dynamic errors occurring when the switch is at the drain. When the input signal (S1 for example) is 0 V, the gate of the cascode NMOS transistors is connected to the ground, which turns it off. This significantly reduces the speed of the DAC, but eliminates dynamic errors. The 6-bit control allows for a maximum output current of $598.5\mu\text{A}$ with steps of $9.5\mu\text{A}$.

B. Current Sourcing Circuits

Unlike circuits in Section II.A, the circuits presented here are dedicated and configured to each MEMS actuator.

1) *Current Copier (CC)*: depicted in Fig. 3 [15], [16], this circuit, along with the required combinational logic circuit, allows various MEMS switches to operate simultaneously with different nominal currents. The circuit stores the required gate voltage for a given DAC current (I_{DAC}) in the C_{mem} capacitor and delivers it through the same signal pathway (I_{CC}), eliminating the need for a DAC in each current driver circuit. A folded cascode operational amplifier (FC OA) and its bias circuit described in [17] are used. The value of C_{mem} is designed so that the 1% discharge of the capacitor occurs after the rise time of the MEMS switch (35 ms here). The longer the time between two resampling, the lower is the time constraints

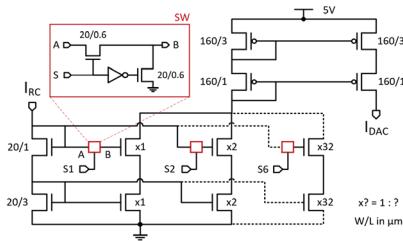


Fig. 2. Current steering DAC circuit.

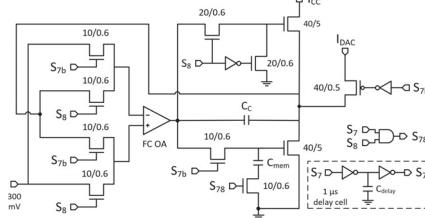


Fig. 3. Current copier circuit.

for managing several active parallel systems. Moreover, the S1 signal from the reference was removed to reduce the number of pads in the layout. It was replaced with the S7 signal delayed by 1 μs using an inverter chain with a capacitor.

2) *Current Multiplier (CM)*: this circuit multiplies the CC current to enlarge the supported current range. An output-regulated cascode current mirror is used, which merges the advantages of the cascode and wide swing topology [18]. Its high output impedance due to the gain boosting technique [19] improves the copy accuracy over the output voltage variation. Moreover, the active feedback of the amplifier ensures copy accuracy by matching the V_{DS} of the low-side transistors at the price of a large capacitance on the input and a significant speed reduction. It also increases the supported input and output voltage ranges. The operational amplifier has two stages with Miller compensation and NMOS input. The two output currents, $I_{\text{CM,H}}$ and $I_{\text{CM,L}}$, are made respectively equal to 10 and 2 times I_{CC} .

3) *High Voltage Output (HVO)*: the main purpose of this high voltage output circuit (Fig. 4) is to maximize the output voltage range. For this reason, an output-regulated cascode technique is applied to the current mirror on the left. In the same perspective, the heater is connected to a higher supply voltage of 8 V, and therefore high voltage (HV) NMOS transistors are leveraged to draw the current. A switch is positioned at the gate of the transistor to drive the heater with a PWM signal.

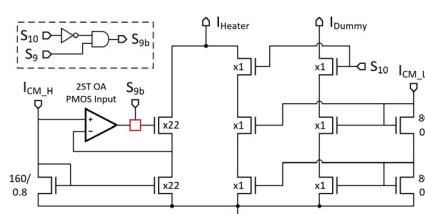


Fig. 4. High voltage output circuit.

Figure-A IX-2 Article de conférence (suite)

III. FEEDBACK CIRCUITS

In all fields using a μ heater [20], especially MEMS gas sensor, temperature control/sensing and associated CMOS interface circuitry are well documented [21]. As stated in the introduction, lifetime and reliability issues of MEMS switches are the main focus of the current research. Figure 5 depicts various failures in electrothermal MEMS actuators. On the actuator side, overheating causes the heater to melt. It results in a change in resistance measured at ambient temperature (i.e., resistance drift), as well as electromigration [22], [23], which can lead to an open-circuit fault. On the switch side, pads can be vulnerable to overvoltage due to harsh environmental conditions potentially causing damage. Detecting the spikes and toggling the switch before they pass through it may be very useful but difficult because of the slow fall time of the device. Finally, a timing failure refers to the insufficient switching time (i.e., time for the switch to close or open), and stiction causes the MEMS switch to remain closed. Since these characteristics are specific to MEMS switches, the proposed interface circuits are novel. Note that the measurement of the pad contact resistance (R_{on}) is not a focus of this work and will be addressed in future work. Hence, the following feedback circuit blocks provide information about the health of the MEMS circuit and for temperature control.

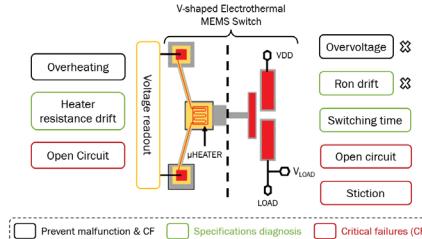


Fig. 5. Failure modes in an electrothermal MEMS switch and its actuator.

A. Voltage Readout (VR) Circuit

In the referenced MEMS switch, there is no thermistor for temperature sensing. Accordingly, a built-in temperature sensing method [24] is used. This method applies through the heater a short low current pulse ($I_{measurement}$) 110 times lower than the actuation current ($I_{actuation}$) to measure the resistance without disturbing the body temperature. The resistance value is deduced by measuring the voltage across the heating element, since the current is constant. Subsequently, leveraging the relationship between resistance and temperature provides valuable insights about the heater's condition. In addition, there is a dummy heater to measure the variation of heater resistance at ambient temperature. (Fig. 4). Signals S9 (actuation) and S10 (measurement) should not be ON at the same time, so there is a simple combinational logic circuit to ensure this.

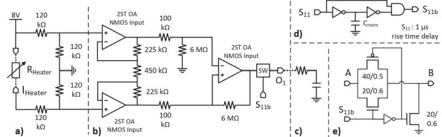


Fig. 6. Voltage readout circuit: (a) Voltage divider, (b) Instrumentation amplifier, (c) Low-pass filter, (d) Rising edge delay, and (e) Output switch.

1) *Voltage Divider*: This technology requires a maximum gate voltage of 5 V. Two voltage dividers (Fig. 6(a)) reduce the common-mode voltage below 5 V. As the voltage divider is slow, rise time of S10 is delayed (Fig. 6(d)) to avoid a voltage spike due to the transition between the high current state (i.e., output voltage equal to 5 V) and the low current state.

2) *Instrumentation Amplifier*: a three-op-amp (two-stage) topology [25], [26] illustrated in Fig. 6(b) amplifies the differential signal from the voltage dividers while rejecting the common-mode voltage. An off-chip low-pass filter (Fig. 6(c)) is used to obtain a continuous analog signal output that is easier to process. The high input impedance allows detection of very low currents while ensuring minimal self-heating, and maintaining high accuracy. A switch is placed at the output (Fig. 6(e)) to provide values only when a low current is used. A transmission gate ensures a voltage range between 0 and 5 V.

B. Switch State Detection Circuit

The switch state is detected with a high-speed comparator with hysteresis [27] to avoid consecutive on/off states near the closed state. When the switch is closed, the positive input of the comparator is equal to the load voltage (V_{LOAD}) and is higher than the negative input voltage (slightly above 0), leading to a 5 V output. By knowing the on/off state, it is possible to detect open circuit or stiction failure modes. Finally, the μ controller measures the rise and fall time and determine if the switching time specifications are met.

IV. LAYOUT AND SIMULATIONS RESULTS

The current driver is designed according to the following MEMS switch parameters. The contact is made after a displacement of 3 μ m, which occurs at 33 mA (500 K heater temperature). We are aiming for a displacement of 4 μ m (38 mA, 590 K) to ensure a high contact force. At 298 K, the heater resistance is 28 Ω with a TCR of 0.00303/K. Moreover, the rising and falling times are respectively 35 ms and 5 ms. The chip layout presented in Fig. 7 has a size of 2 mm \times 2 mm, allowing a single current driver channel to be designed for testing one MEMS switch. Circuit layouts outlined in red represent 32.7% of the total area.

To simulate the thermal response of the heater, a first order thermal system is made in MATLAB. It considers the variation of the heater resistance with temperature using a 35 ms time constant. There are models of electrothermal MEMS switches in the literature [28] to consider the faster fall time. Figure 8(a)

Figure-A IX-3 Article de conférence (suite)

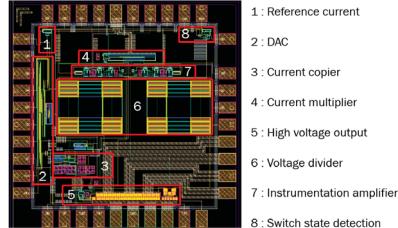


Fig. 7. Chip layout of a single current driver.

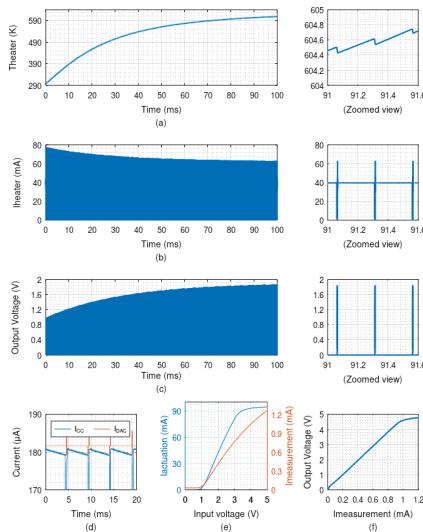


Fig. 8. Post-layout simulations: (a) thermal response, (b) heater current, (c) heater voltage readout, (d) re-sampling of DAC current, (e) different output current ranges, and (f) output voltage range.

shows the thermal response of the heater with a constant current of 39.7 mA. A zoomed view near the steady state is also shown. The variation observed in Fig. 8(b) is not that of the nominal current, but corresponds to the current peak during on/off switching. Indeed a low (360 μ A) and short current pulse is applied for 5 μ s each 0.25 ms to measure the heater voltage without disturbing the temperature. Figure 8(c) clearly shows the heater voltage variation response according to his temperature. Figure 8(d) illustrates the current copied from the DAC and the decrease due to capacitance leakage, which necessitates resampling. Finally, Fig. 8(e) and (f) show the full tuning range of the driver (0-90 mA, 0-4.8 V respectively).

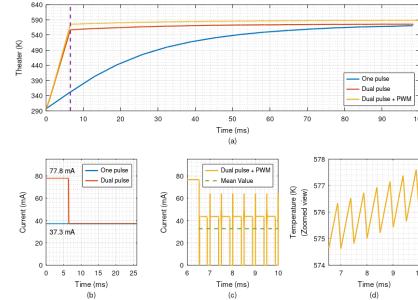


Fig. 9. (a) Heater thermal response to different actuation currents, (b) DC current w/o dual pulse, (c) PWM current with duty cycle = 0.75, and (d) Heater temperature ripple

Figure 9(a) shows that the time taken to reach the desired temperature can be considerably reduced by applying twice the nominal current during a short period. With a PWM current (Fig. 9(c)) of 44 mA and a duty cycle of 0.75 (mean value equal to 33 mA), approximately the same temperature is obtained as with a constant current of 38 mA (Fig. 9(b)). Figure 9(d) shows the minimal heater temperature ripple as a result of the PWM.

Compared to the schematic simulations, the post-layout simulations reveal relative errors in the output current up to 3%, which are attributed to both the HVO and CC circuits. It was observed that parasitic resistors lead to fluctuations in the output current when S9 is either on or off. Regarding the CC circuit, imperfections related to input offset of the amplifier were identified and the discharge of C_{mem} is accelerated. As for the voltage readout, the voltage divider draws more current, causing a disparity between the output voltage and $I_{measurement}$, distorting the calculated resistance value up to 8%. Finally, the cascaded structure distributes errors at the beginning of the chain to its end, with significant errors in the last stages.

V. CONCLUSION

A switched constant current driver made for electrothermal MEMS switches was designed and simulated. While several standard electronic circuits were presented, the novelty of this research work is focused on the application. We proposed an adaptable system able to supply simultaneously an array of different MEMS. Post layout simulations show an output current up to 90 mA ($R_{heater} = 80 \Omega$) with a resolution of 2 mA. With the combination of first-order thermal system, post-layout simulations show the thermal response of the heater with different actuation currents. Moreover, feedback circuits to measure the heater voltage and the on/off state of the switch are proposed. These provide system diagnostic capabilities and an assessment of the MEMS switch health, indicating whether it meets requirements or if it is in a faulty state. Further work will be carried out to test the referenced MEMS prototype with the fabricated ASIC.

Figure-A IX-4 Article de conférence (suite)

BIBLIOGRAPHIE

- Achtenberg, K., Mikołajczyk, J., Szabra, D., Prokopiuk, A. & Bielecki, Z. (2020). Review of peak signal detection methods in nanosecond pulses monitoring. *Metrology and Measurement Systems*, 27(2), 203-218. doi : 10.24425/mms.2020.132770.
- Adusumalli, R., Thottathil, R. & Gowri Avalur, K. K. (2019). A Simple Flip-Around Switch with Reduced Charge Injection for High Precision Single-Ended Switched-Capacitor Circuits. *2019 IEEE Conference on Modeling of Systems Circuits and Devices (MOS-AK India)*, pp. 64-67. doi : 10.1109/MOS-AK.2019.8902421.
- Al-Sagban, M., Dhaouadi, R. & Bakri-Kassem, M. (2017). Femto-farad capacitive sensor for MEMS thermal actuators. *2017 International Conference on Electrical and Computing Technologies and Applications (ICECTA)*, pp. 1-6. doi : 10.1109/ICECTA.2017.8251957.
- Algarni, A. S., Khir, M. H. M., Dennis, J. O., Ahmed, A. Y., Alabsi, S. S., Ba Hashwan, S. S. & Junaid, M. M. (2021). A Review of Actuation and Sensing Mechanisms in MEMS-Based Sensor Devices. *Nanoscale Research Letters*, 16(16). doi : 10.1186/s11671-021-03481-7.
- Allen, P. E. & Holberg, D. R. (2012). *CMOS analog circuit design* (éd. 3rd ed). Oxford University Press, USA. Repéré à https://students.aiu.edu/submissions/profiles/resources/onlineBook/C6p9V6_CMOS_Analog_Circuit_Design.pdf.
- Baker, R. J. (2010). *CMOS Circuit Design, Layout, and Simulation* (éd. 1). Wiley. doi : 10.1002/9780470891179.
- Bakri-Kassem, M., Dhaouadi, R., Arabi, M., Estahbanati, S. V. & Abdel-Rahman, E. (2018). Nonlinear dynamic modeling of a V-shaped metal based thermally driven MEMS actuator for RF switches. *Journal of Micromechanics and Microengineering*, 28(5), 054004. doi : 10.1088/1361-6439/aaafb2.
- Bansal, D., Kaur, M., Kumar, P. & Kumar, A. (2023). Design of a wide bandwidth terahertz MEMS Ohmic switch for 6G communication applications. *Microsystem Technologies*, 29, 271-277. doi : 10.1007/s00542-023-05419-8.
- Boudaoud, M. & Regnier, S. (2014). An Overview on Gripping Force Measurement at the Micro and Nano-Scales Using Two-Fingered Microrobotic Systems. *International Journal of Advanced Robotic Systems*, 11(3), 45. doi : 10.5772/57571.
- Cao, T., Hu, T. & Zhao, Y. (2020). Research Status and Development Trend of MEMS Switches : A Review. *Micromachines*, 11(7), 694. doi : 10.3390/mi11070694.

- Cariolaro, G. (2011). Introduction. Dans *Unified Signal Theory* (pp. 1–14). London : Springer London. doi : 10.1007/978-0-85729-464-7_1.
- Chae, J.-H., Lee, J.-Y. & Kang, S.-W. (1999). Measurement of thermal expansion coefficient of poly-Si using microgauge sensors. 75(3), 222-229. doi : [https://doi.org/10.1016/S0924-4247\(98\)00279-9](https://doi.org/10.1016/S0924-4247(98)00279-9).
- Chae, U., Yu, H.-Y., Lee, C. & Cho, I.-J. (2020). A Hybrid RF MEMS Switch Actuated by the Combination of Bidirectional Thermal Actuations and Electrostatic Holding. *IEEE Transactions on Microwave Theory and Techniques*, 68(8), 3461-3470. doi : 10.1109/TMTT.2020.3003553.
- Cohen, Y. & Ya'akovitz, A. (2019). Comparative Study on Modeling Approaches of V-Shaped MEMS Temperature Sensors. *IEEE Transactions on Instrumentation and Measurement*, 68(10), 3766-3775. doi : 10.1109/TIM.2018.2879144.
- Dai, C.-T. & Ker, M.-D. (2017). Investigation of Unexpected Latchup Path Between HV-LDMOS and LV-CMOS in a 0.25- μ m 60-V/5-V BCD Technology. *IEEE Transactions on Electron Devices*, 64, 3519-3523. Repéré à <https://api.semanticscholar.org/CorpusID:40553555>.
- Daubert, S. & Vallancourt, D. (1990). Operation and analysis of current copier circuits. *IEE Proceedings G Circuits, Devices and Systems*, 137(2), 109. doi : 10.1049/ip-g-2.1990.0019.
- Daubert, S., Vallancourt, D. & Tsividis, Y. (1988). Current copier cells. *Electronics Letters*, 24(25), 1560. doi : 10.1049/el:19881064.
- Dennis, J. O., Rabih, A. A., Md Khir, M. H., Ahmed, A. Y., Ahmed, M. G. & Mian, M. U. (2016). Characterization of embedded microheater of a CMOS–MEMS gravimetric sensor device. *Microelectronics Journal*, 55, 179-188. doi : <https://doi.org/10.1016/j.mejo.2016.07.005>.
- Dumas, N., Latorre, L., Mailly, F. & Nouet, P. (2010a). Smart drivers for online diagnosis of electrostatic MEMS actuators. *2010 IEEE 16th International Mixed-Signals, Sensors and Systems Test Workshop (IMS3TW)*, pp. 1-6. doi : 10.1109/IMS3TW.2010.5503018.
- Dumas, N., Latorre, L., Mailly, F. & Nouet, P. (2010b). Design of a Smart CMOS High-Voltage driver for electrostatic MEMS switches. *2010 Symposium on Design Test Integration and Packaging of MEMS/MOEMS (DTIP)*, pp. 44-47. Repéré à <https://ieeexplore.ieee.org/document/5486486>.

- Estahbanati, S. V. (2017). *MODELING AND CONTROL OF A THERMALLY DRIVEN MEMS ACTUATOR FOR RF APPLICATIONS*. (Thèse de doctorat, American University of Sharjah). Repéré à <https://repository.aus.edu/entities/publication/a79a682a-0acd-454d-86aa-0806d64a9b1a>.
- Estahbanati, S. V., Bakri-Kassem, M. & Dhaouadi, R. (2016). Modeling and characterization of thin film polysilicon in thermally driven MEMS actuators. *2016 IEEE 59th International Midwest Symposium on Circuits and Systems (MWSCAS)*, pp. 1-4. doi : 10.1109/MWSCAS.2016.7870071.
- Estahbanati, S. V., Bakri-Kassem, M. & Dhaouadi, R. (2017). Nonlinear modeling and characterization of a thermally driven MEMS actuator with a folded spring reference beam. *2017 18th International Conference on Thermal, Mechanical and Multi-Physics Simulation and Experiments in Microelectronics and Microsystems (EuroSimE)*, pp. 1-4. doi : 10.1109/EuroSimE.2017.7926251.
- Filipovic, L. (2020). Electromigration Model for Platinum Hotplates. *2020 International Conference on Simulation of Semiconductor Processes and Devices (SISPAD)*, pp. 315-318. doi : 10.23919/SISPAD49475.2020.9241645.
- Filipovic, L. (2021). Theoretical examination of thermo-migration in novel platinum microheaters. *Microelectronics Reliability*, 123, 114219. doi : <https://doi.org/10.1016/j.microrel.2021.114219>.
- Gamauf, C., Siegele, M., Nemecek, A., Mutinati, G. C., Steinhauer, S., Brunet, E., Köck, A., Kraft, J., Siegert, J. & Schrank, F. (2013). Fully integrated System-On Chip gas sensor in CMOS technology. *SENSORS, 2013 IEEE*, pp. 1-4. doi : 10.1109/ICSENS.2013.6688155.
- Gardner, J. W., Guha, P. K., Udrea, F. & Covington, J. A. (2010). CMOS Interfacing for Integrated Gas Sensors : A Review. *IEEE Sensors Journal*, 10(12), 1833-1848. doi : 10.1109/JSEN.2010.2046409.
- Ghovanloo, M. & Najafi, K. (2005). A compact large Voltage-compliance high output-impedance programmable current source for implantable microstimulators. *IEEE Transactions on Biomedical Engineering*, 52(1), 97-105. doi : 10.1109/TBME.2004.839797.
- Goggin, R., Fitzgerald, P., Wong, J.-e., Hecht, B. & Schirmer, M. (2011). Fully integrated, high yielding, high reliability DC contact MEMS switch technology & control IC in standard plastic packages. *SENSORS, 2011 IEEE*, pp. 958-961. doi : 10.1109/ICSENS.2011.6127072.
- Gray, P. R. (Éd.). (2009). *Analysis and design of analog integrated circuits* (éd. 5th ed). Wiley.

- Han, J.-W. & Meyyappan, M. (2016). A Built-In Temperature Sensor in an Integrated Microheater. *IEEE Sensors Journal*, 16(14), 5543-5547. doi : 10.1109/JSEN.2016.2569445.
- Hastings, R. (2006). *The Art of Analog Layout* (éd. 2nd ed). Prentice Hall. Repéré à <https://dl.icdst.org/pdfs/files3/81abdf8acf235a2a85ab8825bd7800a7.pdf>.
- He, J., Tian, X., Wei, H., Tian, Y. & He, B. (2023). An overview of principles and types of ADC and DAC. *Journal of Physics : Conference Series*, 2649(1), 012050. doi : 10.1088/1742-6596/2649/1/012050.
- H.K. (2006). *EECS 247 Lecture 19 : Data Converters [Powerpoint]*. University of California - Berkeley. Repéré à https://inst.eecs.berkeley.edu/~ee247/fa06/lectures/L19_f06.pdf.
- Jayaraman, B., Bhat, N. & Pratap, R. (2009). Thermal characterization of microheaters from the dynamic response. *Journal of Micromechanics and Microengineering*, 19(8), 085006. doi : 10.1088/0960-1317/19/8/085006.
- Jeroish, Z. E., Bhuvaneshwari, K. S., Samsuri, F. & Narayananamurthy, V. (2022). Microheater : material, design, fabrication, temperature control, and applications—a role in COVID-19. *Biomedical Microdevices*, 24(1), 3. doi : 10.1007/s10544-021-00595-8.
- Johar, M. A. (2015). *Exploration and Design of DC MEMS Switches for Integrated Self-x Sensory Systems*. (Thèse de doctorat, Universität Kaiserslautern). Repéré à <https://api.semanticscholar.org/CorpusID:113889050>.
- Joshi, A. S., Mohammed, H. & Kulkarni, S. M. (2018). Analysis of a Chevron Beam Thermal Actuator. *IOP Conference Series : Materials Science and Engineering*, 310(1), 012123. doi : 10.1088/1757-899X/310/1/012123.
- J.Patel, J. & Naik, D. A. (2020). Comparative Study of Current Steering DAC Based on Implementation Using Various Types of Switches. *International Journal of Advanced Research in Engineering and Technology (IJARET)*, 11(4), 452-460. Repéré à <https://ssrn.com/abstract=3599872>.
- Kaajakari, V. (2009). *Practical MEMS*. Small Gear Pub.
- Kavishwar, M. (2021). *Current Copier based Mixed-Signal Multiplier for Machine Learning Applications [Powerpoint]*. IIT Bombay. Repéré à https://mihirvk.github.io/assets/pdfs/EE691_RnD_Project_PPT.pdf.
- Keysight. *Temperature sensor type comparisons – advantages and disadvantages*. Repéré le 25 octobre 2024 à <https://edadocs.software.keysight.com/kkbopen/temperature-sensor-type-comparisons-advantages-and-disadvantages-577943032.html#>.

- Kitchin, C. & Counts, L. (2006). *A Designer's Guide to Instrumentation Amplifiers* (éd. 3). Repéré à <https://www.analog.com/media/en/training-seminars/design-handbooks/designers-guide-instrument-amps-complete.pdf>.
- Konar, M., Sahu, R. & Kundu, S. (2019). Improvement of the Gain Accuracy of the Instrumentation Amplifier Using a Very High Gain Operational Amplifier. *2019 Devices for Integrated Circuit (DevIC)*, pp. 408-412. doi : 10.1109/DEVIC.2019.8783414.
- Kugelstadt, T. (2005). *Getting the most out of your instrumentation amplifier design*. Repéré à https://www.ti.com/lit/an/slyt226/slyt226.pdf?ts=1705024996196&ref_url=https%253A%252F%252Fwww.google.com%252F.
- Kurmendra & Agarwal, S. (2024). MEMS Switch Realities : Addressing Challenges and Pioneering Solutions. *Micromachines*, 15(5), 556. doi : 10.3390/mi15050556.
- Lam, Y.-H. & Ki, W.-H. (2008). A 0.9V 0.35 μ m Adaptively Biased CMOS LDO Regulator with Fast Transient Response. *2008 IEEE International Solid-State Circuits Conference - Digest of Technical Papers*, pp. 442-626. doi : 10.1109/ISSCC.2008.4523247.
- Lee, B. S. (1999). *Understanding the Terms and Definitions of LDO Voltage Regulators*. Repéré à https://www.ti.com/lit/an/slva079/slva079.pdf?ts=1717522715807&ref_url=https%253A%252F%252Fwww.google.com%252F.
- Lienig, J. & Scheible, J. (2021). *Fundamentals of Layout Design for Electronic Circuits*. Springer International Publishing. Repéré à <https://books.google.ca/books?id=OkQ8zgEACAAJ>.
- Liu, L., Zhu, Z. & Yang, Y. (2012). Design of an LED driver based on hysteretic-current-control mode in a 0.6 μ m BCD process. *Journal of Semiconductors*, 33(4), 045005. doi : 10.1088/1674-4926/33/4/045005.
- Liu, Y. (2014). Thermal Stress Migration and Its Role in Electromigration of Microelectronics. Dans Hetnarski, R. B. (Éd.), *Encyclopedia of Thermal Stresses* (pp. 5255–5267). Dordrecht : Springer Netherlands. doi : 10.1007/978-94-007-2739-7_283.
- López-Walle, B., Gauthier, M. & Chaillat, N. (2010). Dynamic modelling for thermal micro-actuators using thermal networks. *International Journal of Thermal Sciences*, 49(11), 2108-2116. doi : <https://doi.org/10.1016/j.ijthermalsci.2010.06.012>.
- Maghami, M. H., Sodagar, A. M. & Sawan, M. (2015). Analysis and design of a high-compliance ultra-high output resistance current mirror employing positive shunt feedback. *International Journal of Circuit Theory and Applications*, 43(12), 1935-1952. doi : 10.1002/cta.2049.

Maloberti, F. (2003). *Analog Design for CMOS VLSI Systems*. Kluwer Academic Publishers.
doi : 10.1007/b100812.

Maroufi, M., Fowler, A. G. & Moheimani, S. O. R. (2017). MEMS for Nanopositioning : Design and Applications. *Journal of Microelectromechanical Systems*, 26(3), 469-500.
doi : 10.1109/JMEMS.2017.2687861.

Mendoza-Acevedo, S., Reyes-Barranca, M. A., Flores-Nava, L. M., Ávila García, A. & González-Vidal, J. L. (2009). Design considerations for monolithic integration of a micro hotplate temperature controller in a MEMS gas sensor. *2009 6th International Conference on Electrical Engineering, Computing Science and Automatic Control (CCE)*, pp. 1-5.
doi : 10.1109/ICEEE.2009.5393567.

Messenger, R. K., Aten, Q. T., McLain, T. W. & Howell, L. L. (2009). Piezoresistive Feedback Control of a MEMS Thermal Actuator. *Journal of Microelectromechanical Systems*, 18(6), 1267-1278. doi : 10.1109/JMEMS.2009.2035370.

Mishra, M. K., Dubey, V., Mishra, P. M. & Khan, I. (2019). MEMS Technology : A Review. *Journal of Engineering Research and Reports*, 4(1), 1-24.
doi : 10.9734/jerr/2019/v4i116891.

Mo, Y., Okawa, Y., Inoue, K. & Natukawa, K. (2002). Low-voltage and low-power optimization of micro-heater and its on-chip drive circuitry for gas sensor array. *Sensors and Actuators A : Physical*, 100(1), 94-101. doi : [https://doi.org/10.1016/S0924-4247\(02\)00145-0](https://doi.org/10.1016/S0924-4247(02)00145-0).

Mohan, J. (2018). *Enhancement technique for dynamic CMOS current mirror : Application to high-performance current sources in biomedical devices*. (Thèse de doctorat, Université de Montpellier). Repéré à <https://theses.hal.science/tel-02138209>.

Moore, S. I., Coskun, M. B., Alan, T., Neild, A. & Moheimani, S. O. R. (2015). Feedback-Controlled MEMS Force Sensor for Characterization of Microcantilevers. *Journal of Microelectromechanical Systems*, 24(4), 1092-1101.
doi : 10.1109/JMEMS.2014.2382648.

Mordor-Intelligence. (2023). *Analyse de la taille et de la part du marché des MEMS – Tendances et prévisions de croissance (2024-2029)*. Repéré à <https://www.mordorintelligence.com/fr/industry-reports/mems-market>.

Nobert, G., Alameh, A.-H., Ly, N., Constantin, N. G. & Blaqui  re, Y. (2021). Towards an LTCC SiP for Control System in Safety-Critical Applications. *2021 IEEE International Symposium on Circuits and Systems (ISCAS)*, pp. 1-5.
doi : 10.1109/ISCAS51556.2021.9401066.

- Olson, Z. (2023). *Optimizing CMRR in Differential Amplifier Circuits With Precision Matched Resistor Divider Pairs*. Repéré à <https://www.ti.com/lit/an/sboa582/sboa582.pdf?ts=1723008959003#:~:text=Diff%2Damp%20circuits%20have%20a,gain%20of%20the%20amplifier%20stage>.
- Pattanaik, P. & Ojha, M. (2023). Review on challenges in MEMS technology. *Materials Today : Proceedings*, 81, 224-226. doi : <https://doi.org/10.1016/j.matpr.2021.03.142>. International Virtual Conference on Sustainable Materials (IVCSM-2k20).
- Prakash, A. (2017). *Extending Beyond the Max Common-Mode Range of Discrete Current-Sense Amplifiers*. Repéré à https://www.ti.com/lit/ab/sboa198a/sboa198a.pdf?ts=1705011963560&ref_url=https%253A%252F%252Fwww.google.com%252F.
- PRIME-Faraday. (2003). *An Introduction to MEMS (Micro-electromechanical Systems)*. Repéré à https://www.jku.at/fileadmin/gruppen/204/Dateien/Lehre/Mikrosystemtechnik/An_Introduction_to_MEMS__Micro-electromechanical_Systems_-_MEMS_intro.pdf.
- Razavi, B. (2017). *Design of analog CMOS integrated circuits* (éd. Second edition). McGraw-Hill Education.
- Razavi, B. (2018). The Current-Steering DAC [A Circuit for All Seasons]. *IEEE Solid-State Circuits Magazine*, 10(1), 11-15. doi : 10.1109/MSSC.2017.2771102.
- Razavi, B. (2021). *Fundamentals of microelectronics : with robotics and bioengineering applications* (éd. Third edition). Wiley.
- Regan, T., Munson, J., Zimmer, G. & Stokowski, M. (2005). *Current Sensing with Different Types of Amplifiers*. Repéré à <https://www.ti.com/video/6076312538001>.
- Ren, M., Zhang, C. & Sun, D. (2012). Design of CMOS Instrumentation Amplifier. *Procedia Engineering*, 29, 4035-4039. doi : <https://doi.org/10.1016/j.proeng.2012.01.615>. 2012 International Workshop on Information and Electronics Engineering.
- ROHM. *Shunt Resistors : Current Sence Shunt Resistors*. Repéré le 25 octobre 2024 à <https://www.rohm.com/electronics-basics/resistors/shunt-resistors>.
- Sangeetha, R., Vidhyashri, A., Reena, M., Sudharshan, R. B., govindan, S. & Ajayan, J. (2019). An Overview Of Dynamic CMOS Comparators. *2019 5th International Conference on Advanced Computing & Communication Systems (ICACCS)*, pp. 1001-1004. doi : 10.1109/ICACCS.2019.8728470.

- Saqib, M., Saleem, M. M., Awan, S. U. & Rehman, M. U. (2018). Design, Modeling and Parametric Analysis of Chevron Shaped Electrothermal Actuator Using Low Cost MetalMUMPS Fabrication Process. *2018 International Conference on Computing, Electronic and Electrical Engineering (ICE Cube)*, pp. 1-5. doi : 10.1109/ICECUBE.2018.8610992.

Shuaibu, A. H., Nabki, F. & Blaqui  re, Y. (2022). A MEMS Electrothermal Actuator Designed for a DC Switch Aimed at Power Switching Applications and High Voltage Resilience. *2022 20th IEEE Interregional NEWCAS Conference (NEWCAS)*, pp. 317-321. doi : 10.1109/NEWCAS52662.2022.9842102.

Shulyzki, R., Abdelhalim, K. & Genov, R. (2010). CMOS current-copying neural stimulator with OTA-sharing. *Proceedings of 2010 IEEE International Symposium on Circuits and Systems*, pp. 1232-1235. doi : 10.1109/ISCAS.2010.5537284.

Spasos, M. & Nilavalan, R. (2011). On the investigation of a reliable actuation control method for ohmic RF MEMS switches. *Microelectronics Journal*, 42(11), 1239-1251. doi : <https://doi.org/10.1016/j.mejo.2011.08.005>.

Spherical-Insights. (2022). *Global MEMS Market Insights Forecasts to 2032*. Rep  r      <https://www.sphericalinsights.com/reports/mems-market>.

Texas-Instrument. *Temperature sensing with thermistors*. Rep  r      https://www.ti.com/lit/wp/slay054a/slay054a.pdf?ts=1701680254646&ref_url=https%253A%252F%252Fwww.google.com%252F#:~:text=Thermistors%20alter%20their%20resistance%20with,thermistors%20increase%20their%20resistance%20value.

Texas-Instruments. (2020). *Simplifying Current Sensing : How to design with current sense amplifiers*. Rep  r      <https://www.ti.com/lit/eb/slyy154a/slyy154a.pdf>.

Torres, R., Rueda, L. E. G., Cuevas, N. & Roa, E. (2020). On the Design of Reliable and Accurate Current References. *2020 IEEE 11th Latin American Symposium on Circuits & Systems (LASCAS)*, pp. 1-4. doi : 10.1109/LASCAS45839.2020.9069041.

Vajpayee, P., Srivastava, A., Rajput, S. & Sharma, G. (2010). Low voltage regulated cascode current mirrors suitable for sub-1V operation. *2010 IEEE Asia Pacific Conference on Circuits and Systems*, pp. 584-587. doi : 10.1109/APCCAS.2010.5774891.

Valente, V., Demosthenous, A. & Bayford, R. (2012). A Tripolar Current-Steering Stimulator ASIC for Field Shaping in Deep Brain Stimulation. *IEEE transactions on biomedical circuits and systems*, 6, 197-207. doi : 10.1109/TBCAS.2011.2171036.

- Vera Casañas, C. W., Pereira De Castro, T. H., Fanelli De Souza, G. A., Moreno, R. L. & Martini Colombo, D. (2022). Review of CMOS Current References. *Journal of Integrated Circuits and Systems*, 17(1), 1-9. doi : 10.29292/jics.v17i1.592.
- Vidhate, A. D. & Suman, S. (2021). Low Power High Performance Current Mirror – A Review. *Journal of Physics : Conference Series*, 1804(1), 012161. doi : 10.1088/1742-6596/1804/1/012161.
- Thermal conductance and resistance. (2024). Dans *Wikipedia*. Repéré le 25 octobre 2024 à <http://en.wikipedia.org/w/index.php?title=Thermal%20conductance%20and%20resistance&oldid=1247481875>.
- Wikipédia. *Latch-up*. Repéré le 25 octobre 2024 à <https://en.wikipedia.org/wiki/Latch-up>.
- Williams, I. & Udegbue, C. (2019). *Current Sensing with Different Types of Amplifiers*. Repéré à <https://www.ti.com/video/6076312538001>.
- Wu, Y., Du, X., Li, Y., Tai, H. & Su, Y. (2019). Optimization of temperature uniformity of a serpentine thin film heater by a two-dimensional approach. *Microsystem Technologies*, 25, 69-82. doi : 10.1007/s00542-018-3932-0.
- Yang, B.-D., Shin, Y.-K., Lee, J.-S., Lee, Y.-K. & Ryu, K.-C. (2009). An accurate current reference using temperature and process compensation current mirror. *2009 IEEE Asian Solid-State Circuits Conference*, pp. 241-244. doi : 10.1109/ASSCC.2009.5357223.
- Yang, T.-S. & Chiou, J.-C. (2020a). A High-Efficiency Driver Circuit for a Gas-Sensor Microheater Based on a Switch-Mode DC-to-DC Converter. *Sensors*, 20(18), 5367. doi : 10.3390/s20185367.
- Yang, T.-S. & Chiou, J.-C. (2020b). A High-Efficiency Driver Circuit for a Gas-Sensor Microheater Based on a Switch-Mode DC-to-DC Converter. *Sensors*, 20(18), 5367. doi : 10.3390/s20185367.
- Zhao, L.-F., Zhou, Z.-F., Meng, M.-Z., Li, M.-J. & Huang, Q.-A. (2021). An efficient electro-thermo-mechanical model for the analysis of V-shaped thermal actuator connected with driven structures. *International Journal of Numerical Modelling : Electronic Networks, Devices and Fields*, 34(3), e2843. doi : <https://doi.org/10.1002/jnm.2843>.
- Zhu, Y., Moheimani, S. O. R. & Yuce, M. R. (2010). A MEMS nanopositioner with thermal actuator and on-chip thermal sensor. *SENSORS, 2010 IEEE*, pp. 296-299. doi : 10.1109/ICSENS.2010.5689877.

Zhu, Y. & Pal, J. (2021). Low-Voltage and High-Reliability RF MEMS Switch with Combined Electrothermal and Electrostatic Actuation. *Micromachines*, 12. doi : 10.3390/mi12101237.

Lukaszewicz, M., Borejko, T. & Pleskacz, W. A. (2011). A resistorless current reference source for 65 nm CMOS technology with low sensitivity to process, supply voltage and temperature variations. *14th IEEE International Symposium on Design and Diagnostics of Electronic Circuits and Systems*, pp. 75-79. doi : 10.1109/DDECS.2011.5783051.