

ÉCOLE DE TECHNOLOGIE SUPÉRIEURE
UNIVERSITÉ DU QUÉBEC

MÉMOIRE PRÉSENTÉ À
L'ÉCOLE DE TECHNOLOGIE SUPÉRIEURE

COMME EXIGENCE PARTIELLE
À L'OBTENTION DE LA
MAÎTRISE EN GÉNIE ÉLECTRIQUE

M.Ing.

PAR
BOUCHARD, Tommy

ÉTUDE D'APPLICATION D'UN CONVERTISSEUR ANALOGIQUE À NUMÉRIQUE À
LA RÉCEPTION DIRECTE DES RADIOFRÉQUENCES

MONTRÉAL, LE 25 MAI 2009

© Tommy Bouchard, 2009

PRÉSENTATION DU JURY

CE MÉMOIRE A ÉTÉ ÉVALUÉ

PAR UN JURY COMPOSÉ DE

M. François Gagnon, directeur de mémoire

Département de génie électrique à l'École de technologie supérieure

M. Ammar B. Kouki, président du jury

Département de génie électrique à l'École de technologie supérieure

M. Ghyslain Gagnon, membre du jury

Département de génie électrique à l'École de technologie supérieure

IL A FAIT L'OBJET D'UNE SOUTENANCE DEVANT JURY ET PUBLIC

LE 12 MAI 2009

À L'ÉCOLE DE TECHNOLOGIE SUPÉRIEURE

REMERCIEMENTS

J'aimerais remercier mon directeur de recherche, Prof. François Gagnon, qui m'a permis de joindre à une équipe formidable.

Je désire aussi souligner les judicieux conseils de Prof. Ghyslain Gagnon qui m'ont éclairé à des moments importants.

Finalement, merci à ma femme, Marie-Luce, pour son soutien inconditionnel et ses encouragements, sans lesquels j'aurais terminé mes études depuis bien longtemps.

ÉTUDE D'APPLICATION D'UN CONVERTISSEUR ANALOGIQUE À NUMÉRIQUE À LA RÉCEPTION DIRECTE DES RADIOFRÉQUENCES

Tommy BOUCHARD

RÉSUMÉ

La prochaine génération de radios logicielles, les radios cognitives, imposent une flexibilité que la plupart des radios logicielles actuelles ne possèdent pas. Ce travail a pour objectif l'amélioration de cette flexibilité en établissant dans quelle mesure et de quelle façon les convertisseurs analogiques à numériques peuvent être utilisés dans la réalisation d'un récepteur direct des radiofréquences.

Une revue des techniques de conversion de signal proposées dans la littérature permet de constater que la numérisation directe est le meilleur choix pour la présente application. Le convertisseur analogique à numérique AT84AS004 d'*e2v* est identifié comme celui disponible sur le marché répondant le mieux aux exigences de ce travail.

Un récepteur logiciel, formé d'une carte d'interconnexion entre le convertisseur et un analyseur logique et d'une unité de traitement de signal *Matlab*, est conçu. L'intégrité du signal sur la carte et la fonctionnalité du logiciel sont ensuite vérifiées.

Le convertisseur sélectionné est ensuite caractérisé. Les résultats sont comparés aux données fournies par le manufacturier. On constate alors que les spécifications mesurées collent aux attentes, sauf pour la vitesse d'opération maximale. Cette dernière est bien en deçà des attentes.

À la lumière de ces mesures, le convertisseur est évalué en termes de récepteur direct des radiofréquences. Les résultats démontrent que les détériorations occasionnées lors de la conversion du signal n'empêchent pas la réception correcte du signal. Cependant, un facteur limitatif important est mis en évidence : la plage dynamique allouée au signal d'intérêt. Comme une grande largeur de bande est numérisée instantanément, la plage dynamique est divisée entre plusieurs signaux du spectre. La puissance de ces signaux influence le rapport signal à bruit à la réception.

Mots-clés : Conversion analogique à numérique, radio cognitive, radio logicielle, récepteur direct des radiofréquences.

DIRECT RADIOFREQUENCY RECEIVER APPLICATION STUDY

Tommy BOUCHARD

ABSTRACT

The next generation of software radios, cognitive radios, needs a flexibility that current software radios do not possess. This work's objective is to improve this flexibility by establishing how an analog-to-digital converter can be used as a direct radiofrequency receiver.

A review of conversion techniques proposed in the literature shows that direct conversion is the best way to achieve such a receiver. The analog to digital converter AT84AS004, made by e2v, is identified as the best suited, commercially available converter, for the present application.

A software receiver, composed of an interconnection board between the converter and a logic analyzer and a *Matlab* signal processing unit, is designed. Signal integrity on the board and software unit's functionality are then confirmed.

The selected converter is then characterized. Results are compared to manufacturer's data. Except for maximum operating frequency, which is way below expectations, the measurements are similar to those anticipated.

The converter is finally used in a direct radiofrequency receiver. Results show that conversion deteriorations are not important enough to prevent the demodulation of the received signal. However, a more important limitative factor is highlighted: dynamic range allocated to the main signal. Since a large bandwidth is instantly digitalized, the dynamic range is divided between all signals in this bandwidth. The power of those signals alters the signal to noise ratio at reception.

Keywords: Analog-to-digital conversion, cognitive radio, direct radiofrequency receiver, software defined radio.

TABLE DES MATIÈRES

	Page
INTRODUCTION	1
CHAPITRE 1 TECHNOLOGIES DE CONVERSION DE HAUT DÉBIT	3
1.1 Revue des techniques et des méthodes de conversion d'un signal analogique à un signal numérique	3
1.1.1 Méthodes peu répandues de conversion d'un signal analogique à numérique.....	3
1.1.2 Méthodes traditionnelles de conversion d'un signal analogique à numérique.....	5
1.2 Choix de la technique retenue.....	7
1.2.1 Avantages et inconvénients des méthodes exotiques et traditionnelles de conversion d'un signal analogique à numérique.....	8
1.2.2 Sélection préalable de la technique de conversion	9
1.3 Revue des convertisseurs analogique-numérique disponibles sur le marché	10
1.3.1 Caractéristiques souhaitables pour un CAN utilisé dans un étage de conversion directe des radiofréquences	11
1.3.2 Comparaison et choix d'un convertisseur.....	13
1.4 Modèles de simulation de convertisseurs analogique à numérique.....	15
1.4.1 Modèle comportemental	15
1.4.2 Modèle par table de conversion	17
1.4.3 Modèle électrique.....	18
1.5 Conclusion	18
CHAPITRE 2 CONCEPTION DU RÉCEPTEUR NUMÉRIQUE	20
2.1 Introduction.....	20
2.2 Conception du circuit imprimé	21
2.2.1 Détails théoriques.....	22
2.2.2 Calcul de l'impédance des câbles	24
2.2.3 Calcul de l'impédance des lignes microbandes	24
2.2.4 Création du circuit imprimé	27
2.3 Vérification de l'intégrité du signal	30
2.3.1 Simulations électriques	31
2.3.2 Mesures sur le circuit	35
2.4 Conception du récepteur logiciel	38
2.4.1 Conception du récepteur QPSK	38
2.4.2 Conception du récepteur QAM	41
2.4.3 Calcul de l'amplitude du vecteur d'erreur	42
CHAPITRE 3 ÉVALUATION DU CONVERTISSEUR ANALOGIQUE À NUMÉRIQUE SÉLECTIONNÉ	44

3.1	Introduction.....	44
3.2	Montage expérimental	44
3.3	Évaluation de la vitesse maximale de fonctionnement du convertisseur.....	46
3.3.1	Description de l'expérimentation.....	46
3.3.2	Résultats et analyses	47
3.4	Évaluation du bruit de quantification.....	50
3.4.1	Description de l'expérimentation.....	50
3.4.2	Résultats et analyse	51
3.5	Évaluation de la plage dynamique sans parasites	54
3.5.1	Description de l'expérimentation.....	55
3.5.2	Résultats et analyse	55
3.6	Évaluation du bruit de phase.....	56
3.6.1	Description des expérimentations.....	57
3.6.2	Résultats et analyses du bruit de phase de l'horloge.....	58
3.6.3	Résultats et analyse du bruit de phase du convertisseur analogique à numérique	59
3.7	Comparaison des résultats avec les spécifications du manufacturier et discussion.....	61
 CHAPITRE 4 ÉVALUATION DU CONVERTISSEUR EN TERMES DE RÉCEPTEUR NUMÉRIQUE.....		 62
4.1	Introduction.....	62
4.2	Théorie des communications QPSK et QAM	62
4.3	Évaluation de l'effet du bruit de quantification sur la réception	65
4.3.1	Description de l'expérimentation.....	65
4.3.2	Résultats et analyse	66
4.4	Évaluation de l'effet de la plage dynamique sans parasites sur la réception	71
4.4.1	Description de l'expérimentation.....	71
4.4.2	Résultats et analyse	73
4.5	Évaluation de l'effet du bruit de phase sur la réception.....	74
4.5.1	Description de l'expérimentation.....	75
4.5.2	Résultats et analyse	75
4.6	Analyse et discussion des résultats	77
 CONCLUSION.....		 81
 ANNEXE I	 SPÉCIFICATIONS DU CONVERTISSEUR ANALOGIQUE À NUMÉRIQUE RETENU.....	 83
 ANNEXE II	 RAPPORTS SUR LA CONCEPTION DES CIRCUITS IMPRIMÉS D'ALTIUM DESIGNER	 104
 ANNEXE III	 CODE MATLAB POUR LE CALCUL DU TAUX D'ERREURS ET DE CODES SAUTÉS	 109

ANNEXE IV	CODE MATLAB DU RÉCEPTEUR LOGICIEL.....	111
ANNEXE V	CODE MATLAB DU CALCULE DE L'AVE	113
ANNEXE VI	RÉSULTATS COMPLETS DE L'EXPÉRIMENTATION SUR LA VITESSE MAXIMALE D'OPÉRATION.....	114
ANNEXE VII	CODE MATLAB POUR CALCULER LE S/N D'UN SIGNAL PRÉ-ENREGISTRÉ	121
LISTE DE RÉFÉRENCES		122
BIBLIOGRAPHIE.....		124

LISTE DES TABLEAUX

	Page	
Tableau 1.1	Bandes de fréquences ciblées pour la conversion numérique à analogique.....	8
Tableau 1.2	Comparaison des convertisseurs disponibles sur le marché.....	13
Tableau 1.3	Rapport signal à bruit des convertisseurs avec un gain de sur-échantillonnage.....	14
Tableau 2.1	Délai de propagation des lignes de transmission du montage, en picosecondes.....	27
Tableau 2.2	Taux d'erreur et de codes sautés à l'entrée de l'analyseur logique.....	37
Tableau 3.1	Identification des appareils utilisés dans le montage expérimental.....	45
Tableau 3.2	Alimentations de la carte d'évaluation.....	46
Tableau 3.3	Mesures du rapport signal à bruit pour différentes fréquences d'échantillonnage	53
Tableau 3.4	Mesure de la plage dynamique sans parasites.....	56
Tableau 3.5	Bruit de phase de l'horloge du montage expérimental.....	59
Tableau 3.6	Bruit de phase du convertisseur analogique à numérique.....	60
Tableau 4.1	Effet du bruit de quantification sur la réception d'un signal QPSK.....	68
Tableau 4.2	Effet du bruit de quantification sur la réception d'un signal 16QAM.....	69

LISTE DES FIGURES

	Page	
Figure 1.1	Architecture d'une radio logicielle idéale.	3
Figure 1.2	Échantillonnage par entrelacement temporel.	6
Figure 1.3	Modèle comportemental.	15
Figure 1.4	Transition d'un bit à la sortie d'un CAN.	17
Figure 1.5	Remplissage d'une table de conversion par réseau de neurones.....	18
Figure 2.1	Impédance de ligne pour des traces de 0.2 mm en fonction de l'épaisseur du diélectrique.....	26
Figure 2.2	Schéma des connexions électriques entre les sondes et les connecteurs....	28
Figure 2.3	Schéma d'interconnexion du signal d'horloge avec l'analyseur logique....	29
Figure 2.4	Circuit imprimé conçu avec <i>Altium Designer 6</i>	30
Figure 2.5	Réponse en fréquence d'un câble plat de 10 cm.	32
Figure 2.6	Schéma électrique de la simulation <i>Micro-Cap</i>	33
Figure 2.7	Simulations électrique de l'intégrité du signal.	34
Figure 2.8	Simulation de la tension absolue à la sonde.	34
Figure 2.9	Simulation de la tension différentielle au connecteur de la carte d'évaluation.	35
Figure 2.10	Mesure sur le circuit imprimé.....	36
Figure 2.11	Schéma simplifié du récepteur QPSK.	40
Figure 2.12	Constellation d'un signal 16QAM.....	41
Figure 2.13	Schéma simplifié du récepteur QAM.	42
Figure 3.1	Montage expérimental de l'évaluation du CAN.....	45
Figure 3.2	Signal de 105 MHz numérisé à une fréquence d'échantillonnage de 800 MHz et son spectre fréquentiel.	48

Figure 3.3	Signal de 105 MHz numérisé à une fréquence d'échantillonnage de 900 MHz et son spectre fréquentiel.....	49
Figure 3.4	Signal DP lorsque le CAN est cadencé à 900 MHz.	50
Figure 3.5	Rapport signal à bruit en fonction du nombre de raies conservées.	52
Figure 3.6	Spectre du signal de 21 MHz échantillonné à une fréquence de 800 MHz.	54
Figure 3.7	Montage expérimental du calcul du bruit de l'horloge.....	57
Figure 4.1	Régions de décision d'une constellation 16QAM.	63
Figure 4.2	Probabilité d'erreur de signaux QPSK et 16QAM.	65
Figure 4.3	Constellation QPSK à un rythme de 10 ksym/s.	70
Figure 4.4	Constellation QPSK à un rythme de 250 ksym/s.	70
Figure 4.5	Constellation 16QAM à un rythme de 250 ksym/s.	71
Figure 4.6	Montage expérimental pour déterminer l'influence de la SFDR sur la réception.	72
Figure 4.7	Influence de la SFDR sur la réception d'un signal QPSK.....	73
Figure 4.8	Influence de la SFDR sur la réception d'un signal 16QAM.....	74
Figure 4.9	Constellation QPSK d'un signal à 88 MHz sans référence 10 MHz.....	75
Figure 4.10	Constellation 16QAM d'un signal à 291 MHz sans référence 10 MHz....	76
Figure 4.11	Constellation 16QAM d'un signal à 488 MHz sans référence 10 MHz....	76
Figure 4.12	Réception d'un signal QPSK en présence d'un site connexe.....	78
Figure 4.14	Nombre de bits effectifs minimal en fonction de la puissance relative du signal d'intérêt.....	79

LISTE DES ABRÉVIATIONS, SIGLES ET ACRONYMES

AVE	Amplitude du vecteur d'erreur
BNC	Baïonnette Neill-Concelmen
BW	<i>Bandwidth</i>
CAN	Convertisseur analogique à numérique
CC	Courant continu
CNA	Convertisseur numérique à analogique
DP	Données prêtées
FR-4	<i>Flame retardant 4</i>
GSPS	<i>Gigasamples per second</i>
NBE	Nombre de bits effectifs
PNS	Processeur numérique du signal
QAM	<i>Quadrature amplitude modulation</i>
QPSK	<i>Quadrature phase shift keying</i>
RCS	Racine de cosinus surélevé
RF	Radiofréquence
SINAD	<i>Signal to noise and distortion</i>
SFDR	<i>Spurious free dynamic range</i>
SMA	Sous-miniature version A
S/N	Rapport signal à bruit
SPICE	<i>Simulation program with integrated circuit emphasis</i>

LISTE DES SYMBOLES ET UNITÉS DE MESURE

SYMBOLES

d	Épaisseur du diélectrique
ϵ_r	Constante de permittivité relative du matériau
f	Fréquence
f_a	Fréquence du signal analogique
f_{knee}	Fréquence genoux
f_{max}	Fréquence maximale
f_s	Fréquence d'échantillonnage
$t_{10-90\%}$	Temps de montée de 10% à 90%
T_r	Temps de montée
v	Vitesse
W	Largeur
Z_0	Impédance caractéristique

UNITÉS GÉOMÉTRIQUES

m	Mètre
mm	Milimètre
pi	Pied
po	Pouce

UNITÉS ÉLECTRIQUES

dB	Décibel
dBc	Rapport de puissance exprimé en décibels par rapport à la porteuse.
dBFS	Rapport de puissance exprimé en décibels par rapport à la puissance pleine amplitude.
dBm	Rapport de puissance exprimé en décibels par rapport à 1 milliwatt.
fF	Femtofarad
Mbits	Mégabits
mV	Milivolts
V	Volts

UNITÉS DE TEMPS

GHz	Gigahertz
Hz	Hertz
MHz	Mégahertz
s	Seconde
fs	Femtoseconde
ps	Picoseconde
μs	Microseconde

INTRODUCTION

L'ère actuelle des télécommunications est marquée par l'utilisation de radios reprogrammables et reconfigurables : les radios logicielles. Ces appareils de communication sont caractérisés par une architecture flexible. En l'occurrence, les sections analogiques traditionnelles sont remplacées par un processeur numérique du signal (PNS), précédé d'un convertisseur analogique à numérique (CAN) et d'un convertisseur numérique à analogique (CNA). L'utilisation de ces seuls composants forment une radio-logicielle idéale. Bien que le matériel disponible et les techniques de conception aient beaucoup évolué depuis l'apparition des radios, l'architecture idéale reste peu répandue. La flexibilité de la radio-logicielle s'en trouve alors amputée.

L'objectif du présent travail est d'évaluer dans quelle mesure et de quelle façon les CAN disponibles sur le marché conviennent à une architecture de récepteur logiciel. Entre autres parce que les CNA disponibles sont plus performants que les CAN, l'étude de l'émetteur de la radio logicielle est omise du présent travail. De plus, les processeurs numériques du signal sont hors du cadre du travail. En effet, ils ne déterminent pas les performances de conversion.

Avant d'évaluer comment un CAN influence la réception d'un signal, des choix préliminaires s'imposent. Le premier des quatre chapitres de ce travail y est consacré. Les techniques de conversion plus récentes et traditionnelles sont passées en revue et le choix de la technique retenue est analysée. Ensuite, les principaux convertisseurs analogiques à numérique aptes à répondre aux besoins de la technique choisie sont comparés. Un survol des modèles théoriques de CAN conclut le chapitre.

Le deuxième chapitre est consacré à la conception du récepteur numérique. Il décrit d'abord la création du circuit imprimé, puis s'attarde sur la vérification de l'intégrité du signal. Enfin, la partie logicielle du récepteur est définie.

Le chapitre suivant présente les caractéristiques mesurées en laboratoire du CAN sélectionné. Quatre spécifications sont ainsi comparées aux données fournies par le manufacturier : la vitesse maximale de fonctionnement, le bruit de quantification à vitesse maximale, le *spurious free dynamic range* (SFDR) et le bruit de phase.

Enfin, le dernier chapitre est consacré au récepteur numérique proprement dit. L'effet des spécifications, mesurées au chapitre précédent, sur la démodulation est évalué pour deux modes d'échantillonnage distincts : l'échantillonnage direct et le sous-échantillonnage. Une discussion de l'influence du convertisseur sur la configuration idéale de la radio logicielle termine le travail.

Ce travail permet de démontrer que les détériorations occasionnées par la conversion du signal analogique en signal numérique n'empêchent pas l'utilisation d'un CAN comme récepteur direct des radiofréquences. La puissance du parasite le plus élevé et le bruit de phase de l'horloge sont les deux facteurs les plus limitatifs. La contribution principale de ce travail est la réalisation d'une radio-logicielle capable de démoduler un signal situé dans la bande comprise entre 0 et 800 MHz, sans utiliser de mélangeur et de filtres analogiques.

CHAPITRE 1

TECHNOLOGIES DE CONVERSION DE HAUT DÉBIT

1.1 Revue des techniques et des méthodes de conversion d'un signal analogique à un signal numérique

Plusieurs modèles de CAN sont disponibles sur le marché. À chaque modèle conviennent certaines techniques relatives à leur utilisation. Cependant, tous ne répondent pas aux besoins typiques d'un récepteur à étage radiofréquences (RF) numérique (*Voir Figure 1.1*). Soit une plage dynamique élevée, une SFDR de plus de 50 dBFS et une gigue de phase très petite. Avant même d'analyser ces besoins spécifiques, une revue de la littérature, traitant des techniques et méthodes de conversion d'un signal analogique à numérique, s'impose.

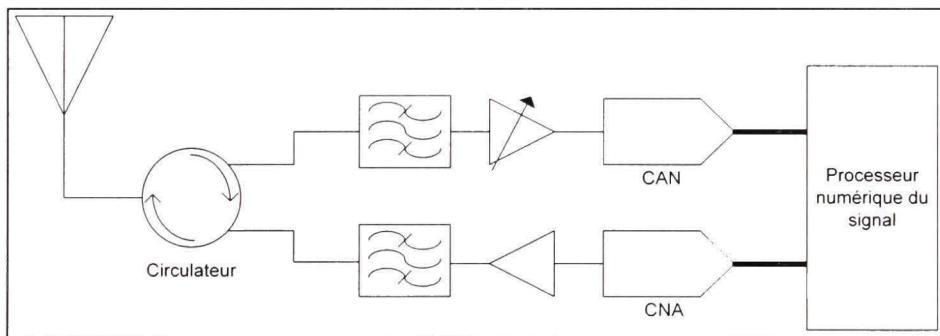


Figure 1.1 Architecture d'une radio logicielle idéale.

1.1.1 Méthodes peu répandues de conversion d'un signal analogique à numérique

Cette section traite des méthodes utilisant des conversions de type théorique ou encore très peu répandues. La première méthode abordée est la conversion optique d'un signal électrique. Plusieurs auteurs proposent des convertisseurs analogiques à numérique optiques allant à des vitesses de beaucoup supérieures aux convertisseurs traditionnels. Selon (Clark, 2001), les CAN optiques permettent des vitesses beaucoup plus grandes avec une immunité quasi-complète aux interférences électromagnétiques. Cependant, de tels convertisseurs ne

sont pas commercialement disponibles. Ils nécessitent donc une fabrication à la pièce. (Jiang et al., 2005) en propose un, éprouvé expérimentalement, pouvant atteindre 80 milliard d'échantillons par seconde (GSPS, *Giga samples per second*). Le CAN qu'il propose module un signal provenant d'un laser verrouillé sur un mode à partir d'un signal en radiofréquence (RF), en utilisant un modulateur Mach-Zehnder. Bien que la largeur de bande présumée à l'entrée du CAN soit de 40 GHz, Jiang ne présente que des résultats utilisant un signal d'entrée inférieur à 11 GHz. De plus, le rapport signal à bruit de moins de 15 dB est bien inférieur à ceux des convertisseurs traditionnels.

Une autre méthode existante, combinant photonique et électronique, est l'étirement temporel. Typiquement, on utilise un circuit optique pour « ralentir » un signal RF entrant. Par « ralentir » on entend convertir le signal à une fréquence inférieure. On peut ensuite reconvertisir le signal optique résultant en signal électromagnétique et utiliser un CAN standard. On utilise ensuite un processeur numérique pour traiter le signal. Les avantages et inconvénients de cette méthode varient en fonction du circuit optique utilisé. Parmi ceux suggérés dans la littérature, celui de (Han, Boyraz et Jalali, 2005) permet d'atteindre une vitesse d'échantillonnage de 480 GSPS. Malheureusement, le CAN résultant n'a qu'une résolution de 5,17 bits effectifs (NBE).

La dernière méthode non-conventionnelle proposée consiste à utiliser un CAN supraconducteur. L'utilisation d'un tel dispositif permet des vitesses de conversion atteignant la dizaine de gigahertz (GHz). Par exemple, le circuit proposé par (Furuta et al., 2007) a été opéré à une vitesse de 10 GHz pour un rapport signal à bruit de 71 dB. Celui proposé par (Yoshida et al., 2007), conçu pour fonctionner à la vitesse théorique de 20 GHz, a été vérifié à 16 GHz avec un rapport signal à bruit de 69 dB. Les matériaux supraconducteurs utilisés dans ces convertisseurs permettent des temps de transition des semi-conducteurs plus courts, ainsi que la réduction du bruit thermique. Néanmoins, la bande passante du signal à l'entrée admissible de ces dispositifs est très limitée (10 MHz), rendant la bande passante instantanée comparable à des pièces disponibles commercialement. De plus, ces circuits doivent être

refroidis à une température proche du zéro absolu, rendant difficile, voir impossible, l'utilisation d'un tel convertisseur hors-laboratoire.

1.1.2 Méthodes traditionnelles de conversion d'un signal analogique à numérique

Les méthodes traditionnelles de conversion du signal utilisent des CAN commercialement disponibles. Ces méthodes sont aussi utilisées dans des systèmes connus. Par exemple, les oscilloscopes numériques utilisent l'entrelacement temporel pour faire l'acquisition de signaux à grande vitesse. L'entrelacement temporel consiste à utiliser plusieurs CAN pour numériser un seul signal. Les convertisseurs sont déclenchés à des intervalles différents espacés de ΔT et quantifient une valeur différente du signal (*Voir Figure 1.2*). Les signaux numériques résultants sont ensuite recombinés à l'aide d'un PNS. Ainsi, on obtient un taux d'échantillonnage effectif proportionnel au nombre de CAN utilisés. Toutefois, l'incertitude sur le moment exact de quantification du signal analogique est accentuée par la présence de plusieurs CAN et par la précision relative du circuit qui déclenche les convertisseurs. Aussi, cette configuration est particulièrement sensible aux différences entre les non-linéarités des CAN utilisées (Kurosawa et al., 2001). Des méthodes de conception d'un tel circuit existent, comme démontré par les articles de (Jridi et al., 2006) et (El-Sankary, Assi et Sawan, 2003), qui proposent des méthodes de modélisation et d'analyse d'un canal entrelacé à plusieurs CAN. On doit aussi noter qu'il existe des puces électroniques contenant plusieurs CAN fonctionnant en entrelacement temporel. Ces puces sont vendues en tant que convertisseur unique et le manufacturier fourni les spécifications pour le système entier.

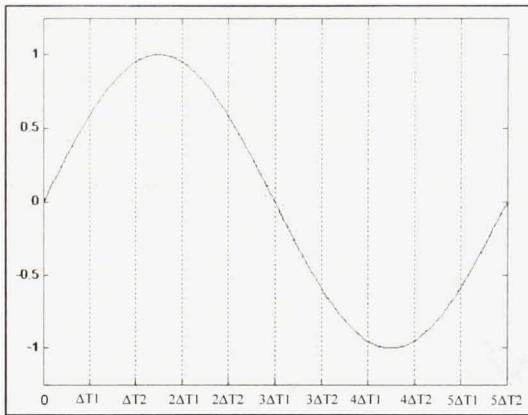


Figure 1.2 Échantillonnage par entrelacement temporel.

Les méthodes directes, utilisées les plus fréquemment, sont celles utilisant un seul convertisseur, numérisant un seul signal. Ces méthodes sont basées sur le critère de Nyquist (*Voir Équation 1.1*). Ce critère stipule qu'un signal analogique doit être échantillonné à une fréquence f_s , égale ou supérieure à deux fois la fréquence maximale de ce signal, pour un signal s'étalant de 0 Hz à f_{\max} Hz.

$$f_s \geq 2f_{\max} \quad (1.1)$$

Dans la configuration directe, on peut numériser un signal se trouvant dans la bande 1 de Nyquist, c'est-à-dire entre 0 et $f_s/2$ Hz. On peut aussi échantillonner un signal se trouvant dans une bande de Nyquist supérieure, à condition que la bande passante à l'entrée du convertisseur le permette. Cette technique est appelée sous-échantillonnage. Le critère de Nyquist doit tout de même être respecté; la fréquence d'échantillonnage doit être égale ou supérieure à deux fois la largeur de bande du signal analogique.

La méthode de sur-échantillonnage s'applique en complément à toute autre méthode mentionnée précédemment. Le sur-échantillonnage permet des gains sur le rapport signal à bruit introduit par le CAN en numérisant le signal à une fréquence supérieure au rythme de Nyquist. Ce gain est possible en filtrant le signal numérique à l'aide d'un PSN. Comme le

bruit de quantification est distribué de façon uniforme entre 0 et $f_s/2$ Hz, on peut l'étaler sur une plus grande plage de fréquence et en éliminer une partie par filtrage. Le gain potentiel associé peut être calculé en utilisant l'équation (1.2), tirée de (Kester, 2004). Le gain est calculé en décibels et le terme BW représente la bande passante du signal analogique.

$$\boxed{Gain_{dB} = 10 \log_{10} \frac{f_s}{2 \cdot BW}} \quad (1.2)$$

Le rapport signal à bruit de quantification et distorsion (S/N) peut aussi être calculé aisément en décibels (*Voir Équation (1.3)*), (Kester, 2004).

$$\boxed{S / N_{dB} = 6,02 \times NBE + 1,76} \quad (1.3)$$

Notons qu'en pratique, il est plus facile de mesurer le SINAD que le nombre de bits effectifs. Il est donc plus commun d'utiliser l'équation 1.3 pour connaître ce nombre que le rapport signal à bruit.

1.2 Choix de la technique retenue

Avant de sélectionner un convertisseur à utiliser, on doit d'abord décider laquelle des configurations mentionnées précédemment sera utilisée. Les méthodes décrites ont toutes des avantages et inconvénients. Des explications de ceux-ci précèdent le choix définitif de la méthode à utiliser.

Pour faire un choix éclairé, il est nécessaire de connaître les besoins spécifiques à la réalisation d'un étage RF numérique. Dans le présent travail, les bandes de fréquences ciblées, selon les standards militaires, sont énumérées dans le Tableau 1.1. On ne numérise ces bandes qu'une à la fois. Ainsi, la bande passante nécessaire maximale est de 850 MHz. Pour respecter le critère de Nyquist, on doit donc convertir le signal à un rythme minimum de 1,7 GSPS. De plus, le signal analogique RF est compris entre 225 MHz et 5000 MHz.

Tableau 1.1 Bandes de fréquences ciblées pour la conversion numérique à analogique.

Bandes	Fréquence inférieure	Fréquence supérieure	Largeur de bande
Nom	MHz	MHz	MHz
Bandes 1	225	400	175
Bandes 3	1350	1850	500
Bandes 3+	1850	2700	850
Bandes 4	4400	5000	600

1.2.1 Avantages et inconvénients des méthodes exotiques et traditionnelles de conversion d'un signal analogique à numérique

Les convertisseurs optiques ont l'avantage d'être très rapides. Ainsi, le faible rapport signal à bruit rapporté dans la littérature peut être compensé par sur-échantillonnage. Cependant, l'absence de modèles commerciaux rend très difficile leur utilisation. Bien que plusieurs auteurs proposent des modèles « prêt à construire », une expertise humaine et technique est nécessaire pour réussir une telle fabrication. De plus, il est important de garder à l'esprit que le convertisseur utilisé doit être relié à un processeur numérique du signal. Ainsi, les grandes vitesses d'opération de ces convertisseurs deviennent difficiles à conjuguer avec un PNS standard.

La technique d'étirement temporelle semble plus intéressante parce que le signal est numérisé à l'aide d'un convertisseur conventionnel. De plus, le matériel optique nécessaire est vendu par des commerces spécialisés. Il est virtuellement possible d'échantillonner n'importe quel signal. La limite se situe au niveau de la précision du laser utilisé. Bien qu'attrayante, cette méthode comporte un désavantage majeur; il est impossible de traiter des données de façon continue, puisque l'étirement temporel sous-entend un délai inhérent. En effet, plus le signal à numériser est élevé en fréquence, plus il doit être ralenti pour être

numérisé par un CAN standard. La période étant inversement proportionnelle à la fréquence, le temps de traitement est alors augmenté conséquemment.

Les CAN supraconducteurs sont plus rapides que les convertisseurs traditionnels et offrent d'excellents rapports signal à bruit. Tout comme les convertisseurs optiques, ils ne sont pas disponibles autrement que par fabrication personnelle, demandant ainsi autant d'expertise.

La méthode d'entrelacement temporel permet d'augmenter la fréquence d'échantillonnage en augmentant le nombre de convertisseurs utilisés. Un circuit d'amorçage des CAN doit être conçu pour déclencher chaque convertisseur au bon moment. Une incertitude sur la période d'échantillonnage existe pour tous les CAN, ajoutant ainsi de la distorsion au signal original. En utilisant plusieurs convertisseurs, on accumule ces incertitudes. Le circuit d'amorçage ajoute aussi un bruit de phase supplémentaire au montage.

La conversion directe du signal analogique en signal numérique est la technique la plus simple. Elle est néanmoins limitée par le CAN utilisé. Les fréquences d'échantillonnage de ceux-ci dépassant rarement 200 MHz, la conversion directe du signal ne permet alors pas de numériser un signal d'une largeur de bande excédant 100 MHz. Cependant, il existe des CAN spécialisés fonctionnant à plus de 2 GSPS. Ces convertisseurs sont onéreux et souvent disponibles uniquement auprès de leurs fabricants.

Bien sûr, le sur- et sous-échantillonnage est compatible avec toutes les méthodes mentionnées.

1.2.2 Sélection préalable de la technique de conversion

Comme les convertisseurs optiques et à supraconducteurs ne sont pas disponibles commercialement, ces méthodes sont à éviter.

L'étirement temporel s'applique à des communications par salves, en autant que ces salves soient d'une période connue. Les communications des radios logicielles ne font pas des transmissions par salves exclusivement. Ainsi, l'étirement temporel est inapproprié dans le cadre du présent travail. Les méthodes traditionnelles s'imposent donc.

Par entrelacement temporel, on peut utiliser plusieurs CAN pour arriver à numériser une grande largeur de bande. Pour limiter le budget alloué à l'achat des convertisseurs, il est préférable d'en choisir un modèle fonctionnant à moins de 150 MSPS; le prix grimpant rapidement après cette barrière. Aussi, puisque la distorsion occasionnée par l'utilisation de plusieurs convertisseurs est proportionnelle au nombre de CAN utilisés, ce nombre doit être le moins élevé possible. Pour numériser un signal d'une largeur de bande de 1 GHz, plus de dix convertisseurs sont requis, ce qui entraîne une très grande distorsion du signal.

Ainsi, la méthode retenue pour réaliser un étage RF numérique est la conversion directe. Les performances de la conversion directe dépendent directement du convertisseur utilisé. Le choix de ce dernier est donc une étape importante de la conception du récepteur direct des radiofréquences.

1.3 Revue des convertisseurs analogique-numérique disponibles sur le marché

Afin de sélectionner un CAN adéquat, on doit d'abord revoir quelles spécifications influencent le plus la réception d'un signal analogique à large bande. Cette section dresse la liste des caractéristiques à rechercher chez un convertisseur, puis passe en revue des CAN disponibles sur le marché qui offrent des performances adéquates. Enfin, un de ces convertisseurs est sélectionné.

1.3.1 Caractéristiques souhaitables pour un CAN utilisé dans un étage de conversion directe des radiofréquences

Fréquence d'échantillonnage (f_s)

Tel que décrit à la section 1.1.2, la fréquence d'échantillonnage doit être au minimum deux fois supérieure à la fréquence maximale du signal analogique à échantillonner. Ici, la bande de fréquence la plus grande s'étend sur 850 MHz. Pour être en mesure de numériser cette partie du spectre au complet, la fréquence d'échantillonnage doit être d'un minimum de 1,7 GSPS. Puisqu'il s'agit d'une borne minimum, il est préférable d'utiliser une fréquence d'échantillonnage supérieure. Le nombre de convertisseurs permettant d'atteindre ce taux est très limité. Il est aussi possible d'utiliser une banque de filtres pour diviser la largeur de bande à échantillonner. Ainsi, on relâche les contraintes sur la fréquence d'échantillonnage, mais on diminue la bande passante instantanée disponible.

Nombre de bits

La conversion analogique à numérique implique une quantification du signal original. Le CAN assigne alors une valeur numérique au signal visé. Le nombre de bits disponibles définit le nombre de valeurs possibles du signal numérique. Puisque le signal analogique, contrairement au signal numérique, comprend une infinité de valeurs, il y a perte d'information. Cette perte d'information est appelée *bruit de quantification*. Plus il y a de bits, moins il y a de bruit de quantification. On doit noter que le CAN induit aussi d'autres formes de bruits. On calcule souvent le nombre de bits effectifs (NBE), inférieur au nombre de bits total, pour caractériser la l'ensemble du bruit infligé au signal.

Largeur de bande

Puisque les bandes de fréquences à numériser sont principalement situées à plus de 1 GHz, et qu'aucun CAN n'échantillonne assez vite pour numériser cette portion directement, il est indispensable d'utiliser la technique de sous-échantillonnage. La bande passante à l'entrée du convertisseur est donc à surveiller.

Plage dynamique sans parasites (SFDR)

Les non-linéarités du convertisseur occasionnent des signaux parasites. Ces signaux parasites apparaissent comme des pics sur le spectre fréquentiel du signal numérique. On calcule la SFDR en faisant la différence des puissances en dBm, entre le signal d'intérêt et le parasite le plus puissant. La position des parasites varie en fonction du CAN, mais aussi en fonction du signal analogique à l'entrée. Bien sûr, les harmoniques du signal analogique, ainsi que l'intermodulation de ce dernier et de ses harmoniques avec l'horloge sont des parasites fréquemment obtenus. Cependant, ils ne sont pas systématiquement les parasites de plus forte puissance. Il est donc impossible de prédire et d'éliminer les parasites. Ainsi, la SFDR est une indication très pertinente sur le niveau des signaux non-désirés pouvant interférer avec les fréquences d'intérêt. Cette plage doit être la plus grande possible, sinon les informations à récupérer seront erronées.

Sensibilité

La SFDR n'est pas suffisante à elle seule pour déterminer si les parasites occasionneront des pertes d'information. On doit comparer la puissance des parasites à la puissance du signal reçu. Dans un système où le canal est sélectionné avant le CAN, le signal d'intérêt est toujours le plus puissant. De plus, le gain du signal analogique est contrôlé de façon à optimiser la plage dynamique du convertisseur. Dans le cadre d'un récepteur direct, le signal le plus puissant n'est pas nécessairement celui ciblé. La sensibilité est définie comme l'amplitude minimale, en volts, que le convertisseur peut détecter. Cette valeur correspond aussi au pas de quantification et est liée au nombre de bits. On peut calculer la sensibilité à partir de l'équation (1.4).

$$q = \frac{V_{c-c}}{2^n} \quad (1.4)$$

Où q représente la sensibilité, V_{c-c} est la tension crête-à-crête maximale à l'entrée du CAN et n est le nombre de bits du convertisseur. On cherche à minimiser cette valeur en maximisant le nombre de bits.

Rapport signal à bruit (S/N)

Le rapport signal à bruit donne une idée globale des performances du convertisseur. Les manufacturiers spécifient le rapport signal à bruit sous forme de courbes ou de tableaux. La valeur retenue pour comparaison est celle la plus proche possible de la fréquence de Nyquist, à une fréquence d'échantillonnage maximale. Il est possible, à partir du rapport signal à bruit en dB, de calculer le NBE (*Voir Équation (1.5)*).

$$NBE = \frac{S/N - 1,76}{6,02} \quad (1.5)$$

1.3.2 Comparaison et choix d'un convertisseur

Cette section présente les convertisseurs disponibles sur le marché ayant le potentiel d'être utilisés dans la réception directe des radiofréquences.

Tableau 1.2 Comparaison des convertisseurs disponibles sur le marché.

Fabricant	Modèle	f_s	Nombre de bits	Largeur de bande	PDSP	Sensibilité	S/N
		(MSPS)		(GHz)	(dB)	(mV)	(dB)
National	ADC083000	3000	8	3	52	2,3	41,1
Maxim	MAX109	2200	8	2,8	50,3	2	42,1
e2v	AT84AS004	2000	10	3	55	0,4	51
National	ADC081500	1500	8	1,7	53	2,5	43,9
National	ADC081000	1000	8	1,7	58,5	2,3	47
TI	ADS5463	500	12	2,3	75	0,5	64,6
Intersil	KAD5510P-50Q72	500	10	1,3	68	1,4	58,5
Analog device	AD12401	400	12	0,175	68	0,4	58
Linear	LTC2242-12	250	12	1200	75	0,5	65,3
NXP	ADC0808S	250	8	0,56	49	7,8	45

Le Tableau 1.2 compare les plus rapides d'entre eux, selon les caractéristiques mentionnées à la section précédente. À première vue, on constate que seulement trois modèles de

convertisseurs ont un taux d'échantillonnage de 2 GSPS ou plus. Le modèle ADC083000 de *National* est en fait un convertisseur à entrelacement temporel; la puce est constituée de deux convertisseurs ADC081500. Aussi, aucun CAN n'a plus de 12 bits disponibles. La plage dynamique sans parasites est semblable pour tous les modèles à très haute fréquence d'échantillonnage. On remarque des performances plus intéressantes à ce niveau pour des convertisseurs plus lents, c'est-à-dire de moins de 1 GSPS.

Pour faire la conversion directe d'un signal RF de 850 MHz de largeur de bande, on doit éliminer tous les convertisseurs de moins de 1700 GSPS, laissant seulement trois convertisseurs potentiels. Ces trois convertisseurs ont tous une plage dynamique, une largeur de bande à l'entrée et une fréquence d'échantillonnage semblable ou suffisante. On doit noter que les trois procèdent au démultiplexage des données numériques sur 4 ports. La sensibilité et le rapport signal à bruit étant reliés directement au nombre de bits, celui-ci devient un facteur comparatif très important.

Bien que les CAN de *National* et de *Maxim* soient plus rapides, le convertisseur de la compagnie *e2v* offre deux bits de plus. Avant d'affirmer que ce dernier est le meilleur choix dans le contexte d'utilisation souhaité, on doit s'assurer qu'il n'est pas surclassé par un autre convertisseur lorsqu'en présence d'un gain de sur-échantillonnage (*Voir Tableau 1.3*).

Tableau 1.3 Rapport signal à bruit des convertisseurs avec un gain de sur-échantillonnage.

Fabricant	Modèle	f_s	Bande passante du signal	Nombre de bits	S/N avec sur-échantillonnage
		(MSPS)	(MHz)	(bits)	(dB)
National	ADC083000	3000	10	8	62,9
Maxim	MAX109	2200	10	8	62,5
e2v	AT84AS004	2000	10	10	71,0

On remarque ainsi que les deux bits supplémentaires du convertisseur ont une plus grande influence que le gain de sur-échantillonnage potentiel. On sélectionne donc l'AT84AS004 d'e²v comme étant le mieux adapté à la conversion directe des radio-fréquences.

1.4 Modèles de simulation de convertisseurs analogique à numérique

Il est avantageux d'être en mesure de simuler préalablement le système, sans avoir besoin d'un banc d'essai à chaque expérimentation. Cependant, pour être en mesure d'y arriver, un modèle complet et fiable est requis. Cette section présente trois modèles utilisés pour faire la simulation d'ADC tirés, entre autres, de (Arpaia, Daponte et Rapuano, 2004). Cet article, contenant plus de quatre-vingt-dix références, recense la plupart des modèles existants. Trois de ces derniers sont résumés et expliqués dans cette section : un modèle comportemental, le modèle par table de conversion, puis le modèle électrique.

1.4.1 Modèle comportemental

Les modèles comportementaux décrivent les comportements d'un ADC en particulier. Dépendamment des situations dans lesquelles les convertisseurs sont utilisés, plusieurs modèles comportementaux sont disponibles. Celui présenté ici (*Voir Figure 1.3*) est tiré de (Baccigalupi et D'Apuzzo, 1996).

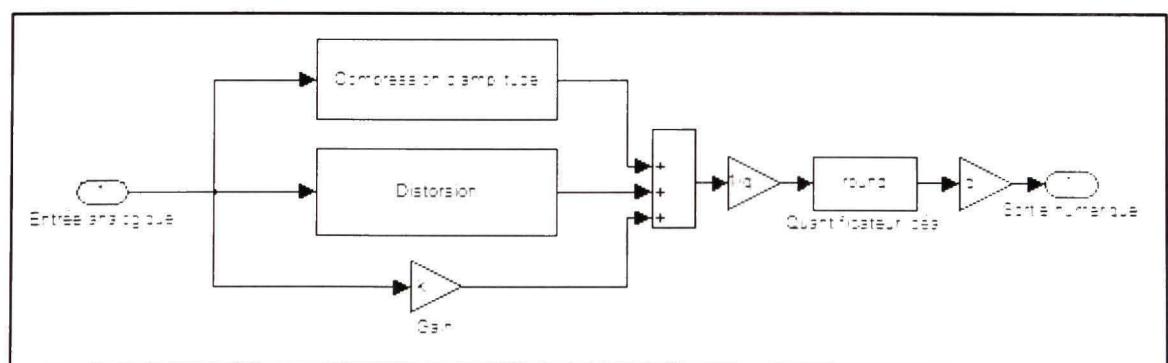


Figure 1.3 Modèle comportemental.

Trois comportements sont modélisés : la compression d'amplitude, la distorsion et le gain du CAN. Les trois effets sont additionnés et un quantificateur idéal assigne une valeur numérique au résultat. Le gain est utilisé pour adapter la distorsion harmonique totale du modèle à celui du convertisseur. La compression d'amplitude représente la saturation des composantes électroniques. On peut décrire cette compression par l'équation suivante.

$$\boxed{\text{Sortie} = a * \tanh(\text{Entrée} / b)} \quad (1.6)$$

Les paramètres a et b varient en fonction du convertisseur et doivent être ajustés. Puisque la compression d'amplitude provient de la saturation d'éléments du convertisseur, elle suscite l'apparition d'harmoniques impaires dans le spectre fréquentiel (Baccigalupi et D'Apuzzo, 1996).

La distorsion représente les imperfections du convertisseur provoquant les harmoniques paires du spectre fréquentiel. On la calcule à l'aide de l'équation (1.7). Les paramètres c et d sont aussi à ajuster.

$$\boxed{\text{Sortie} = d * [1 - \cosh(\text{Entrée} / c)]} \quad (1.7)$$

L'avantage de cette méthode réside dans la facilité de son utilisation. L'ajustement des paramètres est fait par tâtonnement et l'implémentation du modèle est très rapide. Cependant, les paramètres ne sont valides que pour la forme d'onde utilisée pour les calculer. C'est-à-dire que si les paramètres sont obtenus par l'observation du spectre d'un sinus de 10 MHz numérisé, les paramètres ne sont valides que pour décrire la conversion de sinus de 10 MHz. Ainsi, on ne peut utiliser des paramètres obtenus à partir de la numérisation d'un sinus pour décrire la conversion d'une onde carrée par le CAN.

1.4.2 Modèle par table de conversion

Le modèle par table de conversion est un type particulier de modèle comportemental. Il consiste à remplir une table qui associe la valeur numérique à la sortie du CAN à la valeur analogique correspondante. La taille de la table varie en fonction du nombre de bits du convertisseur. Pour un convertisseur 10 bits, la table comporte un minimum de $2^{10}=1024$ éléments. Sans information complémentaire, ce modèle n'est pas plus précis qu'un bloc de quantification idéale. On tabule donc les valeurs du signal analogique auxquelles le signal numérique commute. On tient ainsi compte des non-linéarités du CAN.

Bien que plus précise, cette méthode ne représente pas le convertisseur de façon optimale. La transition entre un « 1 » et un « 0 » logique à la sortie du CAN n'est pas idéale. Comme l'illustre la Figure 1.4, la transition prend un certain temps. Les manufacturiers donnent les spécifications relatives au temps que prend la sortie pour transiter. Cependant, cette seule valeur ne suffit pas à modéliser cet effet.

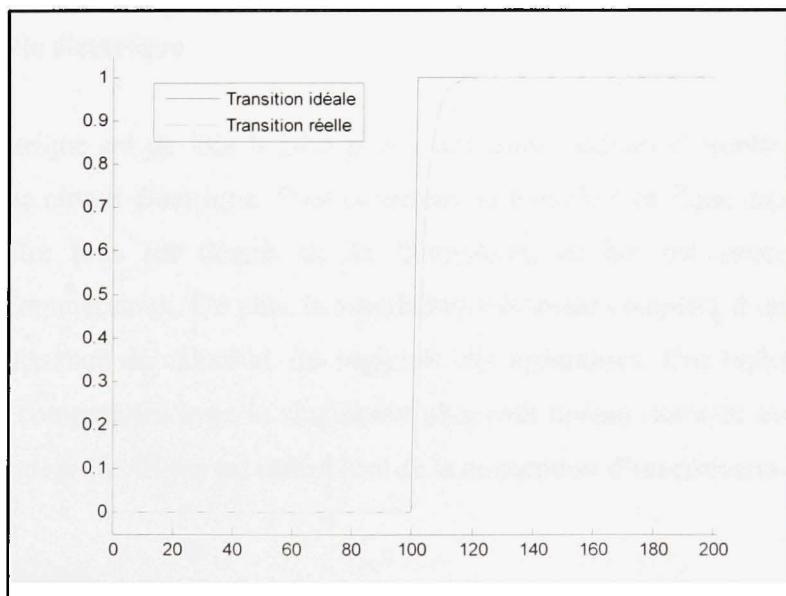


Figure 1.4 Transition d'un bit à la sortie d'un CAN.

Ces imperfections peuvent aussi dépendre du signal présent ou précédent à l'entrée. Il peut ainsi devenir difficile de remplir une table de conversion fidèle au comportement du CAN. (Bernieri, Daponte et Grimaldi, 1996) propose de remplir cette table par modélisation neurale. Sa technique consiste à utiliser un réseau de neurones associé à un algorithme d'apprentissage pour remplir la table (*Voir Figure 1.5*).

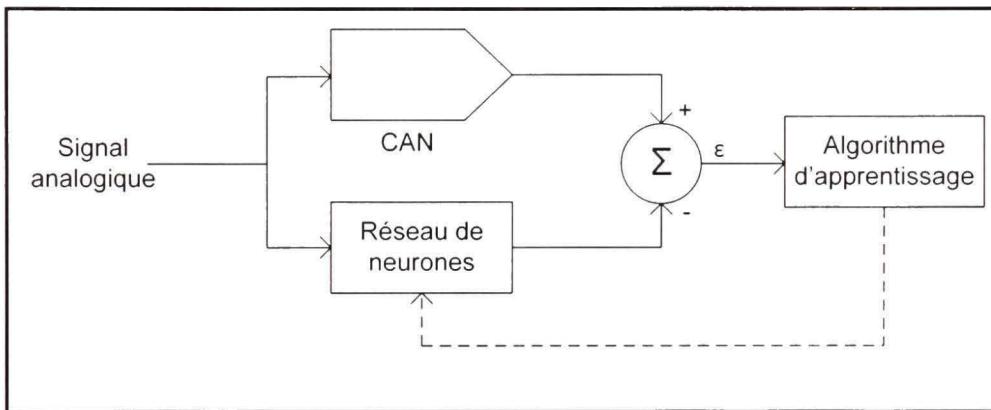


Figure 1.5 Remplissage d'une table de conversion par réseau de neurones.

1.4.3 Modèle électrique

Le modèle électrique est de loin le plus précis des trois modèles présentés ici. Il décrit le CAN en tant que circuit électrique. Pour construire le modèle électrique d'un convertisseur, on doit connaître tous les détails de sa fabrication, ce qui est impossible pour les convertisseurs commerciaux. De plus, la simulation électrique complète d'un CAN demande beaucoup de puissance de calcul et des logiciels très spécialisés. Ces logiciels ne sont pas nécessairement compatibles avec la simulation plus haut niveau associée avec le traitement de signal. Le modèle électrique est utilisé lors de la conception d'un convertisseur.

1.5 Conclusion

Ce chapitre a présenté plusieurs méthodes de conversion d'un signal analogique à numérique. On y a vu que les méthodes théoriques, bien qu'elles permettent des rythmes de conversion

plus élevés, ne peuvent être utilisées dans le présent travail. Les méthodes traditionnelles, sont donc utilisées.

Après avoir expliqué le choix des méthodes traditionnelles, une revue des convertisseurs disponibles sur le marché permet d'en sélectionner un modèle de la compagnie *e2v* qui répond aux besoins. Finalement, on résume les techniques les plus courantes pour simuler les CAN. Comme les techniques de simulations précises nécessitent beaucoup de calculs que les techniques plus conviviales ne sont pas précises, on conclut que l'utilisation d'un banc d'essai est la meilleure façon de simuler le comportement d'un CAN.

CHAPITRE 2

CONCEPTION DU RÉCEPTEUR NUMÉRIQUE

2.1 Introduction

Le premier chapitre élaborait la sélection d'une architecture de conversion et d'un convertisseur. À partir de ces informations, il est maintenant nécessaire de faire la conception du récepteur numérique utilisé pour évaluer l'impact du CAN sur la démodulation du signal.

La première étape de la réalisation d'un récepteur direct des radiofréquences est la conception d'un circuit imprimé pour interconnecter le CAN et le PNS (*Voir CHAPITRE 3*). Ce circuit doit s'interfacer d'une part avec la carte de développement *e2v* et d'autre part avec les sondes d'un analyseur logique *Tektronix*. Le traitement du signal est fait hors-ligne, un ordinateur personnel sert de PNS. Des spécifications précises sur la fabrication de la carte de développement du CAN sont fournies par le manufacturier. Ainsi, la carte d'interconnexion sera conçue en s'inspirant de ces spécifications.

La carte d'évaluation comprend un convertisseur numérique à analogique AT84AS004 monté sur un circuit imprimé. On privilégie l'approche par carte d'évaluation, puisque le temps de conception est considérablement réduit. Le circuit imprimé permet de relier les sorties numériques et les entrées analogiques. Il est alimenté par 5 sources de tension différentes. Des cavaliers permettent de régler les paramètres du CAN, notamment le rapport de démultiplexage des sorties numériques (1:2 ou 1:4), la fréquence du signal « données prêtes » (DP) et le mode d'autotest. Les spécifications du convertisseur sont présentées en annexe (*Voir ANNEXE I*).

Le manuel d'utilisateur des sondes P6980, de la compagnie *Tektronix*, définit les critères à respecter pour relier la sonde à un circuit imprimé. De plus, le manuel fournit un modèle électrique haute et un autre basse fréquence. Ces modèles seront utilisés dans une simulation vérifiant l'intégrité du signal.

Dans cette section, on présente d'abord les critères de conception du circuit imprimé. Ensuite, l'intégrité du signal par simulation est vérifiée et comparée à des mesures prises sur le circuit final. Enfin, la partie logicielle du récepteur est exposée.

2.2 Conception du circuit imprimé

La conception du circuit imprimé commence par la détermination de paramètres à respecter. Certains de ces paramètres sont dictés par le fabricant du circuit, d'autres par des contraintes de design. Dans la première catégorie de paramètres, on retrouve l'épaisseur minimale des traces, la taille minimale des vias et le type de substrat diélectrique à utiliser. Les contraintes de design fixent les valeurs maximales de ces mêmes éléments. Celles-ci sont dictées par la taille même des éléments, l'impédance des traces à respecter et l'espace disponible pour les placer.

Dépendamment de la fréquence d'opération, une trace de circuit imprimé peut être considérée soit comme un élément de circuit électrique, soit comme une ligne de transmission. Il est alors de rigueur de débuter l'analyse en vérifiant de quel type il s'agit. De plus, l'impédance des câbles plats, utilisés pour relier le circuit imprimé à la carte d'évaluation, sera étudiée. Par la suite, l'essentiel théorique pour calculer l'impédance d'une ligne de transmission microbande est exposé, suivi du calcul pour le cas présent.

Le circuit imprimé aura comme fonction de raccorder la carte de développement du CAN aux sondes de l'analyseur logique *Tektronix TLA7012*. Ces dernières se branchent directement sur un circuit imprimé en utilisant un design précis fourni par le manufacturier. Les facteurs de tailles maximales des traces sont dictés par la taille des sondes. En effet, pour permettre un dégagement adéquat entre les traces et les points de raccordement, une largeur maximale de 0,2 mm doit être utilisée. Ainsi, l'épaisseur du diélectrique est calculée en conséquence pour adapter les impédances. Aussi, les vias doivent être localisés directement dans les points de connexion des sondes. Ainsi, le diamètre maximal de ceux-ci ne peut dépasser 0,5 mm.

2.2.1 Détails théoriques

Avant de débuter le calcul de l'impédance des traces du circuit imprimé, il est préférable de vérifier si ce calcul est nécessaire. Pour ce faire, on doit connaître le contenu fréquentiel du signal supporté par ces traces.

Ce contenu n'est pas seulement relié à la fréquence d'opération du signal numérique, mais aussi au temps de montée/descente des transitions. Ainsi, même si des données sont transférées à un rythme de 500 Mbits/seconde, la fréquence du signal doit être calculée indépendamment.

On sait que la puissance d'une onde carrée s'étend sur une très large bande passante. Cependant, la majeure partie de cette puissance se situe dans les premières harmoniques. Sur un tracé logarithmique, la puissance du signal suit une pente droite descendante dans cette zone.

(Johnson et Graham, 1993) proposent le calcul d'une fréquence F_{knee} à partir du temps de montée du signal. Cette fréquence correspond au point de la courbe de densité spectrale de puissance où l'amplitude du signal est 6.8 dB sous la pente droite. On peut calculer F_{knee} à partir de l'équation (2.1) où T_r est le temps de montée de du signal (10% à 90%).

$$F_{knee} = \frac{0.5}{T_r} \quad (2.1)$$

Le manufacturier du convertisseur analogique à numérique affirme que le temps de montée du signal aux sorties numériques est de 650 ps. Ce temps est mesuré entre 20% et 80% de l'amplitude totale du signal. En supposant que le type d'impulsion est gaussien, et en utilisant les relations décrites en annexe B de (Johnson et Graham, 1993), on calcule un temps de montée entre $T_{10\%-90\%}$ de $T_r=988$ ps. Donc, une fréquence $F_{knee}=506$ MHz.

Selon (Pozar, 1997), « la principale différence entre la théorie des circuits électrique et la théorie des lignes de transmission est la taille électrique. L'analyse de circuits prend pour acquis que les dimensions physiques d'un réseau sont plus petites que la longueur d'onde électrique, tandis que les lignes de transmission peuvent être avoir une taille d'une fraction considérable de longueur d'onde, ou de plusieurs longueur d'onde. »

Donc, pour déterminer s'il est nécessaire de traiter les traces du circuit imprimé comme des lignes de transmission, il faut déterminer la longueur d'onde du signal et la comparer à la longueur totale des traces.

On sait que la longueur d'onde peut être exprimée en utilisant l'équation (2.2), où v est la vitesse de propagation de l'onde dans son milieu et f est sa fréquence. Dans le vide, la vitesse de propagation égale la vitesse de la lumière, soit environ $3 \cdot 10^8$ m/s. Dans un autre milieu, elle ralentit selon les caractéristiques de perméabilité et de permittivité du matériel. Pour simplifier le calcul de la longueur d'onde, on utilise la vitesse de la lumière. Ainsi, on obtient une borne supérieure pour λ . Donc, pour un signal de 506 MHz, la longueur d'onde est d'environ 600mm.

$$\boxed{\lambda = \frac{v}{f}} \quad (2.2)$$

Les traces sur la carte de développement *e2v* ont une longueur de 80 mm. En posant une longueur maximale des traces sur la carte d'interconnexion de 65 mm, ainsi qu'une longueur maximale des câbles plat de 100 mm, on obtient une longueur totale de 245 mm. Soit 2/5 de la longueur d'onde du signal. Comme il s'agit d'une fraction importante de la longueur d'onde, les calculs vérifiant l'intégrité du signal utiliseront les formules de lignes de transmission.

2.2.2 Calcul de l'impédance des câbles

La carte de développement d'*e2v* laisse peu de place à la diversité dans le choix d'interconnexion de celle-ci. Le seul connecteur pouvant se raccorder à cette dernière est un connecteur de câble plat 50 conducteurs. Les caractéristiques électriques de ce type de câble peuvent facilement être trouvées sur les feuilles de spécification des manufacturiers. Il n'est donc pas nécessaire de faire des calculs pour le câble.

Typiquement, l'impédance d'un câble plat varie en fonction de la disposition des signaux dans le câble. Pour la carte de développement du CAN, les signaux sont alignés dans la configuration G-S-G. C'est-à-dire que chaque signal est entouré de deux mises à la terre. Cette configuration est appelée « non-balancée » (*unbalanced*) et offre une impédance moindre que dans une configuration « balancée ». Pour cette dernière configuration, le signal effectue le trajet « allée » dans un conducteur et le trajet « retour » dans le conducteur adjacent. L'impédance varie, selon le manufacturier, de 80Ω à 150Ω . Le câble utilisé a, pour sa part, une impédance de $145\ \Omega$.

2.2.3 Calcul de l'impédance des lignes microbandes

La ligne microbande est un type particulier de ligne de transmission. Il s'agit de lignes de cuivre déposées à la surface d'un matériau diélectrique. Le trajet de retour du signal passe par la surface opposée à la trace, qui est constituée d'un plan de cuivre.

Pour calculer l'impédance de lignes semblables, il faut résoudre des équations différentielles complexes. Cependant, comme les microbandes sont connues et utilisées depuis longtemps, plusieurs solutions sont disponibles pour calculer rapidement les caractéristiques d'une trace microbande. Plusieurs auteurs proposent des équations légèrement différentes les unes des autres. Par contre, les résultats obtenus sont toujours très semblables. (Pozar, 1997) fournit des équations élégantes pour calculer l'impédance Z_0 d'une ligne de transmission microbande (*Voir Équations (2.3) et (2.4)*).

$$Z_0 = \begin{cases} \frac{60}{\sqrt{\epsilon_e}} \ln \left(\frac{8d}{W} + \frac{W}{4d} \right) & \text{pour } W/d \leq 1 \\ \frac{120\pi}{\sqrt{\epsilon_e} [W/d + 1.393 + 0.667 \ln(W/d + 1.444)]} & \text{pour } W/d \geq 1 \end{cases} \quad (2.3)$$

$$\epsilon_e = \frac{\epsilon_r + 1}{2} + \frac{\epsilon_r - 1}{2} \cdot \left[\frac{1}{\sqrt{1 + 12d/W}} \right] \quad (2.4)$$

Dans ces équations, d représente l'épaisseur du diélectrique entre la trace et le plan de mise à la terre, W représente la largeur de la trace et ϵ_r , la constante diélectrique spécifique au matériau utilisé. On calcule séparément la constante diélectrique équivalente ϵ_e pour alléger l'équation.

La largeur des traces utilisées dans le design doit permettre de router chaque signal au bon endroit. Dans cette optique, une largeur de trace de 0,2 mm est raisonnable. Le matériau isolant utilisé pour le circuit imprimé est le FR-4. Selon des mesures prises au laboratoire, la constante ϵ_r du manufacturier retenu est de 3,48. La seule variable disponible pour choisir l'impédance des traces est donc l'épaisseur du diélectrique. Étant donné que les traces sont très minces, le rapport W/d sera impérativement supérieur à 1.

En utilisant *Matlab* pour tracer la courbe Z_0 en fonction de l'épaisseur du diélectrique d , on peut visualiser graphiquement l'effet du diélectrique sur l'impédance (*Voir Figure 2.1*).

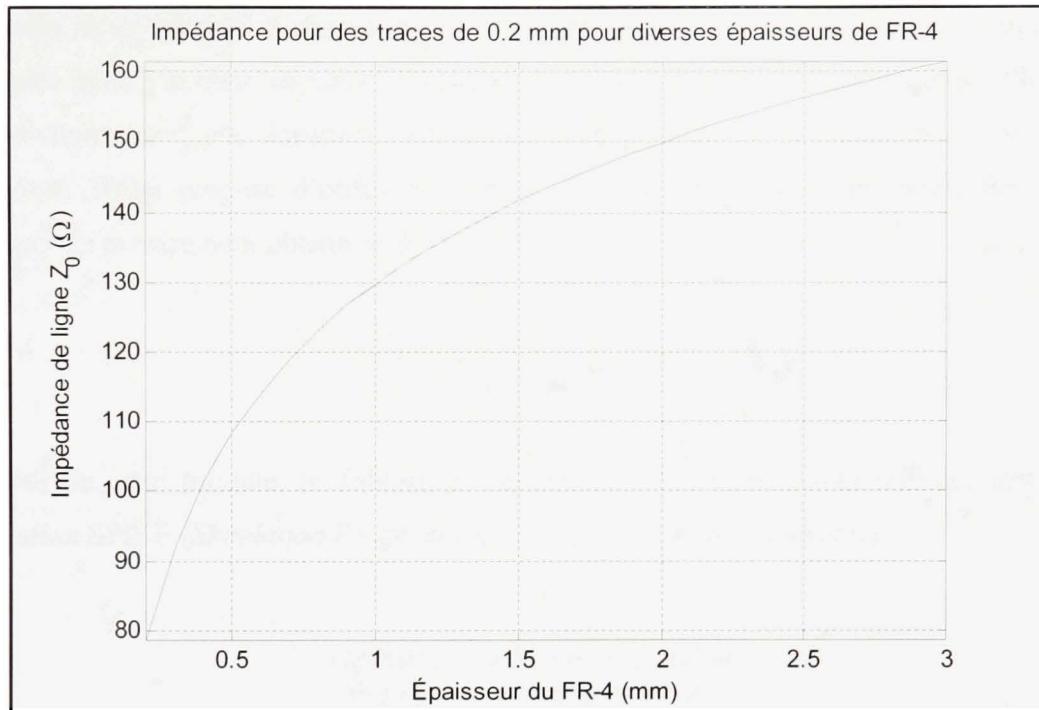


Figure 2.1 Impédance de ligne pour des traces de 0.2 mm en fonction de l'épaisseur du diélectrique.

L'atteinte d'une impédance de 50Ω est très difficile puisque l'épaisseur requise du substrat diélectrique est de l'ordre du circuit intégré. Cependant, comme les câbles plats qui relient les deux cartes ont une impédance plus élevée, il est souhaitable d'adapter l'impédance à ce câble plutôt qu'aux traces. Selon le graphique, une épaisseur de 1,5 mm permet d'atteindre une impédance semblable à celle des câbles plats, soit 145Ω .

L'impédance des traces de la carte de développement du convertisseur, selon le manufacturier, est 50Ω . Il fournit aussi les spécifications précises sur les paramètres du substrat et des traces. La constante diélectrique du matériel utilisé est de 3,4 et l'épaisseur est de $200\mu\text{m}$. La largeur des traces est de $370\mu\text{m}$. En utilisant ces valeurs et la formule de Pozar, on calcule plutôt une impédance de 60Ω . On utilise donc la valeur calculée dans les simulations.

Le calcul de ce paramètre permet de s'assurer, par simulation, que l'intégrité du signal est respectée. Pour y arriver, un autre paramètre est nécessaire; le délai de propagation. Plusieurs auteurs fournissent une équation pour le calcul de ce délai de propagation. Entre autres, (Thierauf, 2004) propose d'utiliser l'équation (2.5). On doit, bien sûr, multiplier par la longueur de la trace pour obtenir le délai absolu.

$$t_d = 84.72\sqrt{\varepsilon_r} \text{ (ps/po)} \quad (2.5)$$

À partir de cette formule, le Tableau 2.1 est dressé. Ces valeurs sont utilisées lors de la simulation SPICE (*Simulation Program with Integrated Circuit Emphasis*).

Tableau 2.1 Délai de propagation des lignes de transmission du montage, en picosecondes.

Élément	Délai de propagation t_d (ps)
Carte Atmel	492
Carte d'interconnexion	405
Câble plat (selon les spécification)	413

2.2.4 Crédit du circuit imprimé

À partir des paramètres calculés précédemment, on doit créer le circuit imprimé proprement dit. Le logiciel *Altium Designer 6* est utilisé pour faire le design complet. Le circuit sera fabriqué sur un diélectrique de type FR-4 d'une épaisseur de 1,5mm. La carte a une dimension de 150mm sur 150mm et comprend quatre interconnexions entre une sonde et un connecteur 50 conducteurs. Les interconnexions sont constituées de deux traces différentielles. Ces traces ont une longueur de 65mm avec une tolérance de $\pm 0,25$ mm et une largeur de 0,2mm. La distance entre les conducteurs d'une paire différentielle est de

0,454mm. Les trous d'interconnexion ont un diamètre de 0,4mm. Le rapport complet de toutes les statistiques de la carte est disponible en annexe (*Voir ANNEXE II*).

L'empreinte des plots utilisée pour l'interconnexion des sondes avec le circuit imprimé est celle proposée par le manufacturier. Par contre, les trous d'interconnexion ne sont pas situés dans les pads, mais légèrement à l'extérieur de l'empreinte. Ainsi, la taille minimale des trous d'interconnexion respecte les normes minimales du fabricant du circuit imprimé.

La Figure 2.2 illustre de quelle façon les sondes et les connecteurs sont interconnectés. On place des résistances entre les conducteurs positifs et négatifs des lignes différentielles par mesure préventive. C'est-à-dire que ces composantes ne seront pas ajoutées sur le circuit final, à moins qu'un problème d'intégrité de signal n'empêche le transfert adéquat de l'information entre les deux cartes.

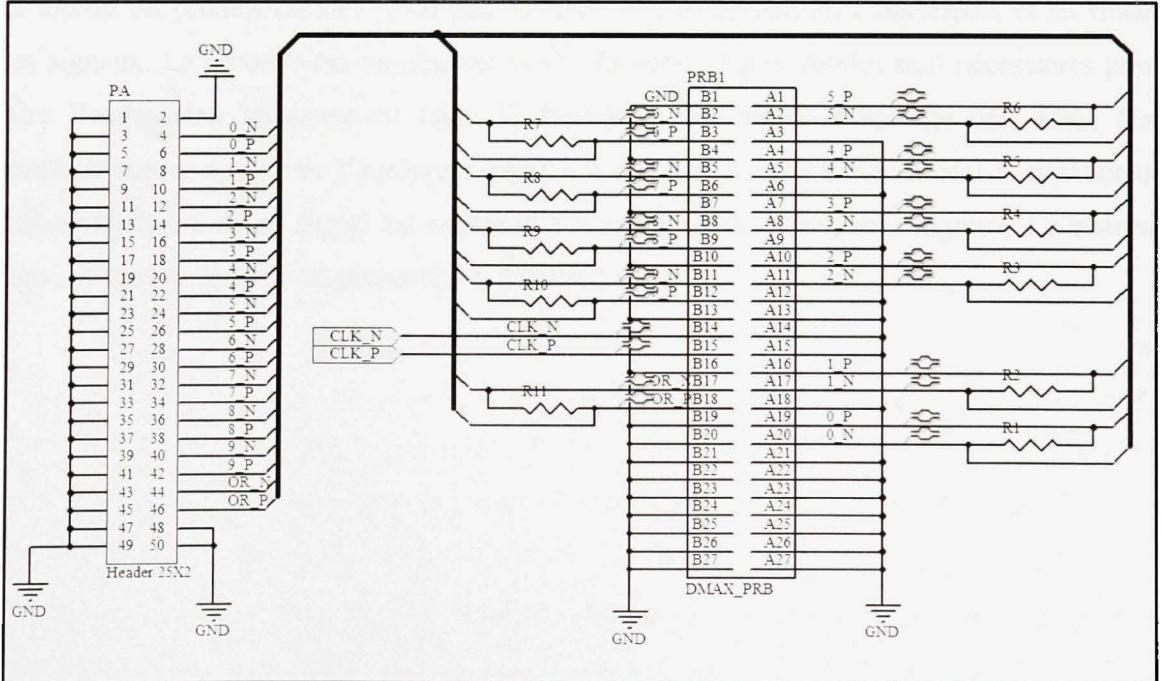


Figure 2.2 Schéma des connexions électriques entre les sondes et les connecteurs.

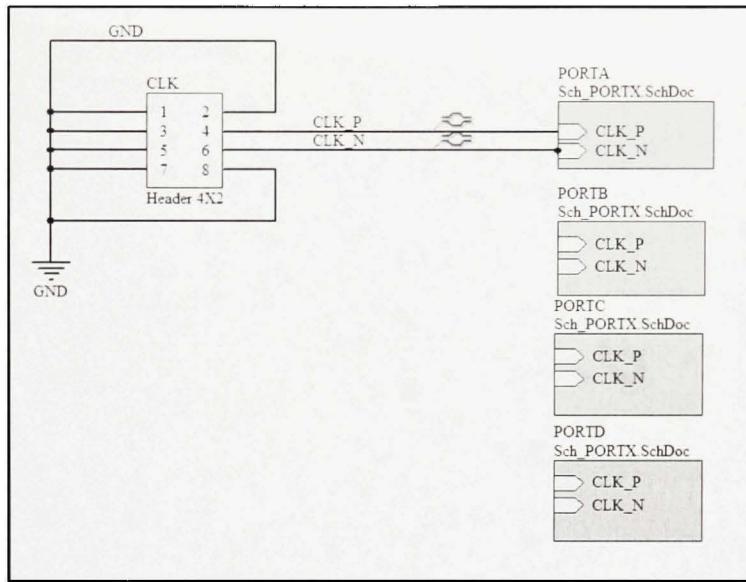


Figure 2.3 Schéma d'interconnexion du signal d'horloge avec l'analyseur logique.

Le circuit est produit sur deux couches. La première comprend les connecteurs et les traces des signaux. La seconde est un plan de mise à la terre. Quatre sondes sont nécessaires pour faire l'acquisition adéquate de toute l'information. Un signal d'horloge doit aussi être connecté sur les sondes de l'analyseur logique. La Figure 2.3 montre comment le connecteur huit conducteurs de ce signal est connecté à la sonde A de l'analyseur logique. Le résultat dans *Altium Designer 6* est présenté à la Figure 2.4.

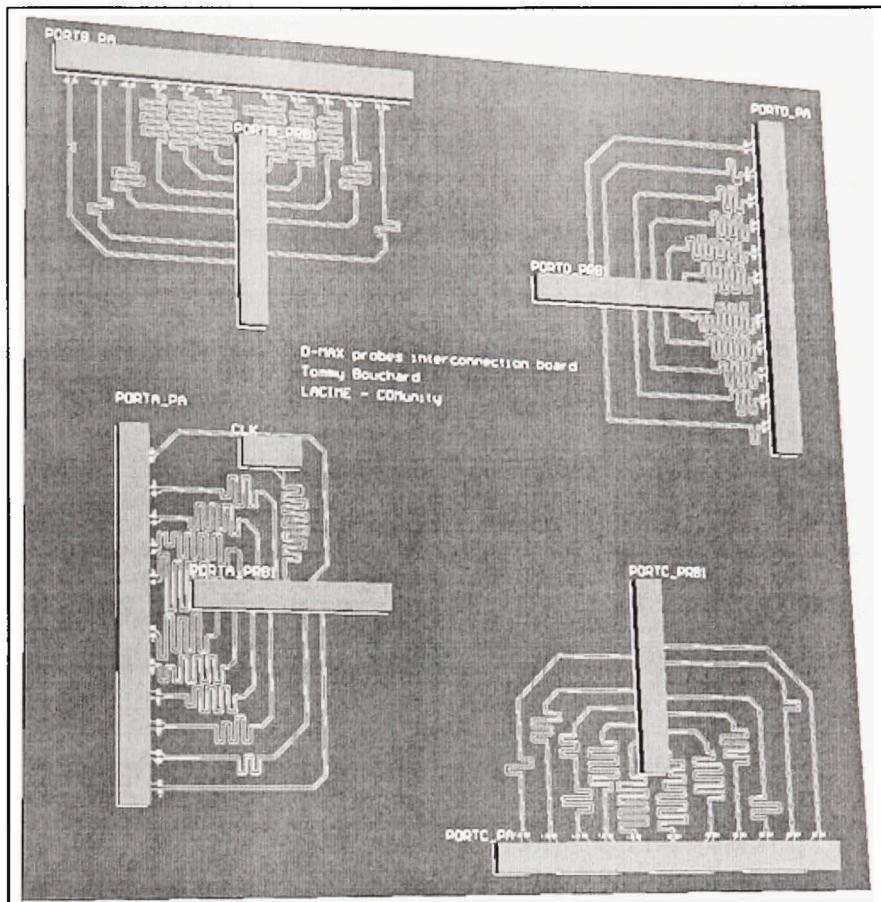


Figure 2.4 Circuit imprimé conçu avec *Altium Designer 6*.

2.3 Vérification de l'intégrité du signal

Pour éviter les mauvaises surprises, il est important de procéder à des simulations afin de vérifier l'intégrité du signal à la sonde. Pour chaque simulation, il s'impose de sélectionner les logiciels requis. Comme plusieurs aspects du design seront évalués, plusieurs logiciels sont nécessaires et sélectionnés au fur et à mesure de la progression du travail. Ensuite, ces simulations doivent être comparées à des mesures sur le circuit pour s'assurer de la validité des simulations.

2.3.1 Simulations électriques

La réponse en fréquence du câble plat est à vérifier. Selon (Johnson et Graham, 1993), cette réponse en fréquence suit la courbe décrite par l'équation (2.6). Où l est la longueur du câble, en pieds, f est la fréquence du signal, en Gigahertz et K est une constante dépendante du câble utilisé.

$$\boxed{|H(f)| = e^{-0.546\sqrt{\frac{l^2 f}{K}}}} \quad (2.6)$$

À partir des informations fournies par (Johnson et Graham, 1993), on peut calculer une constante K de $87,9 \text{ pi}^2 \text{Hz}$ pour un câble standard. Cette valeur est calculée à partir de donnée de réponse en fréquence pour un câble plat d'une longueur de 10 pieds.

Matlab sera utilisé pour tracer la réponse en fréquence du câble plat (*Voir Figure 2.5*). En traçant cette courbe pour $K=87,9$ et une longueur $l = 10 \text{ cm}$, on remarque que l'atténuation à 500 MHz est inférieure à 0.14 dB. Ce qui signifie que sur une courte distance, à la fréquence d'utilisation présente, le câble plat ne pose pas de problème direct d'intégrité du signal.

Pour la simulation des lignes de transmission et du circuit global, un logiciel spécialisé en simulation de circuits électriques est nécessaire. Plusieurs logiciels de ce type sont disponibles. Une simulation de haut niveau requiert un logiciel complet et spécialisé. Plusieurs logiciels répondent à ce critère, notamment ceux basés sur les simulations SPICE. Le logiciel *Micro-cap* fait partie de cette catégorie.

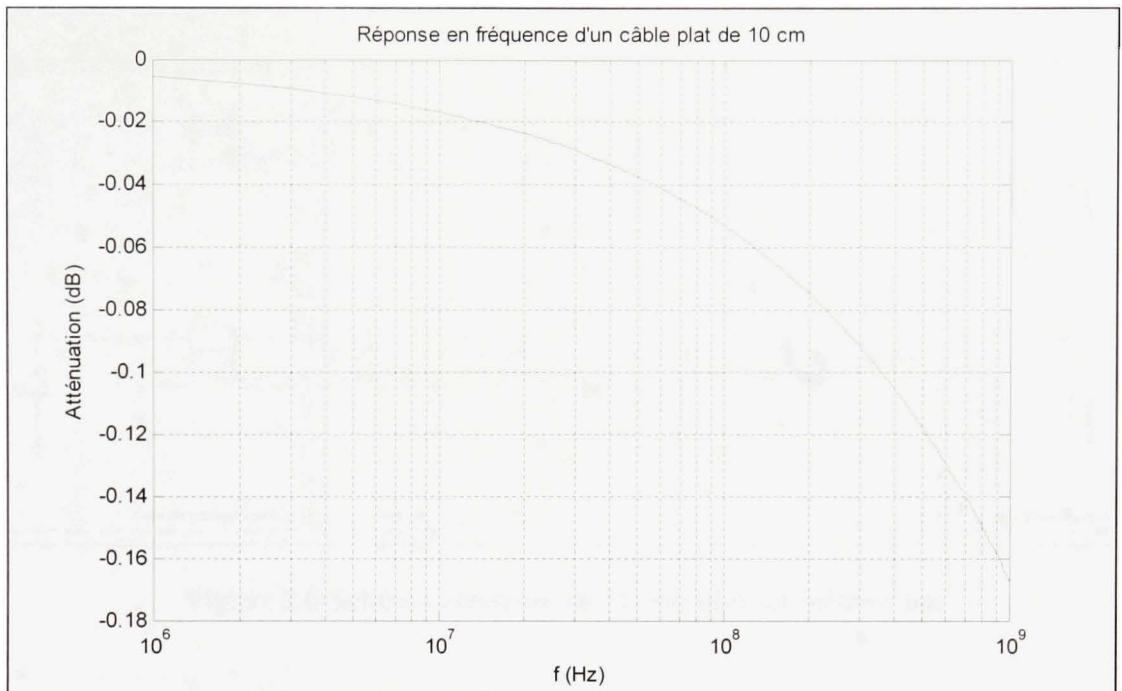


Figure 2.5 Réponse en fréquence d'un câble plat de 10 cm.

Micro-cap est un logiciel spécialisé en simulation électrique. Il propose plusieurs types d'analyses différentes, notamment l'analyse temporelle du signal et l'analyse fréquentielle. De plus, son interface graphique permet une maîtrise rapide des outils proposés.

Donc, à l'aide ce dernier, le schéma électrique est construit. Il convient d'abord de bien sélectionner le modèle de sonde à utiliser. Le manufacturier des sondes conseille d'utiliser le modèle haute fréquence pour des temps de montée/descente inférieurs à 1 ns. Dans le cas présent, le temps de montée/descente $t_{10-90\%}$ est de 988 ps.

Le schéma complet est illustré à la Figure 2.6. Les sources sont considérés idéales, puisque les spécifications du convertisseur ne définissent pas de résistance pour un modèle de Thévenin. De gauche à droite, les lignes de transmission représentent : la trace microbande de la carte de développement, le câble plat et la trace microbande de la carte d'interconnexion des sondes. Les composants les plus à droite représentent la sonde. Le condensateur de 5.42 fF modélise la capacité du pad de connexion de la sonde.

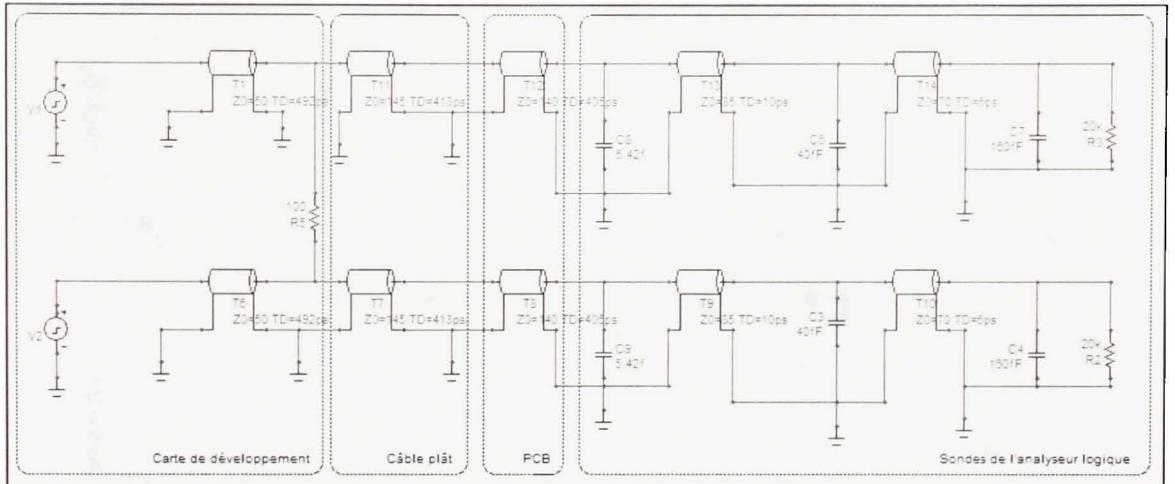


Figure 2.6 Schéma électrique de la simulation *Micro-Cap*.

Les pads de connexion de la sonde sont des plaques circulaires distantes de 1,5 mm du plan de mise à la terre. On calcul leur capacitance comme on calcule la capacité de deux plaques parallèles (*Voir* équation (2.7)).

$$C = \frac{\epsilon_r \epsilon_0 h w}{h} \quad (2.7)$$

Où hw représente la surface du pad, h représente la distance entre la plage d'accueil et le plan de mise à la terre, ϵ_0 représente la perméabilité du vide et ϵ_r représente la celle du substrat. Les résultats de la simulation temporelle de ce circuit sont illustrés à la Figure 2.7.

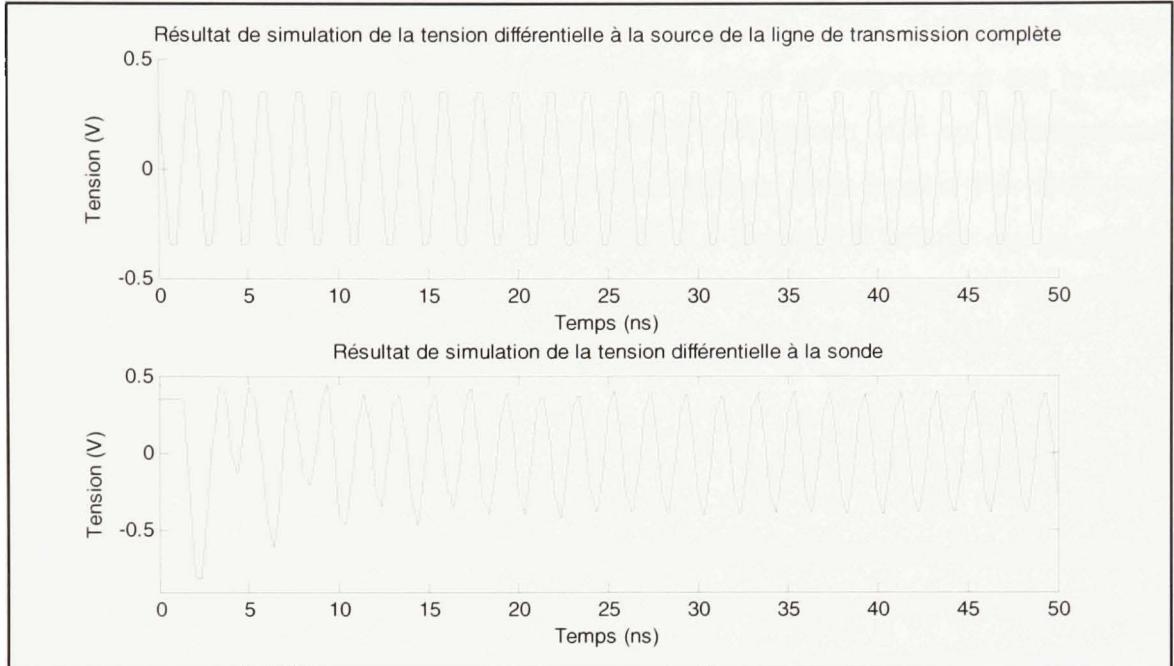


Figure 2.7 Simulations électrique de l'intégrité du signal.

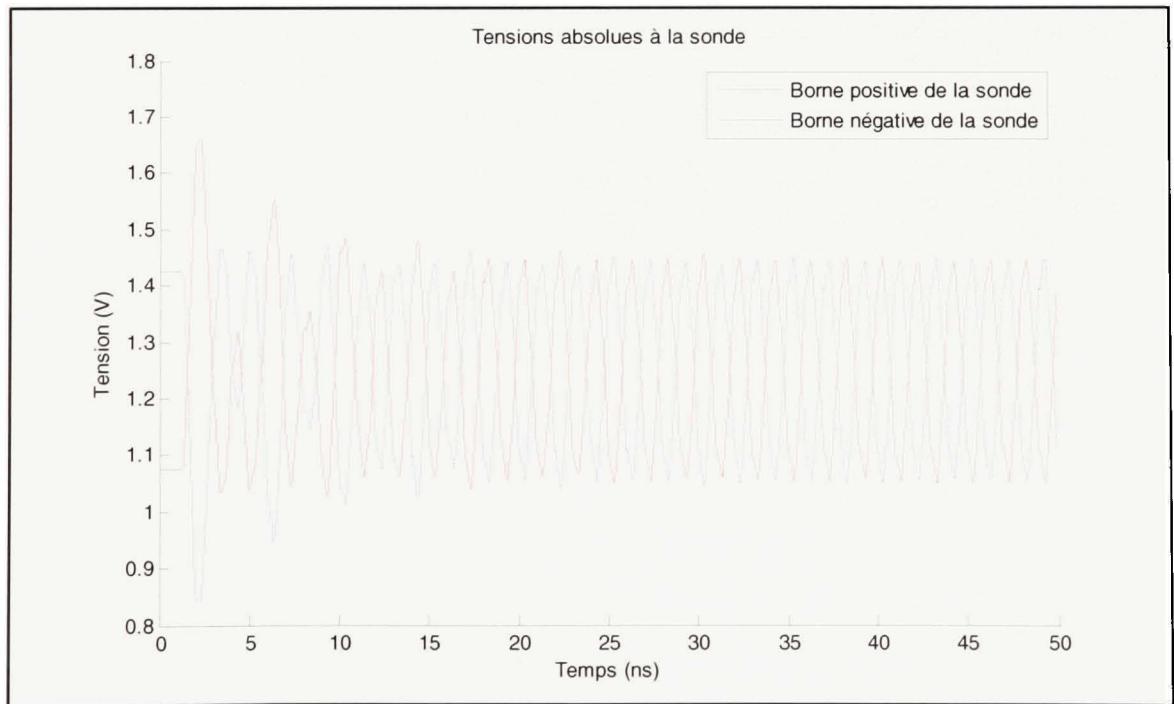


Figure 2.8 Simulation de la tension absolue à la sonde.

On remarque de la distorsion dans les premiers cycles. Cette distorsion s'estompe rapidement. On peut donc conclure que l'intégrité du signal est respectée et que le circuit d'interconnexion des sondes avec le circuit de développement $e2v$ est théoriquement fonctionnel. On doit cependant vérifier les valeurs absolues de la tension à la sonde pour éviter de dépasser la tension maximale acceptable. La Figure 2.8 indique que la tension absolue maximale aux bornes de la sonde différentielle ne dépasse pas 1,7 Volts. Cette tension ne doit pas dépasser 5 Volts, on respecte donc la norme.

2.3.2 Mesures sur le circuit

Les mesures sur le circuit permettent de valider les simulations faites à la section précédente. Pour prendre une mesure sur le circuit, les charges doivent être les mêmes que celle utilisées en simulation. Étant donné le manque d'espace pour prendre une mesure directement à la sonde, la mesure est prise sur la carte d'évaluation. Une simulation pour ce point d'opération est nécessaire pour comparer les deux courbes (*Voir* Figure 2.9).

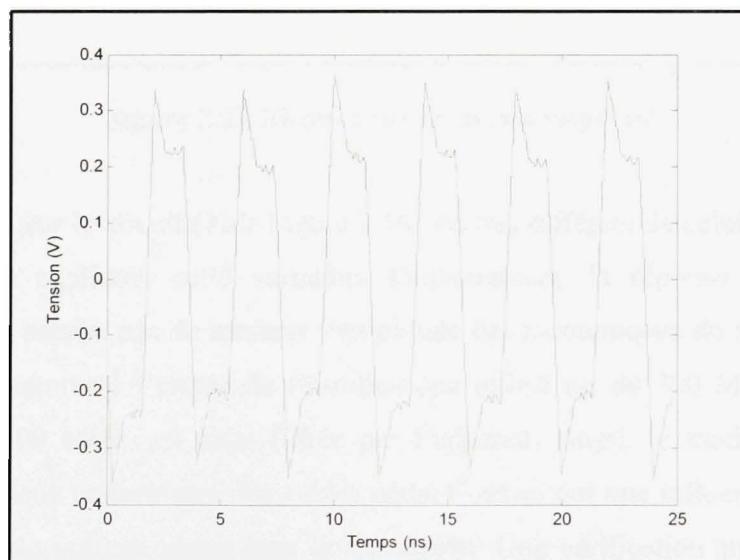


Figure 2.9 Simulation de la tension différentielle au connecteur de la carte d'évaluation.

En régime permanent, le signal oscille entre $\pm 0,35$ Volts. Étant donné que le signal sur une ligne de transmission est réfléchie par les diverses variations de l'impédance, le signal mesuré est une combinaison du signal original et de ses réflexions. Un signal identique entre mesure et simulation à ce point suggère que le signal à la sonde sera lui aussi identique à celui simulé.

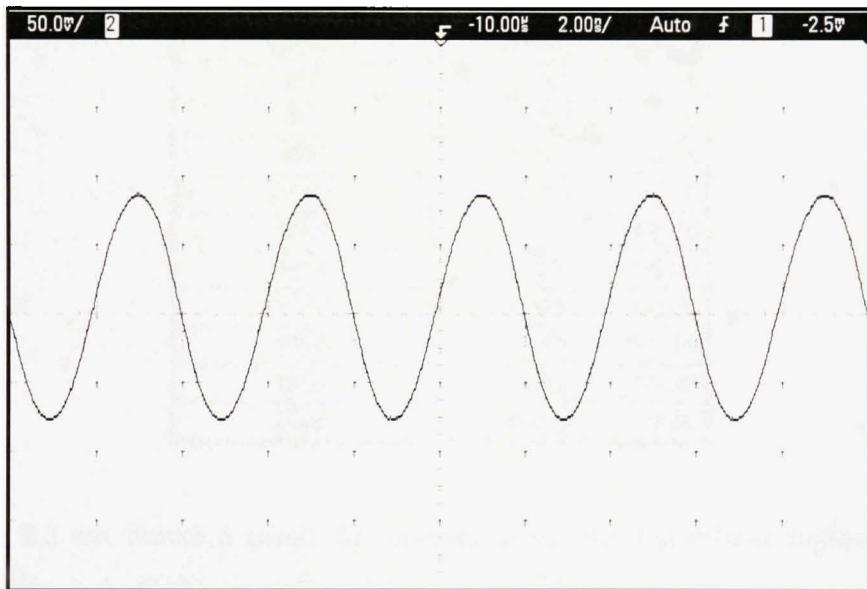


Figure 2.10 Mesure sur le circuit imprimé.

Le signal mesuré sur le circuit (*Voir Figure 2.10*) est très différent de celui simulé. Plusieurs facteurs peuvent expliquer cette variation. Premièrement, la réponse en fréquence de l'oscilloscope ne permet pas de mesurer l'amplitude des harmoniques du signal. En effet, la bande passante admise à l'entrée de l'oscilloscope utilisé est de 300 MHz. La deuxième harmonique, à 500 MHz, est ainsi filtrée par l'appareil. Aussi, le modèle de simulation n'inclut pas les deux connecteurs des câbles plats. Ceux-ci ont une influence sur la ligne de transmission finale qui est omise dans la simulation. Une vérification supplémentaire doit donc être faite; la lecture des données par l'analyseur logique. Ainsi, si les données sont bien enregistrées par l'instrument, on peut affirmer que le signal transite convenablement à travers la ligne.

Tableau 2.2 Taux d'erreur et de codes sautés à l'entrée de l'analyseur logique.

Fréquence d'échantillonnage (MHz)	Erreurs (%)	Codes sautés (%)
300	0,00	0,00
500	0,00	0,00
600	0,00	0,00
700	0,00	0,00
800	0,00	0,00
900	0,00	0,00
1000	0,02	19,12
1100	33,21	56,54
1200	0,00	50,00
1300	0,00	100,00
1400	0,00	100,00
1500	0,00	100,00
2000	36,42	0,00

Le Tableau 2.2 est dressé à partir de mesures prises sur l'analyseur logique. Le mode d'autotest intégré du CAN est utilisé. Dans ce mode, la valeur de chaque port de sortie numérique alterne entre « 1010101010 » et « 0101010101 ». De cette façon, on obtient la même forme d'onde qu'en simulation. Le taux d'erreurs est calculé en divisant le nombre d'occurrences différentes de « 1010101010 » ou « 0101010101 » par le nombre total de codes enregistrés. Le taux de codes sautés est le quotient du nombre de codes identiques qui se suivent par le nombre total de codes. Le script *Matlab* utilisé pour calculer ces taux est disponible en annexe (*Voir ANNEXE III*).

On remarque qu'à des fréquences d'échantillonnage inférieures à 1 GHz, toutes les données sont captées par l'analyseur logique. Les taux de codes sautés de 100% signifient que l'analyseur n'enregistre qu'une donnée sur deux, le résultat est ainsi une suite de codes identiques. Ceux de 50% indiquent que 3 codes sur 8 ne sont pas enregistrés. Seules deux fréquences d'échantillonnage impliquent des erreurs de lecture : 1,1 GHz et 2 GHz. À 2 GHz le déclenchement de la prise de mesure est fait à partir d'une horloge interne de l'analyseur,

puisque le signal d'horloge de la carte est trop élevé pour les sondes. Parce que l'horloge interne n'est pas synchronisée avec le convertisseur, il est normal qu'un certain nombre de données ne soit pas prises au bon moment.

On peut penser que des codes sont sautés parce que les lignes de transmission occasionnent trop de distorsion sur le signal d'horloge. Si tel était le cas, on pourrait doubler la fréquence d'échantillonnage du convertisseur en utilisant les deux fronts du signal d'horloge. Le convertisseur permet en effet d'utiliser les fronts montants et descendants de l'horloge pour synchroniser les données. Comme le signal est bien reçu à une fréquence de 700 MHz, on peut s'attendre à des résultats semblables à 1,4 GHz, en utilisant les deux fronts d'horloge, ce qui n'est pas le cas. On fixe donc la fréquence d'opération maximale à 900 MHz.

2.4 Conception du récepteur logiciel

Pour traiter les données numériques acquises par l'intermédiaire de la carte d'évaluation et de l'analyseur logique, un récepteur logiciel doit être conçu. Deux types de modulation sont utilisés; la modulation en quadrature de phase (QPSK) et d'amplitude (QAM). En utilisant deux modulations différentes, on peut vérifier que l'effet de la conversion analogique à numérique est indépendant de la modulation utilisée. La conception des deux récepteurs et l'explication de la métrique de comparaison sont abordées dans cette section.

2.4.1 Conception du récepteur QPSK

Avant d'aborder la conception du récepteur logiciel, il est nécessaire de revoir les bases du QPSK. Le QPSK est une modulation de canal permettant l'envoi de 2 bits d'information par symboles, pour quatre symboles distincts. Pour ce faire, la phase d'une porteuse prend une valeur discrète (*Voir Équation (2.8), tirée de (Proakis, 1994)*). Dans cette équation, E représente l'énergie du signal, T est la période des symboles, ω_0 la fréquence de la porteuse en radians par seconde et $i \in \{1, 2, 3, 4\}$. L'information est ainsi contenue dans la phase de la porteuse.

$$s_i(t) = \sqrt{\frac{2E}{T}} \cos\left[\omega_0 t + \frac{\pi}{4}(2i-1)\right] \quad (2.8)$$

Au récepteur, on retrouve la phase de la porteuse en déterminant le quadrant dans lequel se trouve le symbole reçu. Pour la partie réelle, on multiplie le signal reçu $r(t)$ par un cosinus de fréquence ω_0 (*Voir* équation (2.9) et (2.10)). On élimine le cosinus au double de la fréquence par filtrage. De la même façon, on retrouve la partie imaginaire du symbole en multipliant le signal reçu par un sinus de fréquence ω_0 (*Voir* équation (2.11)).

$$\Re(\hat{s}) = \sqrt{\frac{2E}{T}} \cos(\omega_0 t + \varphi) \cos(\omega_0 t) \quad (2.9)$$

$$\Re(\hat{s}) = \frac{1}{2} \sqrt{\frac{2E}{T}} \cos(\varphi) + \frac{1}{2} \sqrt{\frac{2E}{T}} \cos(2\omega_0 t + \varphi) \quad (2.10)$$

$$\Im(\hat{s}) = -\frac{1}{2} \sqrt{\frac{2E}{T}} \sin(\varphi) + \frac{1}{2} \sqrt{\frac{2E}{T}} \cos(2\omega_0 t + \varphi + \frac{\pi}{2}) \quad (2.11)$$

On remarque que l'amplitude du signal à la réception est plus petite que l'amplitude du signal à l'émission, d'un facteur de 2,83. De plus, le signe de la partie imaginaire est inversé. La constellation résultante subit ainsi une réflexion selon l'axe réel. Dans le récepteur conçu, le filtre qui supprime les fréquences à éliminer a une double fonction : éliminer la composante à la fréquence $2\omega_0$ et limiter l'interférence intersymbole. Pour ce faire, un filtre de mise en forme en racine de cosinus surélevé (RCS) doit être utilisé à l'émission et à la réception. La réponse à l'impulsion de ce filtre passe par zéro à toutes les périodes T_d , correspondant à la période d'un symbole, sauf au temps $t = 0$. Ce qui veut dire qu'à chaque nouveau symbole, l'interférence des précédents est nulle. À l'émission, ce filtre sert aussi à limiter la bande passante du signal.

Le récepteur contient donc trois éléments principaux (*Voir Figure 2.11*): un mélangeur pour retrouver le signal en bande de base, un filtre RCS pour supprimer les composantes hautes fréquences et un détecteur qui prend une décision sur le symbole.

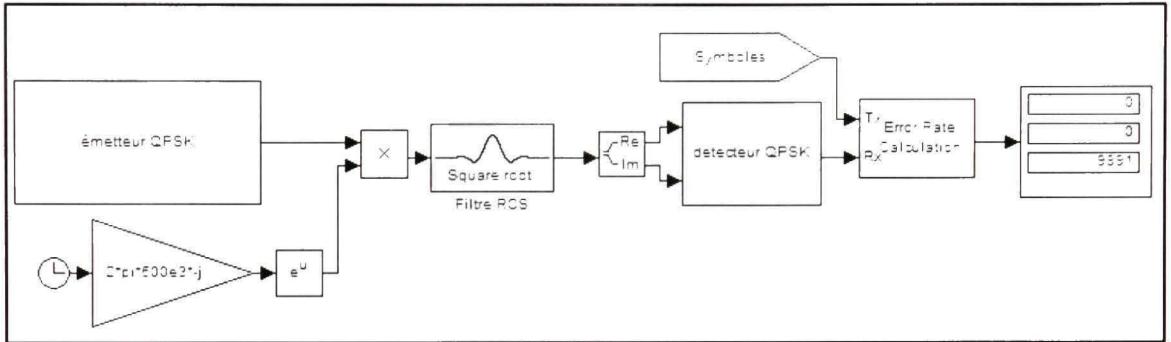


Figure 2.11 Schéma simplifié du récepteur QPSK.

La multiplication du signal QPSK avec une fonction exponentielle complexe permet de séparer les composantes en quadrature et de ramener le signal en bande de base en une seule opération. La détection du symbole est faite en comparant le symbole reçu avec les symboles possibles. Comme il n'y a pas de canal, le taux d'erreur est nul sur 9991 symboles reçus. Dans le récepteur final, on utilise le script *Matlab* disponible en annexe (*Voir ANNEXE IV*). Les opérations sont légèrement différentes. D'abord on procède à une décimation avant de passer les données dans le filtre de mise en forme. De cette façon, l'ordre du filtre RCS est réduit. Le temps de traitement du fichier de données préenregistrées diminue de façon très nette. Ensuite, le bloc de détection des symboles est remplacé par le calcul de l'amplitude du vecteur d'erreur (AVE), défini par la différence entre le vecteur reçu et le signal détecté. Étant donné qu'aucun canal n'est utilisé, le taux d'erreur devient une mesure peu pertinente. Le vecteur d'erreur permet de juger de l'effet de la conversion analogique à numérique sur la réception.

2.4.2 Conception du récepteur QAM

La modulation en quadrature d'amplitude fait varier l'amplitude de deux ondes sinusoïdales ayant une différence de phases de 90° . Le nombre de symboles d'une constellation QAM est défini à la conception. Dans le présent travail, 16 symboles sont utilisés (*Voir Figure 2.12*). La modulation résultante est ainsi nommée 16QAM.

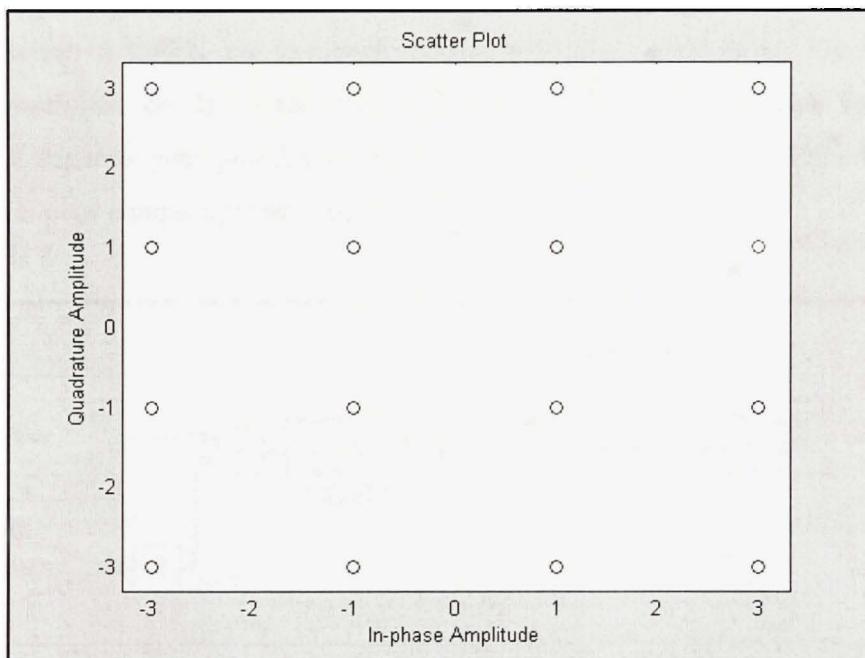


Figure 2.12 Constellation d'un signal 16QAM.

Les signaux émis sont formés de deux valeurs d'amplitude de forme $s_i = (A_{ml}^r \sqrt{E}, A_{mq}^r \sqrt{E})$.

Les équations (2.12) à (2.14) démontrent comment les symboles sont estimés à la réception. On élimine les composantes au double de la fréquence avec le filtre RCS. Le gain du filtre doit être de deux pour retrouver la même amplitude à la réception.

$$\widehat{s}_{il}(t) = \left[A_{ml}^r \sqrt{E} \cos(\omega_c t) + A_{mq}^r \sqrt{E} \sin(\omega_c t) \right] \cos(\omega_c t) \quad (2.12)$$

$$\hat{s}_{il}(t) = \frac{A'_{ml}\sqrt{E}}{2} + \frac{A'_{ml}\sqrt{E}}{2} \cos(2\omega_c t) + \frac{A'_{mQ}\sqrt{E}}{2} \sin(2\omega_c t) \quad (2.13)$$

$$\hat{s}_{iQ}(t) = \frac{A'_{mQ}\sqrt{E}}{2} + \frac{A'_{ml}\sqrt{E}}{2} \sin(2\omega_c t) - \frac{A'_{ml}\sqrt{E}}{2} \cos(2\omega_c t) \quad (2.14)$$

Le récepteur QAM est conçu de la même façon que le récepteur QPSK. Dans le modèle simulé, le détecteur QPSK est remplacé par un détecteur QAM (*Voir Figure 2.13*). Le détecteur fonctionne de la même façon; il compare le symbole reçu aux symboles possiblement transmis pour prendre sa décision. Le script *Matlab* final (*Voir ANNEXE V*) calcule l'AVE pour chaque symbole reçu.

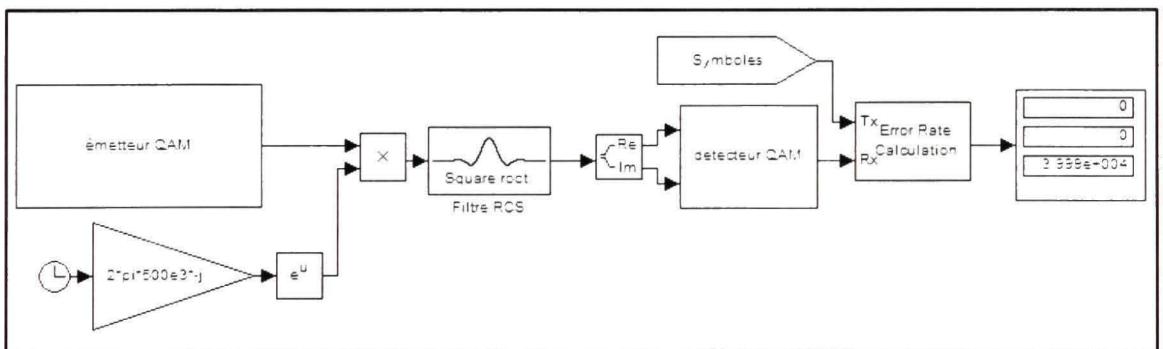


Figure 2.13 Schéma simplifié du récepteur QAM.

2.4.3 Calcul de l'amplitude du vecteur d'erreur

Cette section présente le calcul de la métrique utilisée pour étudier l'influence de la conversion analogique à numérique sur le signal à la réception : l'AVE. L'AVE est l'amplitude du vecteur résultant de la soustraction du vecteur du signal reçu au vecteur du signal à priori. C'est-à-dire qu'on doit d'abord détecter quel symbole est reçu, puis on soustrait le vecteur à priori avec celui reçu. Le résultat est la distorsion qui s'est ajouté au signal original. Il est ensuite possible, au besoin, de calculer le rapport signal à bruit à la réception.

Il est aussi important de connaître la position des symboles possibles. Pour ce faire, il existe au moins deux méthodes potentielles. En l'occurrence, soit calculer la position des symboles selon la constellation à l'émetteur, soit utiliser la position moyenne de chaque groupe de symboles reçus.

La première méthode permet de connaître de façon très exacte l'amplitude du vecteur d'erreur. Cependant, on doit connaître l'amplitude précise du signal à la réception. Ici, le signal est numérisé de façon à utiliser au maximum la plage dynamique du CAN. En l'absence d'interférences, il est facile de calculer la position des symboles de la constellation. Par contre, en numérisant une très grande bande passante, plusieurs signaux s'additionnent. L'amplitude maximale à l'entrée du convertisseur varie ainsi selon plusieurs facteurs, dont l'amplitude et la phase des interférences. La deuxième méthode permet de calculer la position des symboles peu importe l'amplitude du signal numérisé. Le bruit ajouté aux symboles numérisés provient en partie des interférences qui s'ajoutent au signal d'intérêt, ainsi que de la gigue de phase d'échantillonnage et de la quantification. Le bruit de phase de l'horloge de quantification est blanc (Maloberti, 2007). Le bruit de quantification est distribué de manière uniforme entre les pas. Ces distorsions ont pour effet d'étaler les symboles en un cercle autour de leur position à priori. En faisant la moyenne de la position des symboles reçus, on retrouve la valeur numérique de la position du signal idéal, à condition d'avoir un nombre suffisant d'échantillons.

Cette méthode a toutefois ses limites. On doit prendre une décision sur le symbole avant de faire la moyenne, en ignorant la position exacte des symboles. Cette décision est prise selon la position du symbole reçu par rapport aux zones délimitées par les seuils. Pour fixer les seuils, on doit avoir une idée générale de la forme de la constellation, ce qui rend plus difficile l'utilisation de cette méthode dans une radio en temps réel. En traitant les données hors ligne, on peut ainsi fixer manuellement les seuils du récepteur par observation de la constellation. Comme les seuils sont fixés approximativement, le rapport signal à bruit doit être élevé pour un décodage optimal.

CHAPITRE 3

ÉVALUATION DU CONVERTISSEUR ANALOGIQUE À NUMÉRIQUE SÉLECTIONNÉ

3.1 Introduction

Le récepteur direct des radiofréquences dépend surtout du convertisseur numérique à analogique utilisé. Avant d'évaluer dans quelle mesure le convertisseur choisi peut être utilisé dans ce contexte, on doit d'abord mesurer ses spécifications et les comparer aux données fournies par le manufacturier. Ce chapitre s'attarde à la caractérisation de paramètres précis du CAN. Le chapitre couvre d'abord le montage expérimental utilisé. Puis, dans l'ordre, les paramètres suivants : la vitesse maximale de fonctionnement, le rapport signal à bruit et distorsion, la SFDR, le bruit de phase du signal l'horloge et le bruit de phase du CAN. Pour tous ces paramètres, une description de l'expérimentation est fournie avant les résultats et analyses. Finalement, ces résultats sont comparés à ceux fournis par le manufacturier.

3.2 Montage expérimental

Le montage expérimental permettant d'évaluer les performances du CAN est relativement simple (*Voir Figure 3.1*). Un générateur de forme d'onde est relié à la carte d'évaluation du convertisseur, qui lui est raccordé à un analyseur logique par le biais de la carte d'interconnexion décrite au chapitre précédent. Les données sont enregistrées et traitées sur un ordinateur personnel à l'aide du logiciel *Matlab*. La carte d'évaluation est alimentée par des sources de tension. La fréquence d'échantillonnage du CAN est contrôlée par un signal d'horloge externe.

Un oscilloscope est aussi raccordé au générateur de forme d'onde, par le biais d'un diviseur de puissance, pour observer le signal analogique. L'horloge et la source du signal sont raccordées à une référence de 10 MHz, pour plus de stabilité.

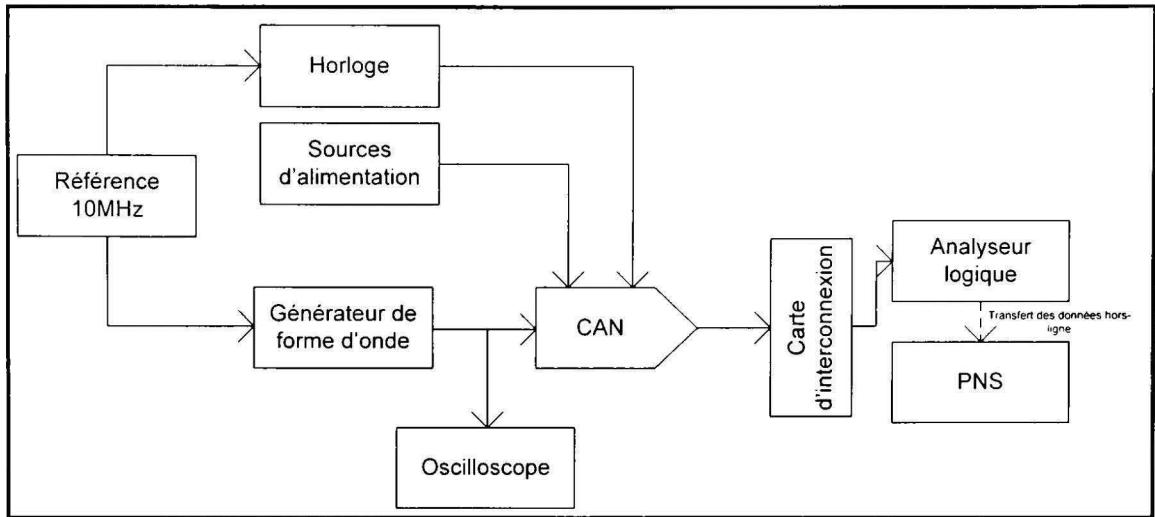


Figure 3.1 Montage expérimental de l'évaluation du CAN.

Les modèles des appareils sont identifiés dans le Tableau 3.1. La référence de 10 MHz est raccordée par des câbles coaxiaux et des connecteurs à Baïonnette Neill-Concelman (BNC). Le générateur, l'oscilloscope et l'horloge sont reliés à la carte d'évaluation par des câbles coaxiaux et des connecteurs sous-miniatures version A (SMA).

Tableau 3.1 Identification des appareils utilisés dans le montage expérimental.

Appareil	Manufacturier	Section	Modèle
Analyseur logique	Tektronics	Mainframe	TLA7012
		Module	TLA7NA2
		Sondes	P6980
Convertisseur	e2v	Carte d'évaluation	AT84AS004-EB
		CAN	AT84AS004
Générateur de forme d'onde	Rhode & Schwarz		SMU200A
Horloge	Standford		CG635
Oscilloscope	Tektronics		TDS694C
PNS	Matlab		Version 7.4.0.287
Référence 10MHz	Symmetricom		8040
Sources d'alimentation (2)	Agilent		E3632A

La carte d'évaluation nécessite plusieurs sources d'alimentation distinctes (*Voir Tableau 3.2*). Les alimentations identifiées V_{-D} , V_{+D} et V_{CCD} fournissent de la puissance aux sections numériques du convertisseur. Celles identifiées V_{EE} et V_{CCA} alimentent les sections analogiques. Selon les recommandations du manufacturier, des sources différentes sont utilisées pour les besoins en puissance des deux sections.

Tableau 3.2 Alimentations de la carte d'évaluation.

Bornier	Alimentation requise (Volts)
V_{-D}	-2,2
V_{+D}	2,5
V_{CCD}	3,3
V_{EE}	-5
V_{CCA}	3,3

3.3 Évaluation de la vitesse maximale de fonctionnement du convertisseur

À la section 2.3.2, la fréquence d'échantillonnage maximale a été fixée à 900 MHz. Cette section vérifie cette mesure avec un signal d'entrée donné. Les résultats sont ensuite vérifiés et analysés.

3.3.1 Description de l'expérimentation

Cette expérimentation a pour but de mesurer la fréquence maximale d'opération du convertisseur. La construction de ce dernier a une influence certaine sur le résultat de l'expérimentation. Cependant, d'autres facteurs, dont le montage expérimental lui-même, peuvent diminuer la fréquence d'échantillonnage atteignable.

D'abord, les limites d'utilisation de la carte doivent être posées pour calculer la fréquence maximale dans des conditions réalistes. Le CAN a une vitesse de fonctionnement nominale de 2 GSPS, il n'est pas nécessaire d'expérimenter à une fréquence supérieure. Un signal d'horloge d'une fréquence minimale de 150 MHz est requis pour assurer le bon fonctionnement du convertisseur. Le générateur d'horloge utilisée dans le montage a une fréquence maximale de 2,05 GHz. Les 2 milliards d'échantillons par seconde sont distribués sur 4 sorties numériques. La fréquence de l'horloge DP maximale est donc de 500 MHz.

On a vu qu'à partir du mode d'autotest du CAN, la fréquence maximale d'opération est de 900 MHz. Cette affirmation est faite en observant l'intégrité du signal numérique enregistré par l'analyseur logique. Cette intégrité tient à deux facteurs : le nombre de codes sautés et le nombre de codes en erreur. Pour vérifier cette fréquence, il est maintenant nécessaire de procéder à des essais supplémentaires, dans un mode de fonctionnement différent. Pour ce faire, des signaux sinusoïdaux de fréquences inférieures au rythme de Nyquist sont numérisés à des fréquences d'échantillonnage prédéterminées. Ces fréquences sont les mêmes que celles étudiées lors de la vérification de l'intégrité du signal. En observant le signal temporel et le spectre fréquentiel associé, on constate la qualité de la conversion. On suppose ici qu'un signal numérisé à une fréquence d'opération inférieure à la fréquence d'opération maximale est facilement reconnaissable lorsqu'il est tracé.

3.3.2 Résultats et analyses

Sans surprise, les signaux numérisés à des fréquences d'échantillonnage inférieurs à 900 MHz ne posent pas de problèmes. La Figure 3.2 (*Voir ANNEXE VI pour les résultats complets*) illustre un signal de 105 MHz numérisé à une fréquence de 800 MHz. La forme du sinus n'est pas parfaite et compte environ 7 échantillons par cycle. L'imperfection est causée par l'interpolation du logiciel utilisé pour tracer la courbe. La durée totale du signal utilisé pour calculer le spectre fréquentiel est de 5,2 µs. Les signaux échantillonnés à une fréquence inférieure à ce seuil ont tous les mêmes caractéristiques.

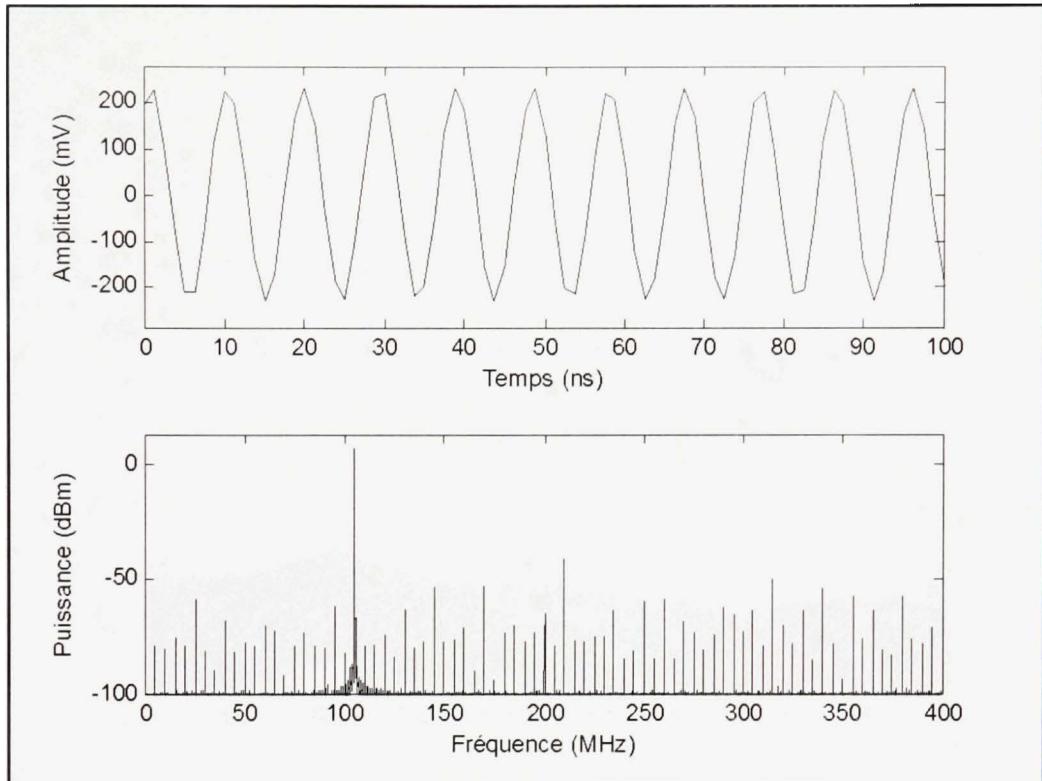


Figure 3.2 Signal de 105 MHz numérisé à une fréquence d'échantillonnage de 800 MHz et son spectre fréquentiel.

À partir de 900 MHz, le plancher de bruit du spectre fréquentiel augmente significativement (*Voir Figure 3.3*). De plus, pour ce signal en particulier, la phase du signal varie beaucoup dans le temps. La raie spectrale du signal est ainsi étalée sur une grande plage de fréquence. Les sauts de phase sont causés par des sauts de codes. Pour comprendre pourquoi aucun code n'est sauté en mode d'autotest tandis qu'en mode d'opération normal certains le sont, il faut regarder de quelle façon le signal est construit. En mode d'autotest, les 4 ports sont observés indépendamment. En mode normal, un vecteur est construit en multiplexant les données des 4 ports. Donc, même si aucun code ne semble être sauté en mode test, le mode d'opération normal peut être amputé de plusieurs échantillons.

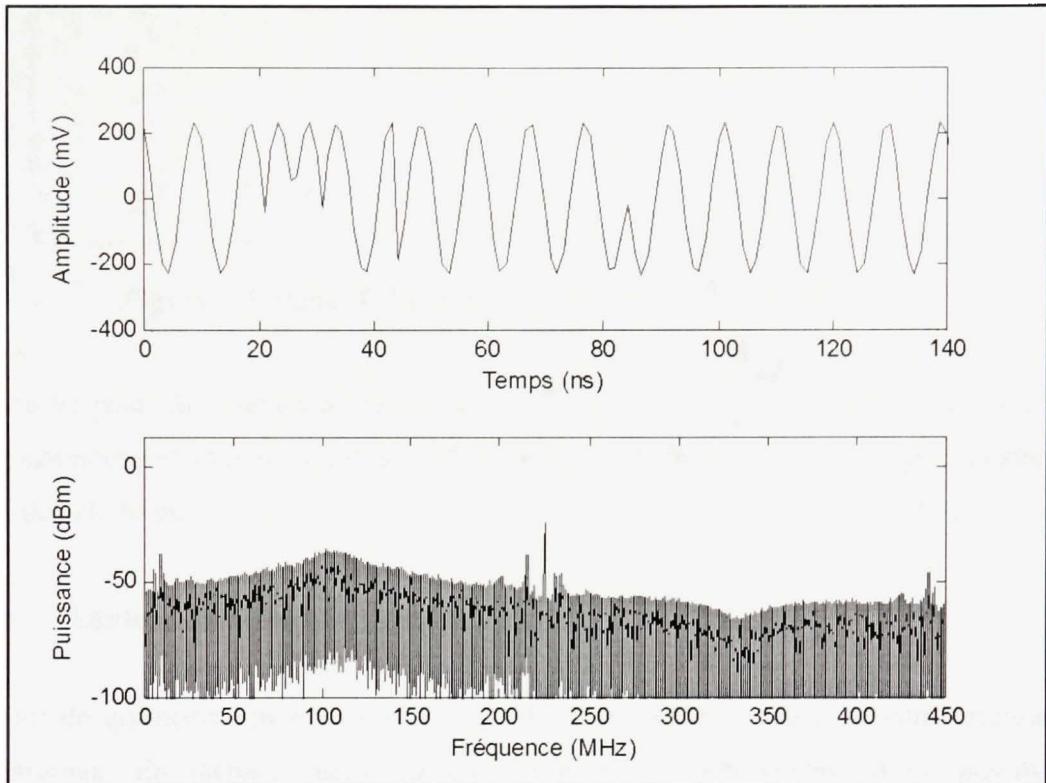


Figure 3.3 Signal de 105 MHz numérisé à une fréquence d'échantillonnage de 900 MHz et son spectre fréquentiel.

Il existe plusieurs raisons potentielles pour justifier le fait que la vitesse nominale du CAN n'est pas atteinte. D'abord, la carte d'évaluation est conçue pour être utilisée d'une seule façon. Puisque l'analyseur logique disponible ne permet pas d'utiliser ainsi un montage légèrement différent est réalisé. En effet, puisque les résistances de terminaison des lignes différentielles sont directement sur la carte, le branchement des sondes devrait être fait directement sur les connecteurs. Sur le montage utilisé, une carte d'interconnexion et des câbles plats sont nécessaires. Aussi, il est possible qu'un mauvais fonctionnement ruine les capacités du convertisseur. D'ailleurs, la Figure 3.4 montre que plusieurs coups d'horloge ne sont pas reçus par l'analyseur logique. Chaque coup d'horloge représente 4 échantillons. Cette mesure a été prise avec l'analyseur logique à une précision de 500 ps.

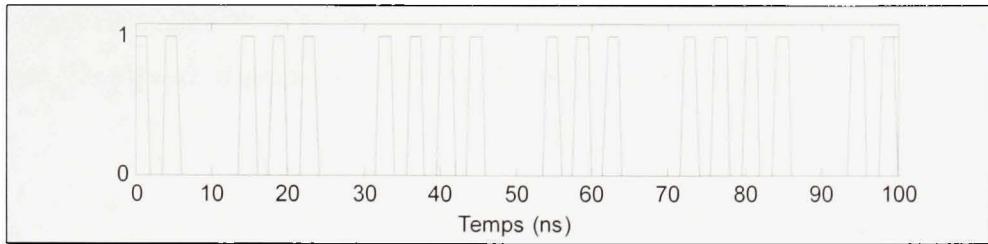


Figure 3.4 Signal DP lorsque le CAN est cadencé à 900 MHz.

D'après les résultats obtenus, on peut conclure que le montage expérimental a une fréquence de fonctionnement maximale de 800 MHz. À une fréquence plus élevée, les signaux sont noyés dans le bruit.

3.4 Évaluation du bruit de quantification

Le bruit de quantification est un des paramètres qui décrit le mieux le comportement du convertisseur. En sachant quelle quantité de bruit le CAN génère, il est possible de déterminer sa plage dynamique. En plus de calculer ce bruit à la fréquence d'opération maximale, on le calcule pour plusieurs fréquences d'opération différentes.

3.4.1 Description de l'expérimentation

L'expérimentation permettant de calculer le bruit de quantification du convertisseur est basée sur les informations contenues dans le livre *Analog-Digital Conversion* (Kester, 2004). On y apprend qu'il existe plusieurs méthodes pour calculer le bruit de quantification. Celle utilisée dans cette expérimentation utilise l'analyse du spectre fréquentiel, obtenu par transformée de Fourier.

On utilise une onde sinusoïdale comme signal de référence. Les données numériques sont chargées dans *Matlab*, où un script calcule la transformée de Fourier avec une fenêtre de Hamming (*Voir ANNEXE VII*). Pour éviter l'utilisation d'une fenêtre, il aurait été possible d'échantillonner le signal analogique de façon cohérente. C'est-à-dire d'échantillonner un

nombre exact de cycles. Pour ce faire, l'échantillonnage doit être synchronisé avec le signal analogique. De plus, la relation (3.1), tirée de Kester, doit être respectée.

$$\boxed{\frac{f_a}{f_s} = \frac{M_C}{M}} \quad (3.1)$$

Où f_a représente la fréquence du signal analogique, f_s la fréquence d'échantillonnage, M_C est le nombre entier de cycles du signal analogique dans l'enregistrement et M est le nombre d'échantillons total. Il n'y a ainsi pas de fuite de puissance entre la raie du signal et les raies adjacentes. Cependant, l'analyseur logique utilisé dans le montage expérimental ne permet pas la synchronisation de la prise de mesure avec le signal analogique. Ainsi, le signal est échantillonné de façon non-cohérente.

Pour tenir en compte la fuite de puissance de la raie principale vers les raies adjacentes, un certain nombre de raies est conservé pour le calcul de la puissance totale du signal. Aussi, les harmoniques du signal fondamental ne sont pas prises en compte dans le calcul du bruit, puisque la non-cohérence a comme effet d'augmenter la puissance des harmoniques. Une composante en courant continu (CC) est aussi introduite dans le spectre pour la même raison. Le script *Matlab* utilisé écarte 10 raies du signal CC et 6 raies des 2^e et 3^e harmoniques. Pour établir le nombre de raies à conserver pour le calcul de la puissance du signal principal, on trace la courbe de la puissance en fonction du nombre de raies. Puisque le signal est beaucoup plus puissant que le bruit, on peut connaître le nombre de raies lorsque le rapport signal à bruit converge vers sa valeur finale. Puisque la longueur de la transformée de Fourier est la même pour tous les signaux, on ne trace cette courbe qu'une seule fois.

3.4.2 Résultats et analyse

La courbe du rapport signal à bruit selon le nombre de raies conservées est tracée à la Figure 3.5. On constate qu'en conservant plus de 1000 raies pour calculer la puissance du signal, le rapport signal à bruit reste environ le même. Ainsi, lors du calcul de l'effet du bruit de

quantification, 1000 raies du signal seront conservées. Ce nombre peut paraître grand, cependant, le signal enregistré contient plus de 4 millions d'échantillons.

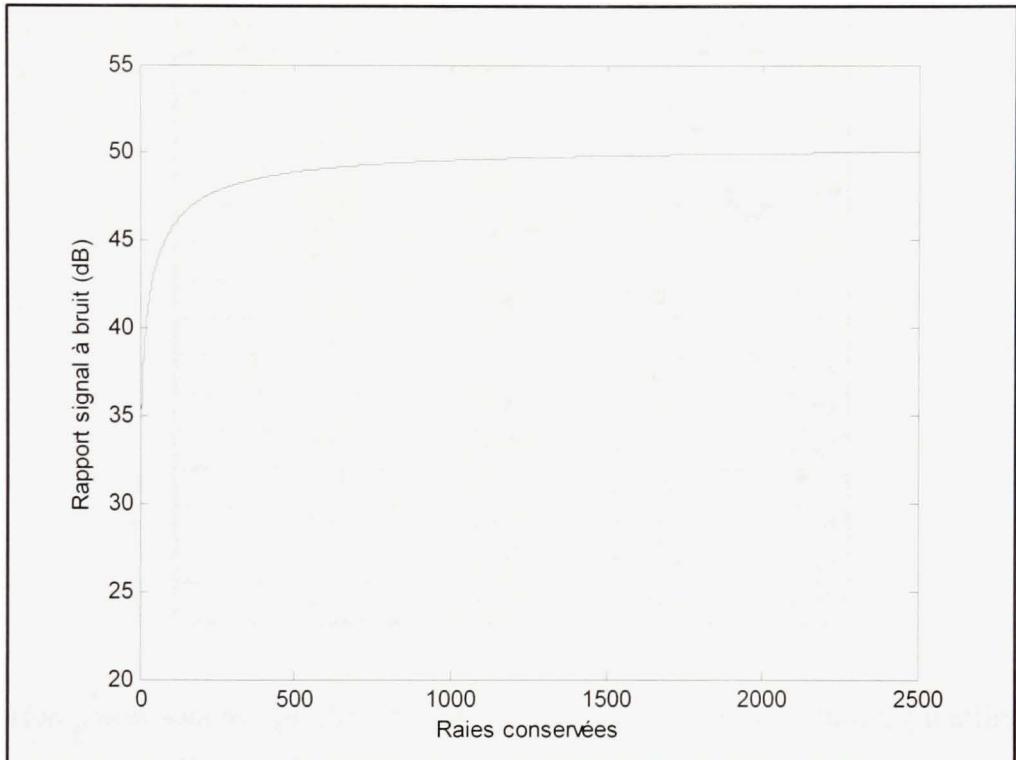


Figure 3.5 Rapport signal à bruit en fonction du nombre de raies conservées.

Le Tableau 3.3 présente le rapport signal à bruit mesuré pour différentes fréquences d'échantillonnage et analogiques à l'entrée du CAN. Les fréquences du signal analogique sont sélectionnées de façon à ne pas être des sous-multiples de la fréquence d'échantillonnage.

Le rapport signal à bruit est de 49.5 dB, peu importe la fréquence du signal à l'entrée, ou la fréquence d'échantillonnage. Le nombre de bits effectifs calculé est ainsi 7,9 bits.

Tableau 3.3 Mesures du rapport signal à bruit pour différentes fréquences d'échantillonnage.

f_a (MHz)	f_s (MHz)	S/N dB	NBE Bits
7,3	600	49,54	7,94
21	600	49,44	7,92
90	600	48,31	7,73
7,3	650	49,50	7,93
21	650	49,49	7,93
90	650	48,60	7,78
7,3	700	49,48	7,93
21	700	49,37	7,91
90	700	48,42	7,75
7,3	750	49,56	7,94
21	750	49,48	7,93
90	750	48,63	7,79
7,3	800	49,59	7,94
21	800	49,47	7,93
90	800	48,64	7,79

Les performances sont très proches de celles suggérées par le manufacturier, qui affirme que le convertisseur offre 8 NBE sur toute sa plage d'utilisation. On doit noter que le manufacturier ne caractérise le convertisseur que pour des fréquences d'échantillonnage supérieures à 1 GSPS, fréquence à laquelle le convertisseur doit performer à plus de 8 NBE.

Le léger écart entre les mesures et cette spécification s'explique par la grande quantité d'harmoniques générées (*Voir Figure 3.6*). Le rapport signal à bruit est donc altéré par les harmoniques supérieures du signal. Celles-ci sont causées, entre autres, par l'utilisation d'une méthode non-cohérente. Bien que ce phénomène soit pris en compte dans le calcul du bruit de quantification, une certaine quantité de puissance fuit vers les raies adjacentes. Cette quantité peut être supérieure à la norme à cause de la gigue de phase de l'horloge, qui crée une incertitude sur le moment de quantification. Cette dernière est évaluée à la section 3.6. De plus, comme 6 harmoniques seulement sont ignorées lors du calcul, il en reste un certain nombre considérées comme faisant partie du bruit.

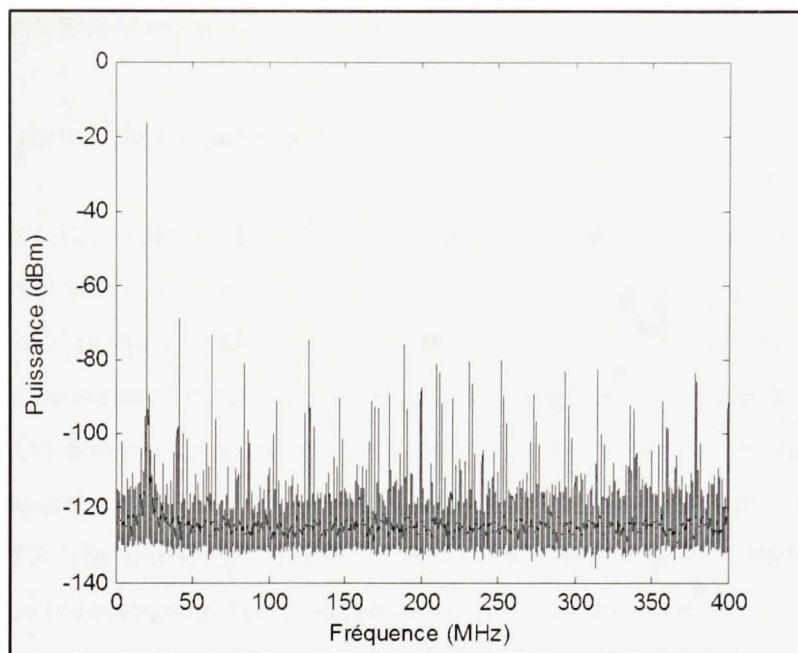


Figure 3.6 Spectre du signal de 21 MHz échantillonné à une fréquence de 800 MHz.

On remarque, sur la Figure 3.6, que l'amplitude de la raie principale n'est pas de -3 dBm. Comme la puissance totale du signal analogique est répartie sur toutes les harmoniques, il est normal que la puissance de l'harmonique fondamentale soit inférieure, cependant, l'écart est trop grand pour s'expliquer de cette seule façon. De plus, le signal temporel à l'origine de ce spectre a aussi une puissance d'environ -15 dBm. L'atténuation est causée par le diviseur de puissance et par les câbles.

3.5 Évaluation de la plage dynamique sans parasites

Dans l'utilisation du convertisseur en termes de récepteur numérique, la plage dynamique sans parasites est un paramètre très important. Étant donné la grande largeur de bande à numériser, il est possible qu'une harmonique d'un signal dans cette bande soit positionnée au même endroit qu'un signal d'intérêt. Dans un tel cas, la plage dynamique allouée au signal

numérisé diminue. Comme il est difficile de prédire la position des raies, connaître leur amplitude maximale permet de connaître leur influence pour le pire cas.

3.5.1 Description de l'expérimentation

Cette expérimentation calcule la SFDR pour plusieurs fréquences d'échantillonnage en faisant la soustraction des puissances de l'interférence la plus puissante et de la fondamentale. Ces puissances sont mesurées à partir du spectre fréquentiel, tracé à l'aide de *Matlab*. L'unité de mesure est le dBc, qui représente l'amplitude en décibels par rapport à la fondamentale. On nomme cette mesure ainsi, parce que la SFDR est parfois mesurée par rapport à la puissance maximale à l'entrée du convertisseur. Dans de tels cas, la SFDR est donnée en dBFS. On utilise ici la puissance en dBc, plutôt qu'en dBFS, parce que le manufacturier du convertisseur fournit la spécification dans cette unité.

Pour éviter la saturation, l'amplitude maximale du signal analogique à l'entrée du convertisseur est de -1 dBFS. C'est-à-dire 1 dB de moins que l'amplitude maximale de 250 mV. Ainsi, la puissance maximale à l'entrée est de -2,04 dBm, pour une puissance du signal analogique de l'expérimentation de -3,04 dBm. Il est aussi très important de s'assurer que le signal ne sature pas, puisqu'une saturation provoque de puissantes harmoniques qui détériorent la SFDR. Ces harmoniques sont causées par une mauvaise utilisation du convertisseur, donc une telle dégradation ne représente pas la spécification réelle et doit être évitée. Les données utilisées pour le calcul de la SFDR sont les mêmes que celles utilisées pour le calcul du bruit de quantification.

3.5.2 Résultats et analyse

Les résultats sont présentés sous forme de tableau (*Voir Tableau 3.4*). La plage dynamique sans parasites est, en moyenne, de 51,1 dBc. On sait que la gigue de phase de l'horloge provoque une certaine quantité de parasites. L'effet de cette gigue est double : la puissance de l'harmonique fondamentale est diminuée et la puissance des harmoniques augmente. La

méthode de non-cohérence influence peu la SFDR parce que la puissance des harmoniques est diminuée de la même façon que celle de la fondamentale.

Tableau 3.4 Mesure de la plage dynamique sans parasites.

Fréquence du signal (MHz)	Fréquence d'échantillonnage (MHz)	Puissance de la fondamentale (dBm)	Fréquence du parasite (MHz)	Puissance du parasite (dBm)	PDSP (dBc)
7,3	600	-9,4	21,9	-63,8	54,4
21	600	-9,2	42	-63,9	54,7
90	600	-9,2	180	-59,1	49,9
7,3	650	-9,8	21,9	-63,2	53,4
21	650	-11,1	42	-61,1	50,0
90	650	-10,3	180	-57,7	47,4
7,3	700	-10,4	21,9	-63,3	52,9
21	700	-10,6	42	-61,6	51,0
90	700	-9,3	180	-59,0	49,7
7,3	750	-11,0	21,9	-64,0	53,0
21	750	-10,7	42	-61,8	51,1
90	750	-8,7	180	-56,5	47,8
7,3	800	-10,9	21,9	-63,6	52,7
21	800	-11,1	42	-61,1	50,0
90	800	-10,2	180	-58,5	48,3

La plage dynamique sans parasites diminue de façon importante avec la fréquence du signal analogique à l'entrée. Selon les données du manufacturier, on devrait plutôt voir la plage augmenter légèrement avec la fréquence du signal à l'entrée. Cette situation peut être provoquée par l'incertitude sur le moment exact de l'échantillonnage. La gigue de phase de l'horloge a plus d'influence sur un signal d'entrée à fréquence plus élevée (*Voir* équation (3.3)).

3.6 Évaluation du bruit de phase

Le bruit de phase a une grande influence sur le spectre du signal numérisé. Puisque ce dernier est utilisé pour mesurer plusieurs paramètres, il est crucial de le mesurer. Le bruit de phase provient de deux sources différentes : le CAN lui-même et l'horloge utilisée pour déclencher

les mesures. Cette section présente des expérimentations et leurs résultats pour les deux sources.

3.6.1 Description des expérimentations

La première expérimentation vise à évaluer le bruit de phase de l'horloge, la seconde le bruit de phase du CAN. L'expérimentation visant à mesurer la gigue de l'horloge utilise un montage différent de celui utilisé jusqu'à présent (*Voir Figure 3.7*). En fait, l'horloge est reliée à un compteur de fréquence (modèle HP 53132A) qui mesure l'écart-type de la période de chaque cycle d'horloge. Ainsi, aucun calcul supplémentaire n'est nécessaire. Le bruit de phase est mesuré avec et sans référence de 10 MHz. Le compteur de fréquence est toujours relié à la référence.

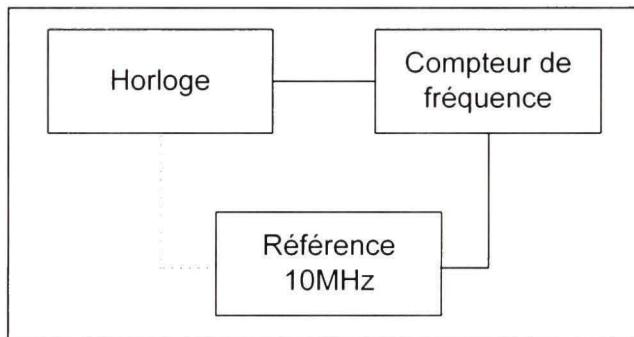


Figure 3.7 Montage expérimental du calcul du bruit de l'horloge.

L'expérimentation pour mesurer le bruit de phase du CAN est tirée de Kester. Le montage est le même que celui utilisé pour calculer les autres paramètres, puisque le bruit de phase est calculé à partir du spectre fréquentiel du signal numérisé. L'expérimentation proposée par Kester suggère de calculer le bruit de phase t_a en utilisant des mesures de S/N pour une haute (S/N_H) et une basse (S/N_B) fréquence à l'entrée. Dans le présent travail, la basse fréquence utilisée est de 1 MHz, et la haute fréquence (f) est de 1 MHz sous la fréquence de Nyquist. À partir de ces mesures, la gigue est calculée à partir de l'équation (3.2). Les rapports signal à bruit doivent être calculés sans les harmoniques du signal d'intérêt.

$$t_a = \frac{1}{2\pi f} \sqrt{\left[10^{\frac{-S/N_H}{20}} \right]^2 - \left[10^{\frac{-S/N_B}{20}} \right]^2} \quad (3.2)$$

La valeur obtenue est comparée à la gigue de phase maximale admissible pour atteindre le NBE spécifié par le manufacturier, soit 7,8 bits. Cette valeur peut être calculée, en radians, à partir de l'équation (3.3), tirée de (Goldberg, 1999).

$$\theta_{\max} = \frac{(f_s / f_a)}{2^{NBE-1}} \quad (3.3)$$

Ainsi, pour une fréquence d'échantillonnage maximale de 800 MHz et un signal analogique d'une fréquence de 400 MHz, la gigue de phase admissible maximale est de 19,5 ps en moyenne quadratique.

3.6.2 Résultats et analyses du bruit de phase de l'horloge

Le bruit de phase de l'horloge est mesuré directement en Hz. La gigue est mesurée en fréquence et convertie en secondes, afin d'être comparée aux spécifications du manufacturier de l'horloge et aux résultats de gigue du convertisseur (*Voir Tableau 3.5*).

Tableau 3.5 Bruit de phase de l'horloge
du montage expérimental.

Fréquence de l'horloge (MHz)	σ_f (Hz)	σ_t (ps)	σ_{f-REF} (Hz)	σ_{t-REF} (ps)
300	0,146	1,622	0,013	0,144
400	0,183	1,144	0,014	0,088
500	0,259	1,036	0,021	0,084
600	0,285	0,792	0,02	0,056
700	0,39	0,796	0,023	0,047
800	0,431	0,673	0,023	0,036
900	0,553	0,683	0,031	0,038
1000	0,699	0,699	0,037	0,037
1200	1,516	1,053	0,04	0,028
1400	1,315	0,671	0,055	0,028
1600	1,4	0,547	0,06	0,023
1800	1,58	0,488	0,07	0,022
2000	1,25	0,313	0,07	0,018

On remarque que le bruit de phase, même sans référence de 10 MHz, est minime. Le manufacturier affirme que le bruit de phase est inférieur à 1ps. On mesure un bruit légèrement supérieur pour des fréquences d'horloge de 300 à 500 MHz. Ces résultats sont tout de même dans les normes, puisque le manufacturier présente aussi une spécification de bruit de phase en fonction du vieillissement de l'appareil. On remarque aussi une nette amélioration du bruit de phase lorsque l'horloge est synchronisée avec une référence de 10 MHz. Dans ce cas, le bruit de phase est inférieur à 0,1 ps, sauf pour une fréquence d'horloge de 300 MHz. Ainsi, l'essentiel de la gigue mesurée dans le montage expérimental est celle du convertisseur et de la source. La source analogique étant elle aussi reliée à la référence 10 MHz, son bruit de phase est du même ordre que celui de l'horloge.

3.6.3 Résultats et analyses du bruit de phase du convertisseur analogique à numérique

La première étape du calcul du bruit de phase du CAN consiste à calculer le rapport signal à bruit d'un signal de basse et de haute fréquence. La même méthode de calcul qu'à la section

3.4 est utilisée. Ensuite, on doit calculer la valeur du bruit de phase en moyenne quadratique selon l'équation mentionnée précédemment. Ces résultats sont présentés au Tableau 3.6. Bien que les résultats représentent le bruit d'horloge, de source et de convertisseur additionnés, on peut vérifier que le bruit d'horloge et de source n'influencent que très peu le total. Ainsi, à une fréquence d'échantillonnage de 600 MHz, le bruit du CAN seul est de 1,1473 ps, ce qui n'est pas une différence significative avec le total de 1,15 ps mesuré.

Tableau 3.6 Bruit de phase du convertisseur analogique à numérique.

Fréquence d'échantillonnage (MHz)	S/N _B (dB)	S/N _H (dB)	t _a (ps)
600	40,85	40,61	1,15
650	41,04	40,87	0,87
700	41,15	40,93	0,91
750	41,11	40,91	0,81
800	40,95	40,69	0,89

Le fabricant de la carte prétend que la gigue de phase du convertisseur est de 150 fs (moyenne quadratique). La gigue mesurée est 6 fois supérieure à cette spécification. Cependant, la méthode par spectre fréquentiel ne permet pas de mesurer précisément une gigue de phase inférieure à 10 ps. On peut ainsi croire que le bruit de phase du convertisseur est bel et bien dans les marges proposées par le manufacturier. De plus, cette valeur est très inférieure à la gigue admissible de 19,5 ps. La gigue de phase n'a donc pas une influence significative sur le rapport signal à bruit du convertisseur. Pour avoir une idée plus précise du bruit de phase réel, un montage plus complexe doit être réalisé. Cependant, comme les mesures permettent d'affirmer que le bruit de phase est suffisamment petit, il n'est pas nécessaire de réaliser un tel montage.

3.7 Comparaison des résultats avec les spécifications du manufacturier et discussion

Mis à part le bruit de quantification, tous les résultats mesurés sont en deçà des limites spécifiées par le manufacturier, en particulier en ce qui a trait à la vitesse d'opération. On peut d'abord penser que le circuit d'interconnexion entre la carte et l'analyseur logique pose problème. Cependant, les mesures prises sur les lignes de transmission démontrent qu'un signal transite avec une amplitude supérieure au seuil de détection des sondes. Une étude approfondie du signal d'horloge démontre que certains cycles sont régulièrement sautés entraînant une distorsion importante du signal. Le convertisseur étant sensible aux variations de l'alimentation électrique, ce phénomène peut être causé par des fluctuations non-désirées des sources d'alimentation. Pour le vérifier, on pourrait utiliser des sources précises à très faible variation de tension. Les coups d'horloge sautés peuvent aussi être causés par un retour de puissance trop élevé sur les lignes de transmission. Pour le vérifier, on pourrait brancher un analyseur logique directement sur la carte d'évaluation du CAN, tel que le suggère le fabricant.

La SFDR et le bruit de phase sont aussi différents des spécifications du manufacturier. Cependant, comme une méthode non-cohérente est utilisée, la précision des mesures par le spectre peut varier. Pour le bruit de phase, on sait déjà que ce test ne permet pas de mesurer précisément une gigue inférieure à 10 ps. De plus, si des variations dans l'alimentation électrique causent des problèmes de propagation d'horloge, les autres spécifications sont inévitablement touchées. Ainsi, avant d'affirmer que le convertisseur ne respecte pas les spécifications du manufacturier, on doit s'assurer que les causes de l'écart entre ces spécifications et les mesures ne sont pas reliées au montage ou aux mesures elles-mêmes.

Étant donné que l'objectif du présent travail n'est pas de caractériser précisément un CAN, mais d'établir dans quelle mesure on peut l'utiliser comme récepteur numérique, les résultats du présent chapitre sont satisfaisants. Ainsi, l'impact des différentes distorsions causées par le convertisseur sur la réception d'un signal radio sera évalué par rapport aux spécifications mesurées, plutôt qu'à celle du manufacturier.

CHAPITRE 4

ÉVALUATION DU CONVERTISSEUR EN TERMES DE RÉCEPTEUR NUMÉRIQUE

4.1 Introduction

Une radio logicielle idéale utilise un convertisseur analogique à numérique comme récepteur. Ainsi, la bande passante entière est disponible à tout instant. Par contre, le bruit de quantification, la SFDR et le bruit de phase induisent une distorsion qui diminue la plage dynamique disponible. Puisque les convertisseurs fonctionnant à très grande vitesse n'offrent qu'une quantité limitée de bits effectifs, il est impossible de compenser par l'utilisation d'un CAN avec une plus grande plage dynamique. Cependant, comme les communications ne s'étalent que sur une fraction du spectre numérisé, il y a toujours un potentiel de gain de sur-échantillonnage. Ainsi, l'impact global de ces modifications du signal doit être connu pour fixer les limites d'un tel récepteur.

Ce chapitre décrit d'abord la théorie qui lie le rapport signal à bruit au taux d'erreurs de communications QPSK et QAM. Ensuite, l'effet du bruit de quantification, de la SFDR et du bruit de phase est mesuré dans un mode d'échantillonnage direct, puis en sous-échantillonnage.

4.2 Théorie des communications QPSK et QAM

Avant d'évaluer l'effet des distorsions causées par le CAN sur la réception, il est important de comprendre ce qu'elles signifient sur le taux d'erreur du signal reçu. Cette section présente les bases théoriques nécessaires à la compréhension du lien entre rapport signal à bruit et taux d'erreur. On y décrit la relation entre le rapport signal à bruit et le taux d'erreur par symbole pour un signal QPSK, puis pour un signal QAM.

Dans la modulation QPSK les symboles sont transmis avec une énergie E_s . Dans une constellation, ils ont ainsi tous la même amplitude $\sqrt{E_s}$. Pour une décision optimale à la réception, on sépare la constellation en « régions de décision ». Ainsi, un vecteur reçu peut se trouver n'importe où dans la bonne région de décision et être correctement interprété à la réception. Pour une modulation QAM, les signaux sont transmis à des énergies différentes, mais toujours distants de a V. Les régions de décision sont représentées par un quadrillé avec des arrêtes entre les symboles (*Voir Figure 4.1*).

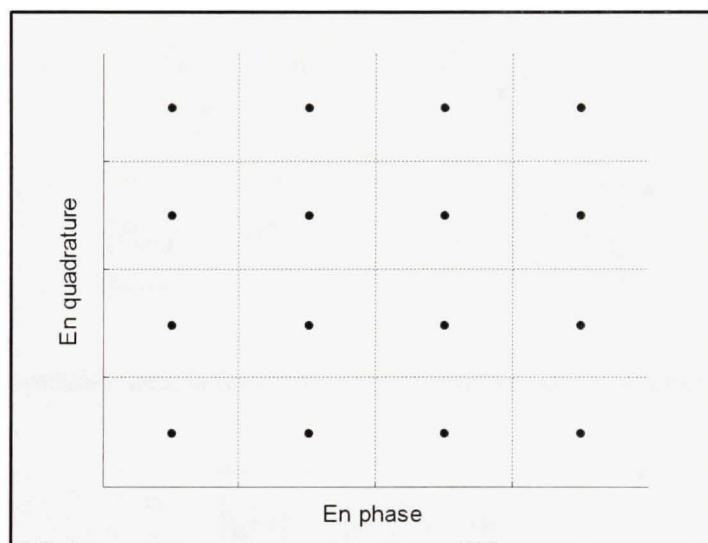


Figure 4.1 Régions de décision d'une constellation 16QAM.

Généralement, le bruit ajouté à un signal modulé est gaussien. Ce bruit s'additionne au signal d'origine. Une erreur survient lorsque le bruit ajouté à un symbole est d'une puissance telle que le symbole sort de sa région de décision et se retrouve dans une région adjacente. Plus l'énergie des symboles est grande, plus les régions de décision sont grandes, plus le bruit doit être puissant pour provoquer une erreur. Il est possible de calculer la probabilité d'un symbole en erreur en fonction du rapport signal à bruit à la réception. La densité de probabilité du bruit gaussien est décrite par l'équation générale (4.1), où σ^2 représente la puissance du bruit.

$$p_n(\alpha) = \frac{1}{\sqrt{2\pi\sigma^2}} e^{-\frac{\alpha^2}{2\sigma^2}} \quad (4.1)$$

Les équations (4.2) et (4.3) permettent de calculer la probabilité d'erreur de systèmes QPSK et 16QAM. E_s est l'énergie d'un symbole et N_0 est la densité spectrale du bruit. On peut lier N_0 à σ^2 par la relation $\sigma^2=N_0/2$. La Figure 4.2 représente la courbe de probabilité d'erreur en fonction du rapport signal à bruit E_s/N_0 pour des signaux QPSK et 16QAM.

$$P_{EQPSK} = 2Q\left(\sqrt{\frac{E_s}{N_0}}\right) - Q^2\left(\sqrt{\frac{E_s}{N_0}}\right) \quad (4.2)$$

$$P_{E16QAM} = 3Q\left(\sqrt{\frac{3E_s}{15N_0}}\right) - \frac{9}{4}Q^2\left(\sqrt{\frac{3E_s}{15N_0}}\right) \quad (4.3)$$

Dans les équations précédentes, la fonction $Q(x)$ est définie par l'équation (4.4).

$$Q(x) = \frac{1}{\sqrt{2\pi}} \int_x^\infty e^{-\frac{u^2}{2}} du \quad (4.4)$$

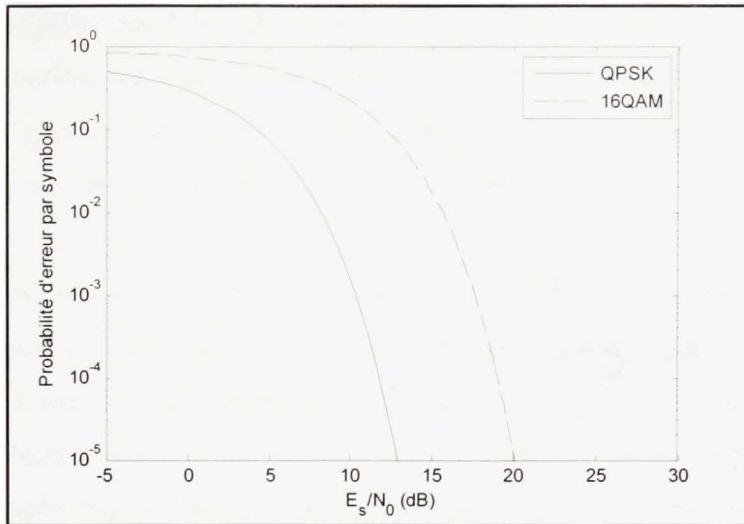


Figure 4.2 Probabilité d'erreur de signaux QPSK et 16QAM.

Il est évident que plus le rapport signal à bruit est élevé, plus la probabilité d'une erreur à la réception est faible. La distorsion ajoutée par le convertisseur dégrade le rapport S/N à la réception, augmentant ainsi la probabilité d'une erreur sur un symbole. On peut calculer le NBE minimum requis pour une probabilité d'erreur désirée. Par exemple, pour une probabilité d'erreur désirée de 10^{-5} , le S/N du CAN doit être supérieur à 20 dB pour les deux modulations. Le nombre de bits minimum correspondant est 3.

4.3 Évaluation de l'effet du bruit de quantification sur la réception

Lors de la conversion du signal analogique en signal numérique, plusieurs facteurs peuvent transformer le signal original. Dans le meilleur des cas, seul le bruit de quantification dégrade la qualité du signal d'origine. Cette section présente une expérimentation permettant de connaître l'impact de ce bruit sur la réception du signal, et les résultats associés.

4.3.1 Description de l'expérimentation

Pour évaluer l'effet du bruit de quantification sur la réception d'un signal analogique en échantillonnage direct, on utilise le montage présenté au chapitre 3. La source utilisée permet

de générer des signaux modulés QPSK et 16QAM. Les données sont générées par un algorithme pseudo-aléatoire à un rythme variable. Le filtre de mise en forme utilisé est un filtre en cosinus surélevé. Les récepteurs logiciels utilisés sont ceux décrits au chapitre 2. L'amplitude maximale du signal analogique est de -1 dBFS.

Le rapport signal à bruit de quantification mesuré au chapitre précédent est d'environ 50 dB. Parce que le signal a une bande passante plus grande que le signal utilisé au chapitre précédent et n'est que légèrement filtré avant d'être démodulé, on peut s'attendre à un rapport signal à bruit semblable. Le rapport signal à bruit est calculé à partir de l'AVE à l'aide de l'équation (4.5), où *Symbole* représente la position dans la constellation du symbole sans bruit.

$$S/N = 10 \log \frac{AVE^2}{|Symbole|^2} \quad (4.5)$$

Les signaux sont évalués pour différentes fréquences RF, taux de symboles et fréquences d'échantillonnage. De cette façon, on s'assure que le bruit de quantification ne dépend pas de la position du signal dans le spectre. Plus le rythme de transmission des symboles est élevé, plus la bande passante du signal est large. Ainsi, l'amplitude du vecteur d'erreur devrait être plus grande.

L'expérimentation est effectuée pour des fréquences inférieures (échantillonnage direct) et supérieures (sous-échantillonnage) au rythme de Nyquist. Les mesures de sous-échantillonnage sont faites en numérisant un signal dans la bande 1 de Nyquist, c'est-à-dire dans la bande située entre $f_s/2$ et f_s .

4.3.2 Résultats et analyse

Les résultats sont présentés sous forme de tableaux (*Voir Tableau 4.1 et Tableau 4.2*). Pour une modulation QPSK, le rapport signal à bruit est inférieur aux attentes. Aussi, l'AVE est

plus grande à un rythme de 10 ksym/s. Le S/N ne varie cependant pas de la même façon. En traçant les constellations des signaux à la réception, on constate que l'amplitude varie selon le taux de symboles utilisé (*Voir Figure 4.3 et Figure 4.4*). L'AVE suit ainsi proportionnellement l'amplitude du signal total. De plus, à un rythme de 10 ksym/s, peu de symboles sont enregistrés et traités. Donc, quelques symboles avec une AVE plus grande influencent le S/N calculé, ce qui n'est pas le cas lorsque plusieurs symboles sont analysés. Globalement, la dégradation du rapport signal à bruit n'entraîne pas une augmentation notable du taux d'erreur par symbole attendu.

On remarque aussi que quelques symboles s'éloignent du lot. Ceux-ci sont causés par le filtre de mise en forme. Il s'agit de symboles au début ou à la fin de la séquence. Bien qu'ils soient affichés dans le graphique, ils sont éliminés pour le calcul du S/N.

Tableau 4.1 Effet du bruit de quantification sur la réception d'un signal QPSK.

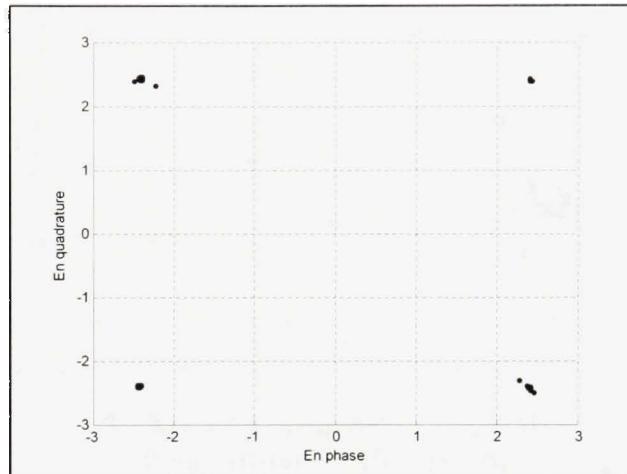
f_s (MHz)	Rythme (ksym/s)	f_a (MHz)	AVE (mV)	S/N (dB)	
700	10	88	24,73	43,4	Échantillonnage direct
700	10	291	26,77	42,5	
700	250	88	4,05	45,1	
700	250	291	4,91	43,2	
750	10	88	42,68	38,3	
750	10	291	40,58	38,5	
750	250	88	3,34	46,5	
750	250	291	4,85	43,1	
800	10	88	25,25	42,7	
800	10	291	21,57	43,8	
800	250	88	3,79	45,2	Sous-échantillonnage
800	250	291	3,96	44,6	
700	10	488	49,18	36,5	
700	10	691	23,05	43,1	
700	250	488	3,33	45,9	
700	250	691	2,96	46,9	
750	10	488	30,13	40,5	
750	10	691	21,54	43,4	
750	250	488	2,98	46,6	
750	250	691	3,27	45,7	
800	10	488	94,00	30,8	
800	10	691	19,72	44,4	
800	250	488	3,94	44,5	
800	250	691	3,27	46,0	

Tableau 4.2 Effet du bruit de quantification sur la réception d'un signal 16QAM.

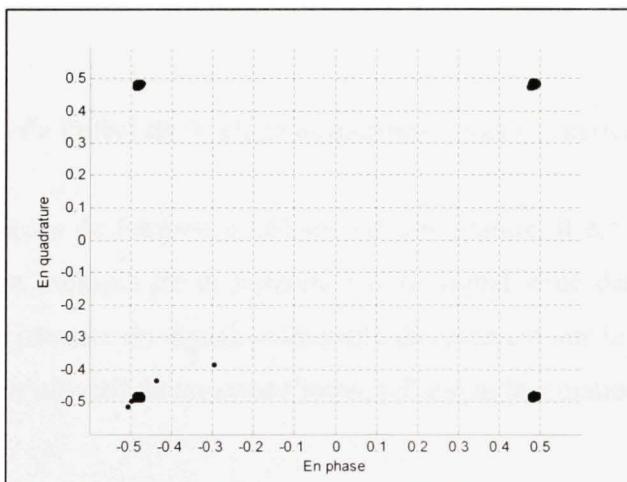
f_s (MHz)	Rythme (ksym/s)	f_a (MHz)	AVE (mV)	S/N (dB)	
700	10	88	103,0	56,2	Échantillonnage direct
700	10	291	128,6	50,3	
700	250	88	14,9	47,6	
700	250	291	12,1	48,0	
750	10	88	123,6	42,5	
750	10	291	83,4	49,2	
750	250	88	12,5	48,0	
750	250	291	12,3	48,4	
800	10	88	79,8	53,1	
800	10	291	118,3	52,5	
800	250	88	11,7	48,6	
800	250	291	10,2	49,6	
700	10	488	156,8	46,8	Sous-échantillonnage
700	10	691	69,5	47,4	
700	250	488	9,1	50,9	
700	250	691	9,7	49,5	
750	10	488	89,8	53,2	
750	10	691	83,4	56,3	
750	250	488	12,9	47,4	
750	250	691	11,9	48,9	
800	10	488	127,4	49,6	
800	10	691	144,2	44,0	
800	250	488	13,6	47,3	
800	250	691	10,9	48,9	

Pour une modulation 16QAM, le rapport signal à bruit se rapproche beaucoup des valeurs nominales du convertisseur. Un gain de procédé est même observable pour certains signaux. En analysant les constellations, on distingue un symbole parasite qui s'ajoute à la constellation (*Voir Figure 4.5*). Ce symbole est présent pour toutes les mesures et cause donc

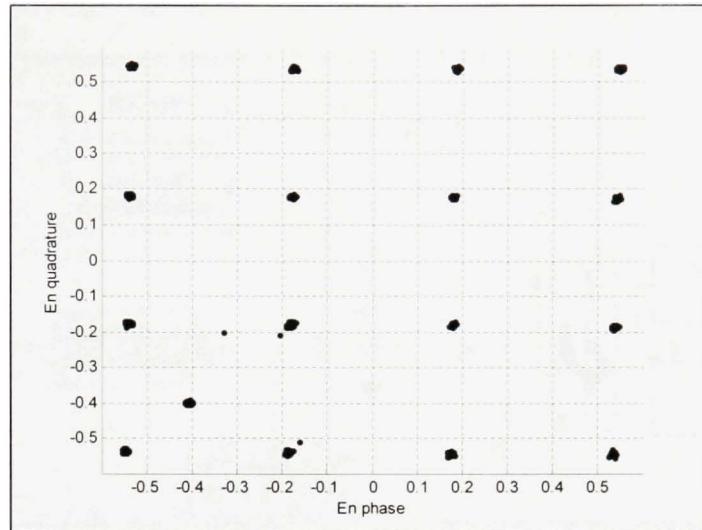
ainsi une dégradation de l'AVE. Ce symbole provient de la source, qui le génère à chaque reprise de sa séquence pseudo-aléatoire.



**Figure 4.3 Constellation QPSK
à un rythme de 10 ksym/s.**



**Figure 4.4 Constellation QPSK
à un rythme de 250 ksym/s.**



**Figure 4.5 Constellation 16QAM
à un rythme de 250 ksym/s.**

Comme les signaux analogiques à l'entrée du CAN sont dans la bande passante à l'entrée du convertisseur, les performances en conversion directe ou en sous-échantillonnage sont semblables.

4.4 Évaluation de l'effet de la plage dynamique sans parasites sur la réception

Étant donné que la bande de fréquence utilisée est très grande, il est probable qu'un signal d'intérêt se situe à un multiple de la fréquence d'un signal situé dans la bande. Ainsi, le convertisseur crée un parasite du signal indésirable directement sur le signal d'intérêt. Cette expérimentation a pour objectif de mesurer l'impact d'une telle situation sur la réception.

4.4.1 Description de l'expérimentation

Pour déterminer l'effet d'un parasite sur la réception, il est nécessaire d'inclure un deuxième générateur de forme d'onde dans le montage. Comme le montre la Figure 4.6, l'oscilloscope utilisé précédemment est remplacé par un deuxième générateur de forme d'onde (Agilent E8244A). Ce deuxième générateur est utilisé pour générer une onde sinusoïdale d'une fréquence sous-multiple du signal QPSK ou QAM analysé.

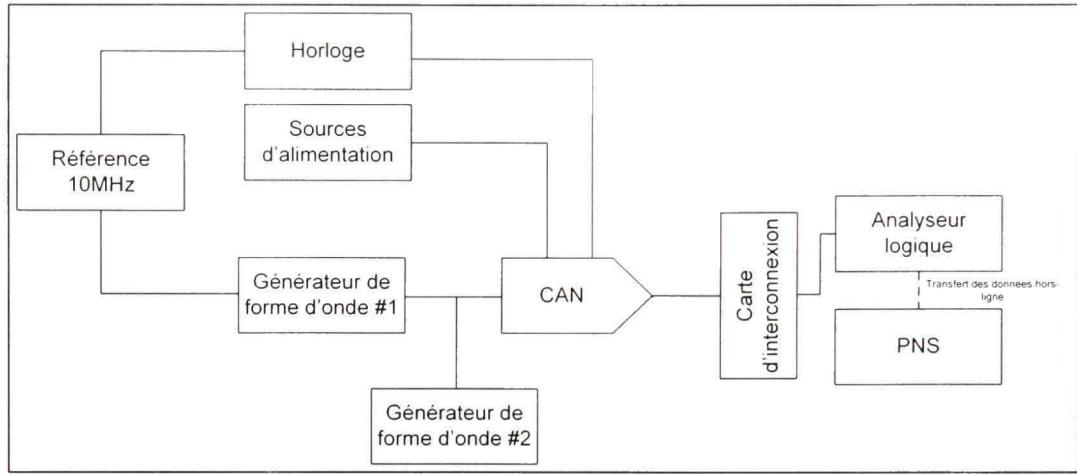


Figure 4.6 Montage expérimental pour déterminer l'influence de la SFDR sur la réception.

Comme l'ont démontré les essais au chapitre précédent, les premières harmoniques parasites du signal sont toujours les plus importantes. Ainsi, pour que la fréquence de l'onde sinusoïdale parasite soit égale au signal d'intérêt, on doit ainsi régler la fréquence du deuxième générateur sur la moitié de la fréquence du premier. On s'assure que la deuxième和谐音 tombe pile sur le signal à démoduler. En sous-échantillonnage, le parasite est placé dans la bande 1 de Nyquist, de façon à ce que le premier parasite soit pile sur le signal observé. Celui-ci est replié dans la bande 1 de Nyquist à une fréquence f_s-f_a .

L'amplitude du signal sinusoïdal influence la plage dynamique allouée au signal principal. Pour bien cerner l'effet de la SFDR sur la réception, il faut donc mesurer le signal modulé avec plusieurs amplitudes de parasites différents. Pour tirer profit au maximum de la plage dynamique, l'expérimentation est répétée pour trois amplitudes différentes du signal sinusoïdal. L'amplitude du signal QAM ou QPSK est ensuite ajustée de façon à ce que le signal total à l'entrée du CAN soit légèrement inférieur à la puissance maximale admissible. Pour ce faire, on observe le signal « Hors des limites » du convertisseur. À partir de -2 dBm, l'amplitude du signal d'intérêt est baissée jusqu'à ce que le bit « Hors des limites » soit toujours à zéro.

Le signal est numérisé et analysé en échantillonnage direct et en sous-échantillonnage. Au chapitre précédent, il a été observé que la SFDR varie en fonction de la fréquence du signal analogique, mais pas en fonction de la fréquence d'échantillonnage. On utilise donc quelques fréquences du signal analogique, mais une seule fréquence d'échantillonnage.

4.4.2 Résultats et analyse

La SFDR est de 50 dBc. Donc, pour un signal parasitaire de même puissance que le signal d'intérêt, l'influence devrait être très limitée. Il faut garder en tête que l'expérimentation actuelle analyse l'influence d'un signal de très faible largeur de bande. Dans un cas réel, le signal interférant peut être d'une largeur de bande variable.

À partir de l'AVE mesurée, les courbes suivantes sont tracées (*Voir Figure 4.7 et Figure 4.8*).

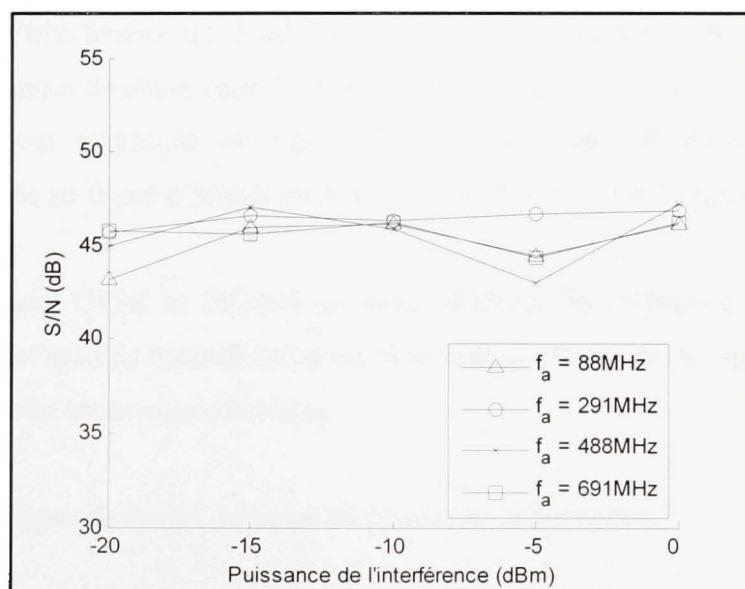


Figure 4.7 Influence de la SFDR sur la réception d'un signal QPSK.

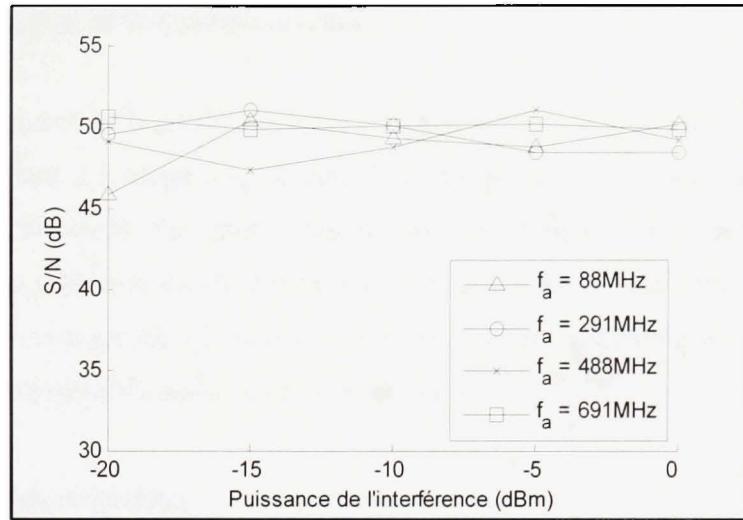


Figure 4.8 Influence de la SFDR sur la réception d'un signal 16QAM.

Bien que stable, la SFDR varie parfois beaucoup d'un signal à l'autre. Par exemple, il y une différence de 5 dB entre le S/N des signaux de 291 MHz et 488 MHz QPSK et 16QAM pour des puissances d'interférence de -5 dBm et -15 dBm respectivement. On peut expliquer cet écart par la différence de phase entre le signal d'intérêt et d'interférence. Lorsque les signaux s'additionnent, leur amplitude est maximale lorsqu'ils sont en phase. Ainsi, la plage dynamique allouée au signal d'intérêt est réduite et le rapport signal à bruit aussi.

Le S/N des signaux QPSK et 16QAM est aussi différent. La différence est conforme aux mesures d'effet du bruit de quantification sur la réception. D'ailleurs, le rapport signal à bruit avec et sans parasite est presque identique.

4.5 Évaluation de l'effet du bruit de phase sur la réception

Le bruit de phase mesuré au chapitre 3 est faible en comparaison du bruit de quantification. Il est cependant important de s'assurer que son impact reste faible sur la réception d'un signal. Cette section décrit l'expérimentation qui permet de mesurer l'importance relative du bruit de phase et présente les résultats obtenus.

4.5.1 Description de l'expérimentation

Pour mesurer l'impact du bruit de phase sur la réception, on doit ajouter du bruit de phase à l'horloge. Cependant, l'horloge utilisée dans le montage ne permet pas d'ajouter sciemment de la gigue dans le signal. Par contre, les mesures du chapitre 3 montrent que le bruit de phase avec et sans référence de 10 MHz varie d'un facteur de 10. De cette façon, l'influence du bruit de phase sera jaugée en retirant la référence et en comparant les résultats avec les mesures du bruit de quantification prises à la section 4.3.

4.5.2 Résultats et analyse

En affichant les constellations (*Voir Figure 4.9, Figure 4.10 et Figure 4.11*), on remarque immédiatement que l'importance du bruit de phase sans référence a été sous-estimée. Cependant, on doit savoir que le bruit de phase à lui seul ne peut expliquer les observations. Pour des modulations QPSK et 16QAM, le bruit de phase peut devenir tel que les symboles forment un cercle continu.

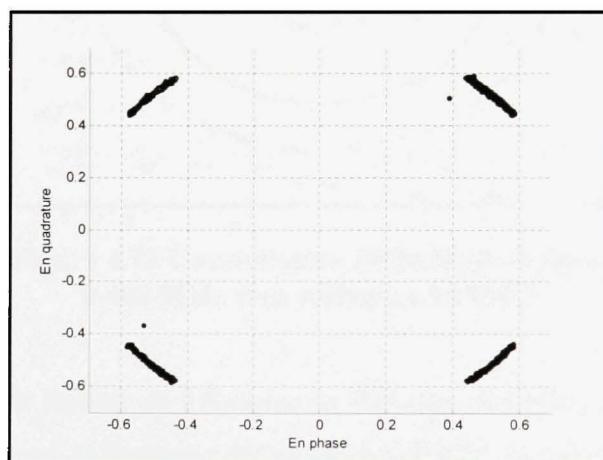


Figure 4.9 Constellation QPSK d'un signal à 88 MHz sans référence 10 MHz.

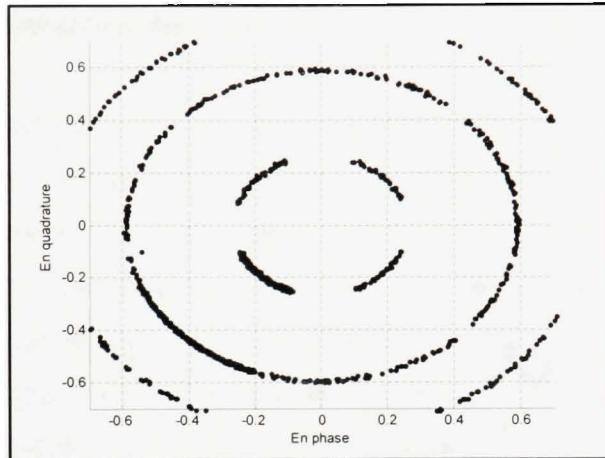


Figure 4.10 Constellation 16QAM d'un signal à 291 MHz sans référence 10 MHz.

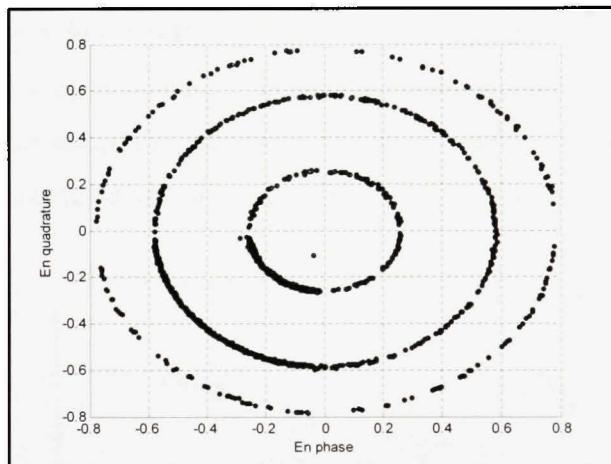


Figure 4.11 Constellation 16QAM d'un signal à 488 MHz sans référence 10 MHz.

Cette erreur provient de l'erreur de fréquence de l'horloge. En effet, puisque la référence est déconnectée, la fréquence de l'horloge dérive légèrement de sa valeur nominale. Comme on n'utilise pas de recouvrement de fréquence au récepteur, cette variation a une grande influence sur la constellation observée.

4.6 Analyse et discussion des résultats

À partir des expérimentations menées, on peut conclure qu'il est possible d'utiliser un convertisseur analogique à numérique de façon conventionnelle pour réaliser la réception directe des radiofréquences. Les performances d'un tel récepteur sont directement liées aux performances du CAN. Ainsi, ces spécifications sont choisies de façon à répondre aux besoins du lien de communication. Par exemple, un taux d'erreur par symbole de 10^{-3} nécessite un rapport signal à bruit d'environ 15 dB. Dans un canal sans bruit, le nombre de bits minimum requis est de 2.19 bits. Dans une communication sans fil, la puissance du signal au récepteur n'est pas égale à la puissance maximale à l'entrée du convertisseur. Pour utiliser toute la plage dynamique disponible, le signal est amplifié. Ce faisant, le bruit est aussi amplifié. Pour calculer le NBE nécessaire à l'obtention d'un rapport signal à bruit de 15 dB, il est donc nécessaire de considérer le S/N à l'entrée du convertisseur. En connaissant le S/N à l'antenne, et en supposant que la puissance du signal à l'entrée du convertisseur est amplifiée à la puissance maximale admissible à l'entrée de ce dernier, on peut calculer le NBE nécessaire pour obtenir le taux d'erreur souhaité à partir de l'équation (4.6).

$$NBE = \frac{10 \log \left(\frac{\frac{1}{\frac{1}{\frac{S/N}{10^{10}}} - \frac{1}{\frac{S/N_{antenne}}{10^{10}}}}}{6,02} \right) - 1,76}{6,02} \quad (4.6)$$

Donc, en supposant un rapport signal à bruit de 16 dB à l'antenne, le NBE nécessaire pour obtenir le taux d'erreur souhaité est de 3,34 bits.

Cependant, cette valeur ne tient pas compte de la puissance du bruit qui peut être ajoutée par un parasite, situé à une fréquence sous-multiple. Cette puissance dépend de beaucoup trop de facteurs non-déterministes pour être évaluée précisément. En effet, les parasites proviennent d'autres télécommunications situées dans la bande de fréquence. Par contre, les

expérimentations démontrent que l'influence de tels parasites est faible. Ces dernières ont néanmoins démontré que des perturbations d'une autre nature peuvent causer des dégradations du signal.

En effet, puisque les parasites sont causés par des signaux non-pertinents à des fréquences différentes du signal d'intérêt, ils s'additionnent temporellement au signal à démoduler. Ainsi, l'amplitude maximale du signal à l'entrée du convertisseur n'est pas l'amplitude du signal principal. Cette situation peut être particulièrement problématique lorsqu'une antenne émettrice se situe à proximité de l'antenne réceptrice, ou lorsqu'un signal est reçu à une puissance beaucoup supérieure à la puissance du signal d'intérêt. Dans de telles situations, le bruit de quantification a une influence beaucoup plus grande sur la réception. Dans un contexte d'antenne émettrice à proximité, la puissance de l'émetteur qui fuit vers le récepteur peut être jusqu'à 75 dB supérieure au signal reçu. La Figure 4.12 montre la constellation d'un signal QPSK reçu à une puissance de -75 dBm. Un site connexe est situé à une fréquence plus élevée de 7,5 MHz à une puissance de 0 dBm. On remarque que l'AVM est de très loin supérieure à ce qui a été mesuré précédemment.

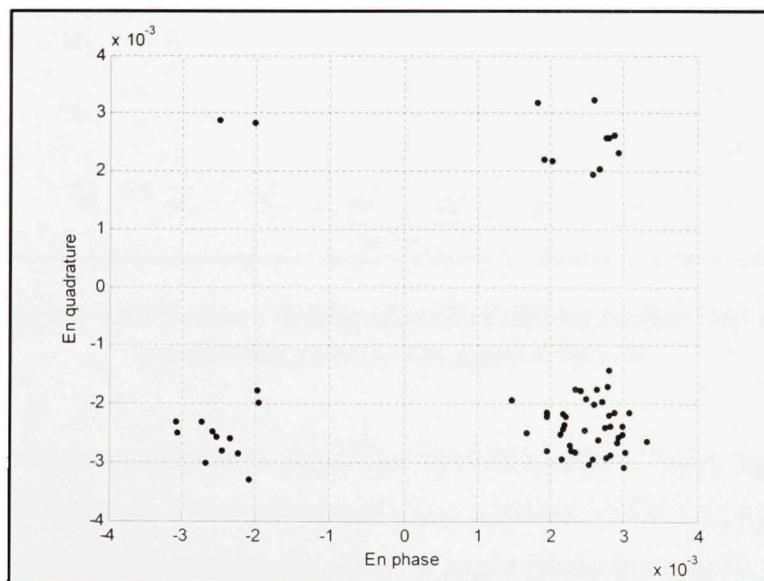


Figure 4.12 Réception d'un signal QPSK en présence d'un site connexe.

La réalisation d'un récepteur direct des radiofréquences nécessite aussi une horloge très précise. On a vu que la gigue de phase devient critique lorsque le signal est numérisé en sous-échantillonnage. Si le bruit de quantification n'entraîne que de faibles détériorations, il en est tout autrement du bruit de phase à des fréquences élevées.

La figure suivante (*Voir Figure 4.13*) démontre qu'en plus de varier selon le rapport signal à bruit désiré, le nombre de bits minimal requis varie en fonction de la puissance relative du signal d'intérêt selon la puissance d'interférence.

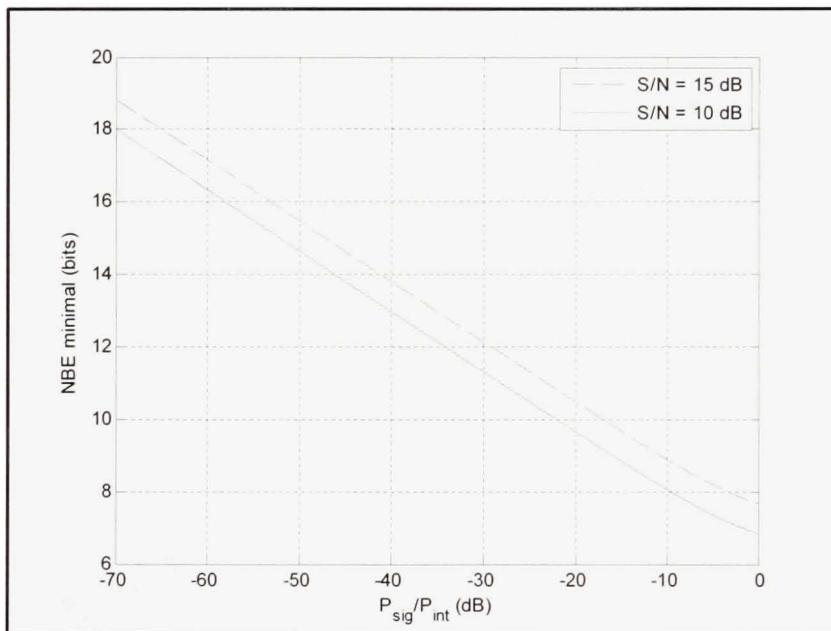


Figure 4.13 Nombre de bits effectifs minimal en fonction de la puissance relative du signal d'intérêt.

Ainsi, un convertisseur analogique à numérique peut être utilisé comme récepteur direct des radiofréquences à condition d'être commandé par une horloge précise. Cependant, plutôt que de numériser la bande de fréquence en entier, il serait préférable d'utiliser une banque de filtres. Les filtres composant cette banque doivent être sélectionnés de façon à ce qu'il soit toujours possible d'éliminer les sites connexes de puissance trop élevée. Bien qu'un

récepteur construit de cette façon ne constitue pas une radio logicielle idéale, il procure des avantages intéressants au niveau de la cognition du spectre.

CONCLUSION

Le présent travail avait pour objectif de déterminer dans quelle mesure et de quelle façon les convertisseurs analogique à numérique peuvent être utilisés dans la réalisation d'un récepteur numérique. Pour y arriver, il fut nécessaire de passer en revue les différents CAN disponibles. Les convertisseurs exotiques non disponibles sur le marché ont été examinés, pour s'assurer de ne pas rater d'opportunité. Après avoir posé les critères de sélection de CAN, puis choisi celui convenant le mieux aux besoins, des modèles théoriques de convertisseurs ont été présentés.

La conception du récepteur numérique a été énoncée au chapitre 2. Cette conception débute par la réalisation d'un circuit imprimé. Puis, poursuit avec la vérification de l'intégrité du signal sur ce circuit par simulation et par mesures sur le circuit réel. Enfin, la conception du récepteur logiciel est décrite.

Avant d'évaluer le convertisseur analogique à numérique retenu en termes de récepteur numérique, il fut nécessaire de mesurer les paramètres du CAN et de les comparer à l'énoncé du manufacturier. Quatre paramètres sont ainsi évalués : la vitesse maximale de fonctionnement du convertisseur, le bruit de quantification à diverses vitesses d'opération, la plage dynamique sans parasites et le bruit de phase. Bien que la vitesse d'opération maximale soit bien en deçà des spécifications du manufacturier, le bruit de quantification et la plage dynamique sans parasites se rapprochent beaucoup de ceux promis par le fabricant. Les tests utilisés ne permettent pas de mesurer précisément le bruit de phase du manufacturier, mais on apprit tout de même qu'il est suffisamment petit pour ne pas causer de détériorations lors de l'utilisation du convertisseur en tant que récepteur numérique.

Le chapitre final évalua l'effet des caractéristiques mesurées au troisième chapitre lorsque le convertisseur est utilisé en tant que récepteur numérique. Il a été constaté que le bruit de quantification et la plage dynamique sans parasites n'ont qu'une influence limitée sur la réception de signaux QPSK et 16QAM, lorsque la plage dynamique complète du

convertisseur est dédiée au signal désiré. À l'inverse, la précision de l'horloge est critique, puisqu'une gigue de phase cause d'importantes dégradations à haute fréquence. Les expérimentations ont aussi permis de découvrir que le facteur le plus limitatif est la présence de signaux de forte puissance dans la bande de fréquence étudiée. Par conséquent, il a été proposé d'utiliser concurremment un CAN comme récepteur numérique et une banque de filtre. De cette façon, les signaux de forte puissance peuvent être éliminés du spectre, sans amputer le récepteur de ses capacités de cognition du spectre.

ANNEXE I

SPÉCIFICATIONS DU CONVERTISSEUR ANALOGIQUE À NUMÉRIQUE RETENU

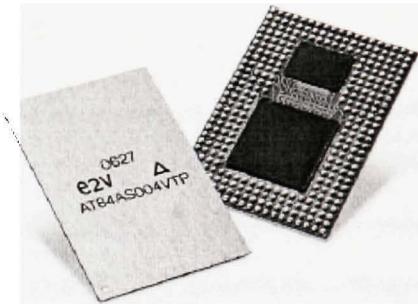
e2v

AT84AS004
10-bit 2 Gsps ADC With 1:4 DMUX

Datasheet

Features

- 10-bit Resolution
- 2 Gsps Sampling Rate
- Selectable 1:2 or 1:4 Demultiplexed Output
- 500 mVpp Differential 100Ω or Single-ended 50Ω Analog Input
- 100Ω Differential or Single-ended 50Ω Clock Input
- LVDS Output Compatibility
- Functions:
 - ADC Gain Adjust
 - Sampling Delay Adjust
 - 1:4 Demultiplexed Simultaneous or Staggered Digital Outputs
 - Data Ready Output with Asynchronous Reset
 - Out-of-range Output Bit (11th Bit)
- Power Consumption: 6.5W
- Power Supplies: -5V, -2.2V, 3.3V and V_{PLUSD} Output Power Supply
- Package
 - Cavity Down EBGA 317 (Enhanced Ball Grid Array)
 - 25 × 35 mm Dimensions



Performances

- 3 GHz Full Power Analog Input Bandwidth
- -0.5 dB Gain Flatness from DC up to 1.5 GHz
- Single-tone Performance at F_s = 2 Gsps, Full First and Second Nyquist (-1 dBFS)
 - ENOB = 7.8 Effective Bits, F_n = 1000 MHz
 - SNR = 51 dBc, SFDR = -55 dBc, F_n = 1000 MHz
 - ENOB = 7.5 Effective Bits, F_n = 2 GHz
 - SNR = 50 dBc, SFDR = -54 dBc, F_n = 2 GHz
- Dual-tone Performance (IMD3) at F_s = 2 Gsps (-7 dBFS Each Tone)
 - Fin1 = 945 MHz, Fin2 = 955 MHz; IMD3 = -60 dBFS
 - Fin1 = 1545 MHz, Fin2 = 1555 MHz; IMD3 = -60 dBFS

Screening

- Temperature Range:
 - T_{amb} > 0°C; T_j < 90°C (Commercial C Grade)
 - T_{amb} > -40°C; T_j < 110°C (Industrial V Grade)

Visit our website: www.e2v.com
for the latest version of the datasheet

AT84AS004**Applications**

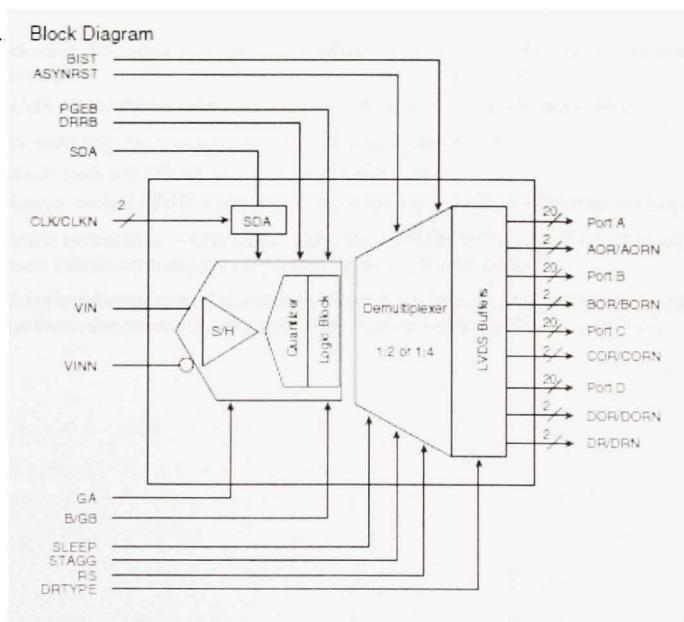
- Direct RF Down Conversion
- Broadband Digital Receivers
- Test Instrumentation
- High Speed Data Acquisition
- High Energy Physics

1. Description

The AT84AS004 combines a 10-bit 2 GspS analog-to-digital converter with a 1.4 DEMUX, designed for accurate digitization of broadband signals in either first or second Nyquist zone. It features 7.5 Effective Number of Bits (ENOB) and -55 dBFS Spurious Free Dynamic Range (SFDR), at 2 GspS over the full first Nyquist zone and 7.5-bit with 54 dB SFDR over full second Nyquist.

The 1.4 demultiplexed digital outputs are LVDS logic compatible, allowing easy interfacing with standard FPGAs or DSPs. The AT84AS004 operates at up to 2 GspS.

The AT84AS004 comes in a 25 × 35 mm EBGA317 package. This package has the same TCE as FR4 boards, offering excellent reliability when subjected to large thermal shocks.

2. Block Diagram**Figure 2-1.** Block Diagram

AT84AS004

3. Functional Description

The AT84AS004 is a 10-bit 2 Gps ADC combined with a 1:4 demultiplexer (DMUX) allowing to lower the 11 bit output data stream (10-bit data and one out-of-range bit) by a selectable factor of 4 or 2. The ADC works in fully differential mode from analog input through to digital outputs.

The ADC should be 50Ω reverse terminated, as close as possible to the EBGa Package input pin (1 mm maximum). The ADC Clock input is on-chip 100Ω differentially terminated. The output clock and the output data are LVDS logic compatible, and should be 100Ω differentially terminated.

The AT84AS004 ADC features two asynchronous resets:

- DRRB, which ensures that the first digitized data corresponds to the first acquisition.
- ASYNCRST, which ensures that the first digitized data will be output on port A of the DMUX

The ADC gain can be tuned-in to unity gain by the means of the GA analog control input A Sampling Delay Adjust function (SDA analog control input, activated via the SDAEN signal) may be used to fine-tune the ADC aperture delay by ± 120 ps around its center value. The SDA function may be of interest for interleaving multiple ADCs. The control pin B/GB is provided to select either a binary or gray data output format.

A tunable delay cell (controlled via CLKDACTRL) is integrated between the ADC and the DMUX on the clock path to fine tune the data vs. clock alignment at the interface between the ADC and the DMUX. This delay can be tuned from -275 to 275 ps around default center value, featuring a 550 ps typical delay tuning range. An extra standalone delay cell is also provided, (controlled via DACTRL analog control input and activated via DAEN). The tuning range is typically 550 ps.

A pattern generator (PGEB) is integrated in the ADC part for debug or acquisition setup. Similarly, a Built-in Self Test (BIST) is provided for quick debug of the DMUX part. The output demultiplexing 1:4 or 1:2 ratio can be selected by the means of RS digital control input.

Two modes for the output clock (via DRTYPE) can be selected:

- DR mode: only the output clock rising edge is active, the output clock rate is the same as the output data rate
- DR/2 mode: both the output clock rising and falling edges are active, the output clock rate is half the output data rate

The data outputs are available at the output of the AT84AS004 in two different modes:

- Staggered: even and odd bits come out with half a data period delay
- Simultaneous: even and odd bits come out at the same time

A Power reduction mode (SLEEP control input) is provided to reduce the DMUX power consumption.

The ADC junction temperature monitoring is made possible through the DIODE input by sensing the voltage drop across 1 diode implemented on the ADC close to chip hot point.

The AT84AS004 is delivered in an Enhanced Ball Grid Array (EBGA), very suitable for applications subjected to large thermal variations (thanks to its TCE which is similar to FR4 material TCE).

AT84AS004

Table 3-1. Functions Description

Name	Function		
V _{CCA}	Analog 3.3V power supply	V _{CCA}	V _{CCA} (3.3V)
V _{CDD}	Digital 3.3V power supply	V _{CDD}	V _{CDD} (3.3V)
V _{EE}	Analog -5V power supply	V _{EE}	V _{EE} (-5V)
V _{PLUSD}	Output 2.5V power supply	V _{PLUSD}	V _{PLUSD} (2.5V)
V _{MINDS}	Output -2.2V power supply	V _{MINDS}	V _{MINDS} (-2.2V)
AGND	Analog ground	AGND	AGND
DGND	Digital ground	DGND	DGND
CLK, CLK _N	Input clock signals	CLK, CLK _N	CLK, CLK _N
V _{IN} , V _{NN}	Analog input data	V _{IN} , V _{NN}	V _{IN} , V _{NN}
DRPB	ADC reset	DRPB	DRPB
ASYNCRST	DMUX asynchronous reset	ASYNCRST	ASYNCRST
DR/DRN	Output clock signals	DR/DRN	DR/DRN
A0...A9	Output data port A	A0...A9	A0...A9
AOR/DRAN, AORN/DRA	Additional output bit port A or output clock in staggered mode for port A	AOR/DRAN, AORN/DRA	AOR/DRAN, AORN/DRA
B0...B9	Output data port B	B0...B9	DAI, DAIN
B0N...B9N		B0N...B9N	Input signals for standalone delay cell
B0R/DRBN, B0RN/DRB	Additional output bit port B or output clock in staggered mode for Port B	B0R/DRBN, B0RN/DRB	DAO, DAON
C0...C9	Output data Port C	C0...C9	Output signals for standalone delay cell
C0N...C9N		C0N...C9N	GA
C0R/DRCN, C0RN/DRC	Additional output bit port C or Output clock in staggered mode for Port C	C0R/DRCN, C0RN/DRC	SDAEN
D0...D9	Output data Port D	D0...D9	SDA
D0N...D9N		D0N...D9N	ADC sampling delay adjust
D0R/DRDN, D0RN/DRD	Additional output bit Port D or output clock in staggered mode for Port D	D0R/DRDN, D0RN/DRD	PGE _B
PS	DMUX ratio selection signal	PS	ADC pattern generator
CLKDACTL	Control signal for clock delay cell	CLKDACTL	B/G _B
DACTL	Control signal for standalone delay cell	DACTL	SLEEP
DAEN	Enable signal for standalone delay cell	DAEN	STAGG
		CLKTYPE	Staggered mode selection for data outputs
		DIRTYPE	Input clock type selection signal (to be connected to V _{EE} or left floating)
		BIST	Output clock type selection signal
		DIODE ADC	Built-in Self Test
		DIODE ADC	Diode for die junction temperature monitoring (ADC)

4. Specifications

4.1 Absolute Maximum Ratings

Table 4-1. Absolute Maximum Ratings

Parameter	Symbol	Value	Unit
Analog positive supply voltage	V_{CCA}	GND to 6	V
Digital positive supply voltage	V_{CCZ}	GND to 3.6	V
Analog negative supply voltage	V_{EE}	GND to -5.5	V
Digital positive supply voltage	V_{PLUSD}	GND to 3	V
Digital negative supply voltage	V_{MINSD}	GND to -3	V
Maximum difference between V_{PLUSD} and V_{MINSD}	$V_{PLUSD} - V_{MINSD}$	5	V
Analog input voltages	V_{IN} or V_{INN}	-1.5 to 1.5	V
Maximum difference between V_{IN} and V_{INN}	$V_{IN} - V_{INN}$	-1.5 to 1.5	
Clock input voltage	V_{CLK} or V_{CLKN}	-1 to 1	V
Maximum difference between V_{CLK} and V_{CLKN}	$V_{CLK} - V_{CLKN}$	-1 to 1	V _{pp}
Control input voltage	GA, SDA	-1 to 0.8	V
Digital input voltage	SDAEN, BIGB, PGEB, DECB	-5 to 0.8	V
ADC reset voltage	DRRB	-0.3 to $V_{CCA} + 0.3$	V
DMUX function input voltage	RS, CLKTYPE, DRTYPE, SLEEP, STAGG, BIST, DAEN	-0.3 to $V_{CCA} + 0.3$	V
DMUX asynchronous reset	ASYNCRST	-0.3 to $V_{CCA} + 0.3$	
DMUX input voltage	DAI, DAIN	-0.3 to $V_{CCA} + 0.3$	V
DMUX control voltage	CLKDACTRL, DACTPL	-0.3 to $V_{CCA} + 0.3$	V
Maximum input voltage on DIODE	DIODE ADC	700	mV
Maximum input current on DIODE	DIODE ADC	1	mA
Junction temperature	T_J	135	°C

Note: 1. Absolute maximum ratings are short term limiting values (referenced to GND = 0 V) to be applied individually while other parameters are within specified operating conditions. Long exposure to maximum ratings may affect device reliability.
 2. All integrated circuits have to be handled with appropriate care to avoid damage due to ESD. Damage caused by inappropriate handling or storage could range from performance degradation to complete failure.

AT84AS004

Table 4-2. Recommended Condition of Use

Parameter	Symbol	Comments	Recommended Value	Unit
Positive supply voltage	V_{DDA}		3.3	V
Positive supply voltage	V_{DDB}		3.3	V
Negative supply voltage	V_{EE}		-5.0	V
Positive/negative supply voltage	$V_{MIN\text{-}5.0}$		-2.2	V
Differential analog input voltage	$V_{IN} - V_{INN}$		±500	mVpp
Differential clock input level	V_{INL}	50Ω single-ended (V_{INN} grounded through 50Ω)	±125 500	mV mVpp
Clock input power level (ground common mode)	P_{CLK}, P_{CLKN}	50Ω single-ended clock input or 100Ω differential clock (recommended)	0	dBm
ADC control input voltage	GA, SDA		-0.5 to 0.5	V
ADC functions	SDA#N, BQB, PGEB, DEC#B		GND or VEE	V
ADC reset	DRRB		GND to 3.3V	V
DMUX standalone delay cell inputs	DAI, DAIN		GND to 3.3V	V
DMUX control inputs	SLEEP, STAGG, ASYNCRST, BIST, RS, DAEN, DRTYPE, CLKDACTR_L, DACTRL		GND to 3.3V	V
Operating temperature range	T_C, T_J	Commercial C grade, Industrial V grade	$0^\circ\text{C} < T_C; T_J < 90^\circ\text{C}$ $-20^\circ\text{C} < T_C; T_J < 110^\circ\text{C}$	°C
Storage temperature	T_{STG}		-65 to 150	°C
Maximum junction temperature	T_J		125	°C

AT84AS004

4.2 Electrical Operating Characteristics

- $V_{CCD} = V_{CCB} = 3.3V$, $V_{EE} = -5V$, $V_{MINUSD} = -2.2V$
- $|V_{IN} - V_{NN}| = 1$ dBFS (single-ended driven with V_{INN} connected to ground via 50Ω)
- $PCLK = 0$ dBm (differential driven)

Table 4-3. DC Electrical Characteristics at Ambient Temperature and Hot Temperature (TJ Max)

Parameter	Test Level	Symbol	Min	Typ	Max	Unit	
Resolution			-	*0	-	Bit	
Power Requirements							
Positive Supply Voltages	-analog -digital -digital outputs	t	V_{CCD} V_{CCB} V_{PLUSD}	3.15 3.15 2.4	3.3 3.3 2.5	3.45 3.45 2.6	V
Positive Supply Current	-analog $V_{CCD} = 3.3V$ -digital $V_{CCD} = 3.3V$ (1:2 DMUX) -digital $V_{CCD} = 3.3V$ (1:4 DMUX)	t	I_{VCCD} I_{VCCB} I_{VCCD} I_{VPLUSD}	-	80 535 565 450	100 590 620 470	mA
Negative supply voltage V_{EE}		t	V_{EE}	-5.25	-5	-4.75	V
Negative supply current			I_{VEE}	-	620	660	mA
Negative supply voltage			V_{MINUSD}	-2.3	-2.2	-2.1	V
Negative supply current			$I_{VMINUSD}$	-	190	200	mA
Power Dissipation (1:2 DMUX)			P_D	-	6.5	7.1	W
Analog Inputs							
Full-scale input voltage range		4	V_{IN}	-125	-	125	mV
Differential mode 0V common mode voltage			V_{INN}	-125	-	125	mV
Full-scale input voltage range			V_{IN}, V_{INN}	-250	0	250	mV
Single-ended input option 0V common mode voltage			P_{IN}	-	-2	-	dBm
Analog input power level (50Ω single-ended)			C_{IN}	-	0.3	-	pF
Analog input capacitance (die)			I_{IN}	-	10	-	µA
Input leakage current		4	R_{IN}	49	50	51	Ω
-single-ended input resistance -differential			R_{IN}	98	100	102	Ω

AT84AS004

Table 4-3. DC Electrical Characteristics at Ambient Temperature and Hot Temperature (TJ Max) (Continued)

Parameter	Test Level	Symbol	Min	Typ	Max	Unit
Clock Inputs						
Logic common mode compatibility for clock inputs	4	Differential EOL to LVDS (AC coupling)				
Clock input common voltage range (V _{CM} or V _{CMXN})		V _{CM}	-1.2	0	0.3	V
Clock input power level (low-phase noise sinewave input) 50Ω single-ended or 100Ω differential		P _{CCLK}	-4	0	4	dBm
Clock input swing (single ended with C _{LKN} = 50Ω to GND)		V _{CCLK}	±200	±220	±500	mV
Clock input swing (differential voltage) on each clock input		V _{CCLK} , V _{CCLKN}	±141	±226	±354	mV
Clock input capacitance (die)		C _{CCLK}		0.3		fF
Clock input resistance		P _{CCLK}	45	50	55	Ω
- Single-ended		P _{CCLK}	90	100	110	Ω
Digital Data Outputs						
Logic compatibility			LVDS			
50Ω transmission lines, 100Ω (2 × 50Ω) differential termination	1	V _{OL} , V _{OH} , V _{ODIFF} , V _{OCOM}				
- Logic low			-	1.075	1.25	V
- Logic high			1.25	1.425	-	V
- Differential output			250	350	500	mV
- Common mode			1.125	1.25	1.375	V
Control Function Inputs						
DPRB and ASYNCRST	1	V _L , V _H	0 1.6	1.0 3.3	1.0 3.3	V V
- Logic low						
- Logic high						
PS, DRTYPE, SLEEP, STAGG, BIST, DAEN	4	V _L , R _L , V _H , R _H	0 2 10 K	0.5 10 Infinite	V Ω V Ω	
- Logic low						
- Logic high						
SDAEN, PGEB, B1GB						
- Logic low	1	V _L , V _H	-2	-3 0	-3 0	V V
- Logic high						
DAI, DAIN	1	V _{DIFF} , V _{CM}	1 100	1.25 350	1.6 -	V mV
- Differential input						
- Common mode						

AT84AS004

Table 4-3. DC Electrical Characteristics at Ambient Temperature and Hot Temperature (TJ Max) (Continued)

Parameter	Test Level	Symbol	Min	Typ	Max	Unit
GA, SDA	1		-0.6		0.5	V
CLKDACTL, DACTRL	1		$+3 \times V_{DD}$		$23 \times V_{DD}$	V
DC accuracy						
DNLrms	1	DNLrms		0.2	0.3	LSB
Differential non-linearity ⁽¹⁾	1	DNL ⁺		0.8	1.5	LSB
Integral non-linearity ⁽¹⁾	1	INL ⁺	-4	-2		LSB
Integral non-linearity ⁽²⁾	1	INL ⁺		2	4	LSB
Gain central value ⁽²⁾	1		0.95	1	1.05	
Gain error drift	4			23	35	ppm/°C
Input offset voltage	1		-10		10	mV

Note 1. Histogram testing at $F_s = 390$ Msps $F_i = 100$ MHz.

2. This range of gain can be set to 1 thanks to the gain adjust function.

AT84AS004

Table 4-4. AC Electrical Characteristics at Ambient Temperature and Hot Temperature (T_h Max)

Parameter	Test Level	Symbol	Min	Typ	Max	Unit	
AC Analog Inputs							
Full power input bandwidth ⁽¹⁾	4	EPEW		3		GHz	
Small signal input bandwidth (10% full-scale) ⁽¹⁾		SSBW		3.3		GHz	
Gain flatness ⁽²⁾		BF		-0.5		dB	
Input voltage standing wave ratio ⁽³⁾		VSWR		1.1; t	1.2; 2		
AC Performance: Nominal Condition							
-1 dBFS single-ended input mode (unless otherwise specified); 50% clock duty cycle; 0 dBm differential clock (CLK CLKN); binary output data format.							
Effective Number of Bits							
Fs = 1 Gsps Fin = 100 MHz	1	ENOB	7.4	8			
Fs = 1.5 Gsps Fin = 750MHz	1		7.4	8			
Fs = 2 Gsps Fin = 1000 MHz	4		7.3	7.8			
Fs = 2 Gsps Fin = 2 GHz	4		7.1	7.5			
Signal-to-Noise Ratio							
Fs = 1 Gsps Fin = 100 MHz	1	SNR	50	52			
Fs = 1.5 Gsps Fin = 750MHz	1		49	52			
Fs = 2 Gsps Fin = 1000 MHz	4		49	51			
Fs = 2 Gsps Fin = 2 GHz	4		48	50			
Total Harmonic Distortion							
Fs = 1 Gsps Fin = 100 MHz	1	THDI	46	52			
Fs = 1.5 Gsps Fin = 750MHz	1		46	52			
Fs = 2 Gsps Fin = 1000 MHz	4		45	49			
Fs = 2 Gsps Fin = 2 GHz	4		45	49			
Spurious Free Dynamic Range							
Fs = 1 Gsps Fin = 100 MHz	1	ISFDR	50	58			
Fs = 1.5 Gsps Fin = 750MHz	1		50	58			
Fs = 2 Gsps Fin = 1000 MHz	4		48	55			
Fs = 2 Gsps Fin = 2 GHz	4		48	54			
Two-tone Third-order Inter-modulation Distortion							
Fs = 2 Gsps Fin1 = 945 M- ω , Fin2 = 955 MHz [-7 dBFS]	4	IMD3		60			
Fin1 = 1345 MHz, Fin2 = 1555 M- ω [-7 dBFS]	4			60			

Note: 1. See "Definitions of Terms" on page 41.

2. From DC to 1.5 GHz.

3. Specified from DC up to 2.5 GHz. Input signal, input VSWR is measured on a soldered device. It assumes an external $50\Omega \pm 2\Omega$ controlled impedance line, and a 50Ω driving source impedance ($S_{11} \leq -30$ dB).

AT84AS004

Table 4-5. Transient and Switching Performances

Parameter	Test Level	Symbol	Min	Typ	Max	Unit	
Transient Performance							
Bit error rate ⁽¹⁾	4	BER	10^{-11}			Error/ sample	
ADC settling time ($V_{IN}/V_{INN} = 400$ mVpp)	4	TS		400		ps	
Overshoot	4	ORT			500	ps	
ADC step response rise/fall time (10-90%)	4			80	100	ps	
Overshoot	5			4		ps	
Ringback	5			2		ps	
Switching Performance and Characteristics							
Maximum clock frequency ⁽²⁾	4	f_S Max	2			Gsp/s	
Minimum clock frequency ⁽²⁾		f_S Min		150	200	Msp/s	
Maximum clock pulse width (high)		TC1	0.22		2.5	ns	
Minimum clock pulse width (low)		TC2	0.22		2.5	ns	
Aperture delay ⁽³⁾		TA		160		ps	
Aperture uncertainty		Jitter		150		fs rms	
DRRB pulse width			1			ns	
ASYNCRST pulse width			1			ns	
Output Data							
Data Output Delay ⁽⁴⁾	4	TOD		7.1		ns	
Data output delay Skew		T_{skew}			400	ps	
Data pipeline delay		TPD		5.5		Clock cycles	
- Synchronized 1:2 ratio				7.5			
- Synchronized 1:4 ratio				4.5/5.5			
- Staggered 1:2 ratio	4			4.5/5.5/6.5/7.5			
- Staggered 1:4 ratio							
Data output rise/fall time (20% to 80%)	TR/TF			650	ps		
Output Clock							
Output clock delay	4	TDR		6.6		ns	
Output clock rise/fall time (20% to 80%)		TR/TF			650	ps	
Output data to output clock propagation delay		TD2-TD1 TOD-TDR	200	500	600	ps	

AT84AS004

Table 4-5. Transient and Switching Performances (Continued)

Parameter	Test Level	Symbol	Min	Typ	Max	Unit
Standalone Delay Cell (DACTRL) and Tunable Delay cell (CLKDACTPL) ⁽¹⁾						
Input frequency	4	PMSDA	600			MHz
		DOYCSDA	40	50	60	%
Propagation delay with CLKDACTRL or DACTRL = V _{CCD} /3	4	TSDAMIN	1.71	2.00	2.30	ns
Propagation delay with CLKDACTRL or DACTRL = 2 × V _{CCD} /3	4	TSDAMAX	2.1	2.50	2.90	ns
Tuning range ⁽²⁾	4	SDARANGE	400	550	600	ps

- Note
1. Output error amplitude < ±6 LSB, F_s = 2 Gsp/s, T_j = 110°C.
 2. See "Definitions of Terms" on page 41.
 3. TOD and TDR propagation times are defined at package input/outputs. They are given for reference only. See "Definitions of Terms" on page 41.
 4. The delay cell used in both standalone delay cell and input clock path (DR) has a characteristic that is not linear with junction temperature. The largest tuning range is obtained near ambient temperature.

4.3 Explanation of Test Levels

Level	Comments
*	100% production tested at 25°C (for C Temperature range).
2	100% production tested at 25°C, and sample tested at specified temperatures (for V and M temperature ranges).
3	Sample tested only at specified temperatures
4	Parameter is guaranteed by design and characterization testing (thermal steady-state conditions at specified temperature).
5	Parameter is a typical value only guaranteed by design only

- Note
- Unless otherwise specified, only minimum and maximum values are guaranteed (typical values are issued from characterization results).

AT84AS004**4.4 Digital Coding**

Differential Analog Input	Voltage Level	Digital Output		
		Binary (B/GND = GND or floating) MSS ... LSB out-of-range	GRAY (B/GND = V _{DAT}) MSS ... LSB out-of-range	
> 250.25 mV	> Top end of full-scale + ½ LSB	1111111111 1	1000000000 1	
250.25 mV	= Top end of full-scale + ½ LSB	1111111111 0	1000000000 0	
249.75 mV	= Top end of full-scale - ½ LSB	1111111110 0	1000000001 0	
125.25 mV	3/4 full-scale + ½ LSB/4	1100000000 0	1010000000 0	
124.75 mV	3/4 full-scale - ½ LSB	1011111111 0	1110000000 0	
0.25 mV	Mid scale + ½ LSB	1000000000 0	1100000000 0	
-0.25 mV	Mid scale - ½ LSB	0111111111 0	0100000000 0	
-124.75 mV	1/4 full-scale + ½ LSB	0100000000 0	0110000000 0	
-124.25 mV	1/4 full-scale - ½ LSB	0011111111 0	0010000000 0	
-249.75 mV	Bottom end of full-scale + ½ LSB	0000000001 0	0000000001 0	
-250.25 mV	Bottom end of full-scale - ½ LSB	0000000000 0	0000000000 0	
< -250.25 mV	< Bottom end of full-scale - ½ LSB	0000000000 1	0000000000 1	

AT84AS004

5. Characterization Results

5.1 Nominal Conditions

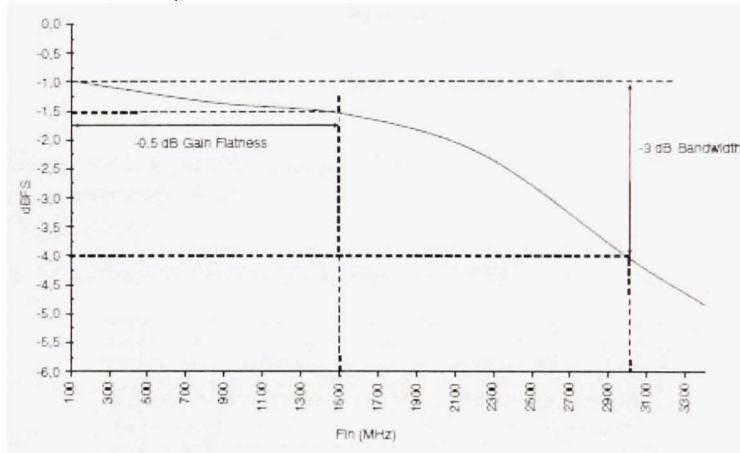
Unless otherwise specified

- $V_{DDA} = 3.3V$, $V_{DCD} = 3.3V$, $V_{EE} = -5V$, $V_{PULLUP} = 2.5V$, $V_{MINUSD} = -2.2V$
- $T_j = 80^\circ C$
- 50% clock duty cycle, binary output data format
- -1 dBFS analog input

5.2 Full Power Input Bandwidth

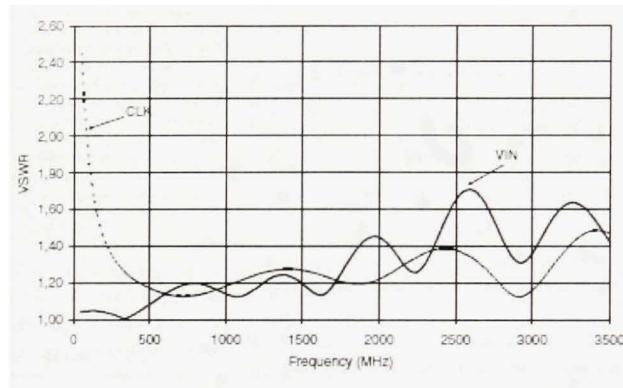
- Analog input level = -1 dBFS
- Gain flatness at -0.5 dB from DC to 1.5 GHz

Figure 5-1. Full Power Input Bandwidth at -3 dB



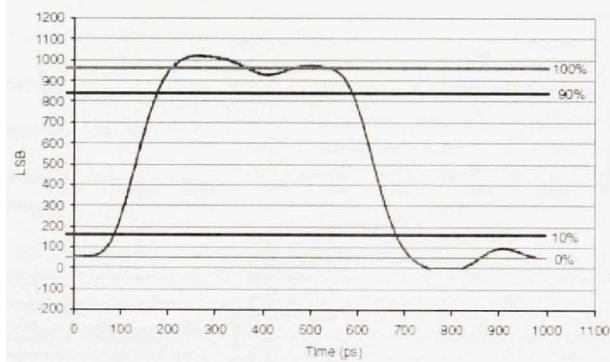
AT84AS004

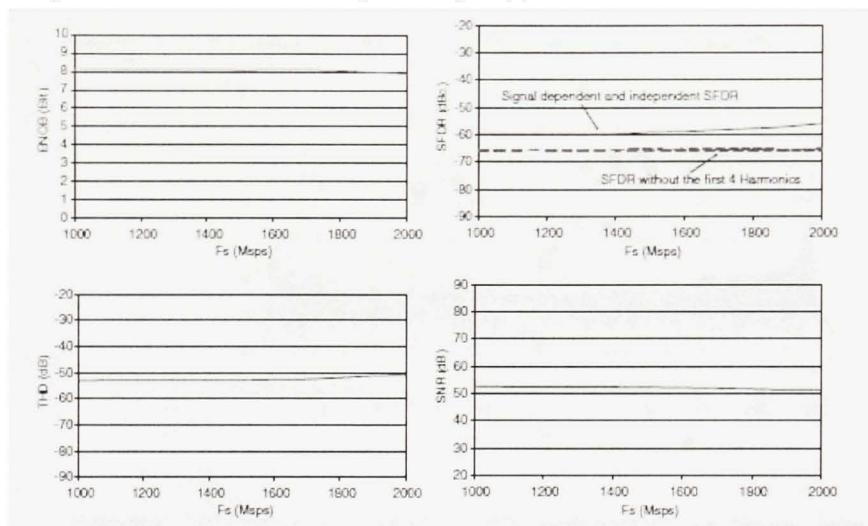
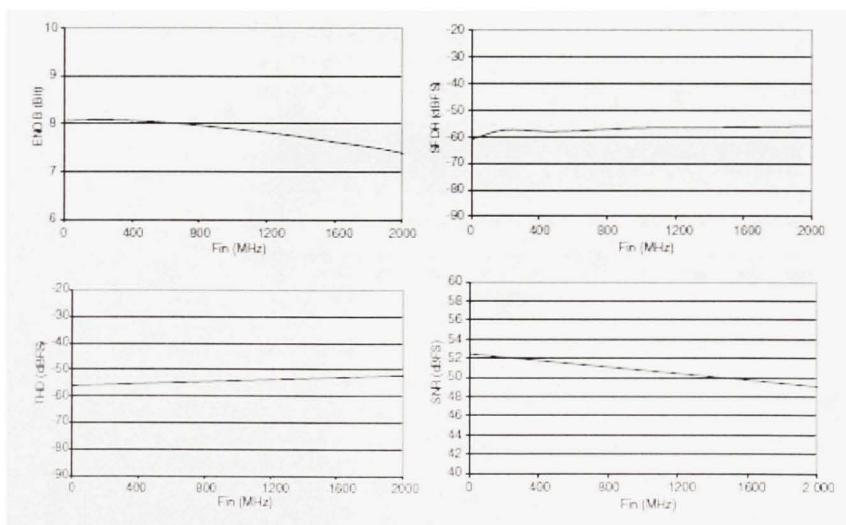
5.3 VSWR Versus Input Frequency

Figure 5-2. VSWR Curve for the Analog Input (VIN) and Clock (CLK)

5.4 Step Response

- $\text{Tr measured} = 114.8 \text{ ps} = \sqrt{(\text{Tr}_{\text{PulseGenerator}}^2 + \text{Tr}_{\text{ADC}}^2)}$
- $\text{Tr}_{\text{PulseGenerator}} (\text{estimated}) = 41 \text{ ps}$
- Actual $\text{Tr}_{\text{ADC}} = 107 \text{ ps}$

Figure 5-3. Step Response Rise Time ($F_s = 2 \text{ Gps}$, $F_n = 1 \text{ GHz}$)

AT84AS004**5.5 Dynamic Performance Versus Sampling Frequency****Figure 5-4.** Dynamic Parameters Versus Sampling Frequency in Nyquist Conditions ($F_{in} = F_s/2$)**5.6 Dynamic Performance Versus Input Frequency****Figure 5-5.** Dynamic Parameters Versus Input Frequency at $F_s = 2$ GspS

AT84AS004

5.7 Signal Spectrum

Figure 5-6. $F_s = 2 \text{ Gsps}$, $F_{in} = 998 \text{ MHz}$ -1 dBFS Analog Input, 1:4 Demultiplexing Factor, 32 kpoint FFT

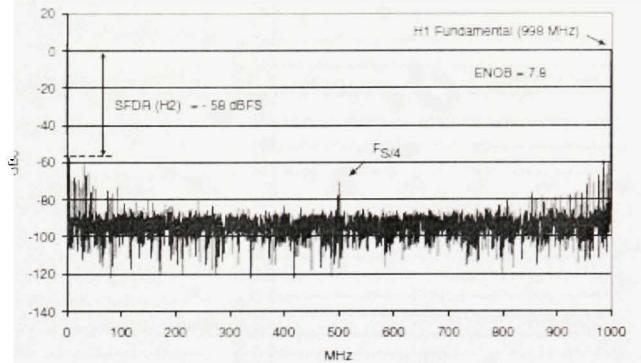
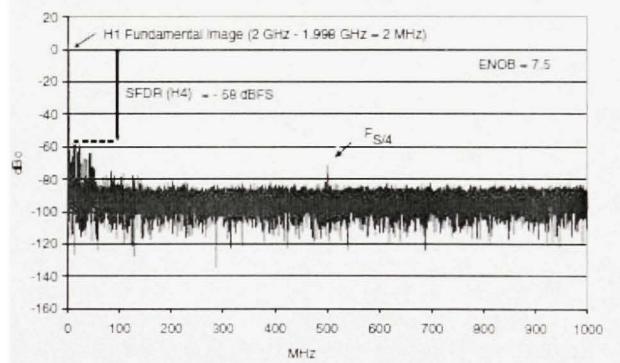
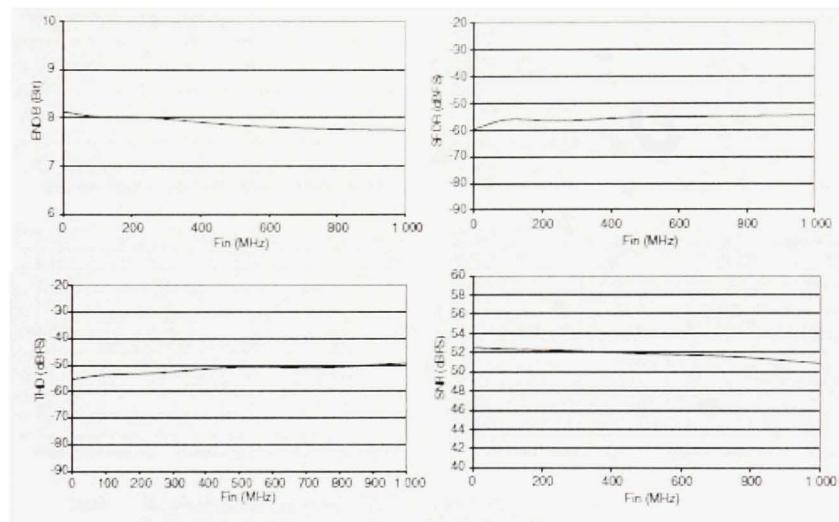


Figure 5-7. $F_s = 2 \text{ Gsps}$, $F_{in} = 1998 \text{ MHz}$ -1 dBFS Analog Input, 1:4 Demultiplexing Factor, 32 kpoint FFT



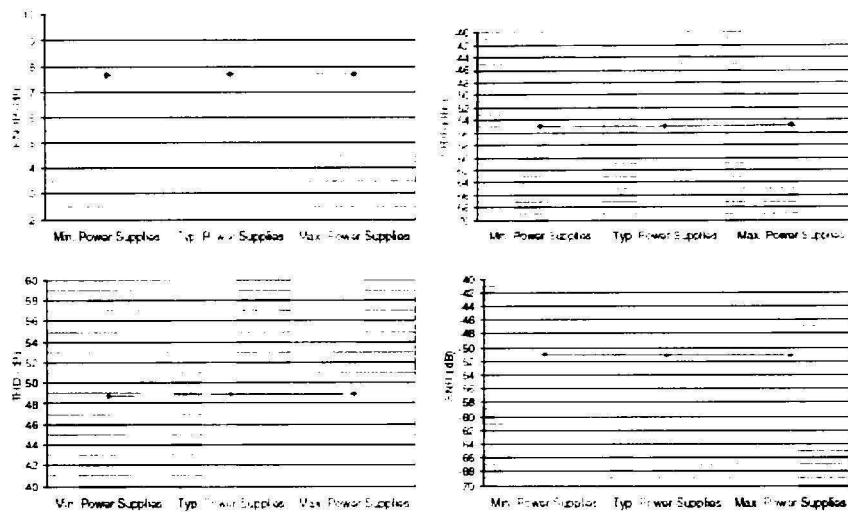
AT84AS004**5.8 Dynamic Performance Sensitivity Versus Temperature and Power Supply**

Figure 5-8. Dynamic Parameters Versus Junction Temperature at $F_s = 2$ Gsp/s, $F_n = 998$ MHz,
-1 dBFS Analog Input



AT84AS004

Figure 5-9. Dynamic Parameters at Min., Typ. and Max. Power Supplies. $F_s = 2$ Gsp/s, $F_{in} = 935$ MHz, -1 dBFS Analog Input



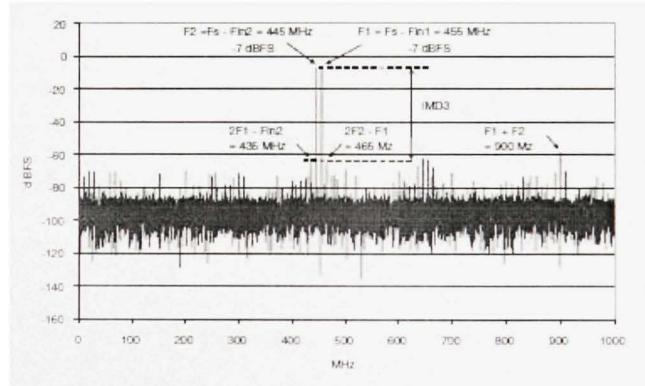
Note Minimum power supplies: $VCC = 3.45$ V $VEE = -4.75$ V

Typical power supplies: $VCC = 3.3$ V, $VEE = -5$ V

Maximum power supplies: $VCC = 3.15$ V, $VEE = -5.25$ V

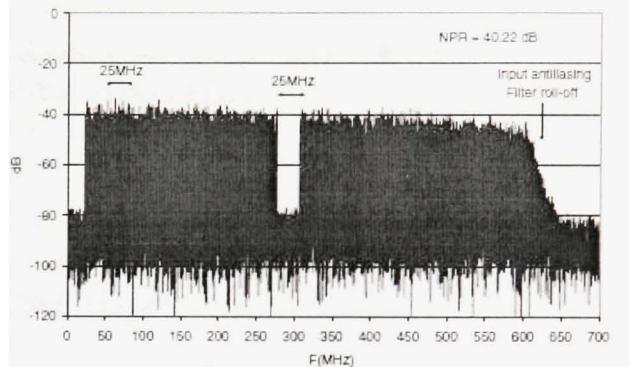
5.9 Dual Tone Performance

Figure 5-10. Dual Tone Signal Spectrum at $F_s = 2$ Gsp/s, $F_{in1} = 1545$ MHz, $F_{in2} = 1555$ MHz (-7 dBFS)



AT84AS004**5.10 NPR Performance**

Figure 5-11. Digitizing of 575 V-Nz Broadband Pattern at 1.4 Gops, 25 V-Nz Notch Centered Around 290 MHz, -12 dBFS Loading Factor



ANNEXE II

RAPPORTS SUR LA CONCEPTION DES CIRCUITS IMPRIMÉS D'ALTIUM DESIGNER

Board Information Report

Filename : C:\Users\tbouchard\Documents\Digital FE\Projets

Altium\PrbIntrconect\PCB_PrIntrconnect.PcbDoc

Date : 2009-02-18

Time : 13:42:27

Time Elapsed : 00:00:00

General

Board Size, 5905.512milsx5905.512mils

Components on board, 53

count : 2

Routing Information

Routing completion, 100,00%

Connections, 415

Connections routed, 415

Connections remaining, 0

count : 4

Non-Plated Hole Size, Pads, Vias

33.071mils, 4, 0

count : 1

Plated Hole Size, Pads, Vias

0mils, 304, 0

15.748mils, 0, 93

27.953mils, 16, 0

35.433mils, 208, 0

count : 4

Plated Slot Size / Length, Pads

count : 0

Top Layer Annular Ring Size, Count

-5.512mils, 4

8.252mils, 93

20.079mils, 16

23.622mils, 208

count : 4

Bottom Layer Annular Ring Size, Count

-5.512mils, 4

8.252mils, 93

20.079mils, 16

23.622mils, 208

count : 4

Net Track Width, Count

7.874mils, 97

count : 1

Net Via Size, Count

19.685mils, 97

count : 1

Net Status Report

Filename : C:\Users\tbouchard\Documents\Digital FE\Projets

Altium\PrbIntrconect\PCB_Prblntrconnect.PcbDoc

Date : 2009-02-18

Time : 13:35:12

Time Elapsed : 00:00:00

Nets, Layer, Length

CLK_N, Signal Layers Only, 2564.665mils

CLK_P, Signal Layers Only, 2560.067mils

GND, Signal Layers Only, 4112.666mils

PORTA_0_N, Signal Layers Only, 2554.381mils

PORTA_0_P, Signal Layers Only, 2559.044mils

PORTA_1_N, Signal Layers Only, 2566.442mils

PORTA_1_P, Signal Layers Only, 2557.252mils

PORTA_2_N, Signal Layers Only, 2565.041mils

PORTA_2_P, Signal Layers Only, 2563.78mils

PORTA_3_N, Signal Layers Only, 2561.577mils

PORTA_3_P, Signal Layers Only, 2555.598mils

PORTA_4_N, Signal Layers Only, 2556.664mils

PORTA_4_P, Signal Layers Only, 2565.056mils

PORTA_5_N, Signal Layers Only, 2556.175mils

PORTA_5_P, Signal Layers Only, 2568.557mils

PORTA_6_N, Signal Layers Only, 2568.196mils

PORTA_6_P, Signal Layers Only, 2549.308mils

PORTA_7_N, Signal Layers Only, 2566.392mils

PORTA_7_P, Signal Layers Only, 2554.393mils

PORTA_8_N, Signal Layers Only, 2566.818mils

PORTA_8_P, Signal Layers Only, 2558.426mils

PORTA_9_N, Signal Layers Only, 2566.382mils

PORTA_9_P, Signal Layers Only, 2564.761mils

PORTA_OR_N, Signal Layers Only, 2556.065mils

PORTA_OR_P, Signal Layers Only, 2551.142mils

PORTB_0_N, Signal Layers Only, 2555.416mils

PORTB_0_P, Signal Layers Only, 2561.322mils

PORTB_1_N, Signal Layers Only, 2555.454mils

PORTB_1_P, Signal Layers Only, 2562.859mils

PORTB_2_N, Signal Layers Only, 2562.829mils

PORTB_2_P, Signal Layers Only, 2559.372mils

PORTB_3_N, Signal Layers Only, 2560.168mils

PORTB_3_P, Signal Layers Only, 2562.995mils

PORTB_4_N, Signal Layers Only, 2554.667mils

PORTB_4_P, Signal Layers Only, 2559.075mils

PORTB_5_N, Signal Layers Only, 2560.612mils

PORTB_5_P, Signal Layers Only, 2556.007mils

PORTB_6_N, Signal Layers Only, 2564.543mils
PORTB_6_P, Signal Layers Only, 2552.684mils
PORTB_7_N, Signal Layers Only, 2560.219mils
PORTB_7_P, Signal Layers Only, 2560.83mils
PORTB_8_N, Signal Layers Only, 2565.251mils
PORTB_8_P, Signal Layers Only, 2564.761mils
PORTB_9_N, Signal Layers Only, 2558.225mils
PORTB_9_P, Signal Layers Only, 2562.833mils
PORTB_CLK_N, Signal Layers Only, 0mils
PORTB_CLK_P, Signal Layers Only, 0mils
PORTB_OR_N, Signal Layers Only, 2560.069mils
PORTB_OR_P, Signal Layers Only, 2551.676mils
PORTC_0_N, Signal Layers Only, 2559.386mils
PORTC_0_P, Signal Layers Only, 2561.706mils
PORTC_1_N, Signal Layers Only, 2565.016mils
PORTC_1_P, Signal Layers Only, 2565.428mils
PORTC_2_N, Signal Layers Only, 2565.786mils
PORTC_2_P, Signal Layers Only, 2566.197mils
PORTC_3_N, Signal Layers Only, 2558.383mils
PORTC_3_P, Signal Layers Only, 2561.371mils
PORTC_4_N, Signal Layers Only, 2557.692mils
PORTC_4_P, Signal Layers Only, 2558.103mils
PORTC_5_N, Signal Layers Only, 2561.57mils
PORTC_5_P, Signal Layers Only, 2555.398mils
PORTC_6_N, Signal Layers Only, 2565.556mils
PORTC_6_P, Signal Layers Only, 2557.16mils
PORTC_7_N, Signal Layers Only, 2565.922mils
PORTC_7_P, Signal Layers Only, 2557.531mils
PORTC_8_N, Signal Layers Only, 2568.367mils
PORTC_8_P, Signal Layers Only, 2563.128mils
PORTC_9_N, Signal Layers Only, 2562.078mils
PORTC_9_P, Signal Layers Only, 2559.453mils
PORTC_CLK_N, Signal Layers Only, 0mils
PORTC_CLK_P, Signal Layers Only, 0mils
PORTC_OR_N, Signal Layers Only, 2558.057mils
PORTC_OR_P, Signal Layers Only, 2561.973mils
PORTD_0_N, Signal Layers Only, 2562.77mils
PORTD_0_P, Signal Layers Only, 2552.846mils
PORTD_1_N, Signal Layers Only, 2556.761mils
PORTD_1_P, Signal Layers Only, 2558.79mils
PORTD_2_N, Signal Layers Only, 2563.526mils
PORTD_2_P, Signal Layers Only, 2562.644mils
PORTD_3_N, Signal Layers Only, 2565.289mils
PORTD_3_P, Signal Layers Only, 2559.126mils
PORTD_4_N, Signal Layers Only, 2558.904mils

PORTD_4_P, Signal Layers Only, 2560.075mils
PORTD_5_N, Signal Layers Only, 2556.465mils
PORTD_5_P, Signal Layers Only, 2556.995mils
PORTD_6_N, Signal Layers Only, 2562.863mils
PORTD_6_P, Signal Layers Only, 2554.28mils
PORTD_7_N, Signal Layers Only, 2562.939mils
PORTD_7_P, Signal Layers Only, 2557.619mils
PORTD_8_N, Signal Layers Only, 2563.233mils
PORTD_8_P, Signal Layers Only, 2557.911mils
PORTD_9_N, Signal Layers Only, 2561.508mils
PORTD_9_P, Signal Layers Only, 2560.094mils
PORTD_CLK_N, Signal Layers Only, 0mils
PORTD_CLK_P, Signal Layers Only, 0mils
PORTD_OR_N, Signal Layers Only, 2556.405mils
PORTD_OR_P, Signal Layers Only, 2559.058mils
count : 97

ANNEXE III

CODE MATLAB POUR LE CALCUL DU TAUX D'ERREURS ET DE CODES SAUTÉS

```
%% datacheck.m
% Par Tommy Bouchard
% Janvier 2009
% Ce script charge des données enregistrées par l'analyseur logique
% TLA7012
% et calcul le nombre de codes sautées et le nombre d'erreurs de lecture.
clear all;clc;

%% Chargement des données par port
S = load('900MBIST.txt');
PORTA = S(:,1)';
PORTB = S(:,2)';
PORTC = S(:,3)';
PORTD = S(:,4)';

%% Initialisation à 0
skipsA = 0; skipsB = 0; skipsC=0; skipsD=0;
errorA = 0; errorB = 0; errorC = 0; errorD = 0;

for N=1:length(PORTA)-1

%% PORTA %%%%%%
if PORTA(N) == 341 || PORTA(N) == 682;
    if PORTA(N) == PORTA(N+1)
        skipsA = skipsA+1;
    end
else
    errorA = errorA+1;
end

%% PORTB %%%%%%
if PORTB(N) == 341 || PORTB(N) == 682;
    if PORTB(N) == PORTB(N+1)
        skipsB = skipsB+1;
    end
else
    errorB = errorB+1;
end

%% PORTC %%%%%%
if PORTC(N) == 341 || PORTC(N) == 682;
    if PORTC(N) == PORTC(N+1)
        skipsC = skipsC+1;
    end
else
    errorC = errorC+1;
end
```

```
    end

    %% PORTD %%%%%%
    if PORTD(N) == 341 || PORTD(N) == 682;
        if PORTD(N) == PORTD(N+1)
            skipsD = skipsD+1;
        end
    else
        errorD = errorD+1;
    end
end

%% Affichage des résultats
disp('PORTA:')
disp([num2str(skipsA) ' skips'])
disp([num2str(errorA) ' errors'])
disp(' ')

disp('PORTB:')
disp([num2str(skipsB) ' skips'])
disp([num2str(errorB) ' errors'])
disp(' ')

disp('PORTC:')
disp([num2str(skipsC) ' skips'])
disp([num2str(errorC) ' errors'])
disp(' ')

disp('PORTD:')
disp([num2str(skipsD) ' skips'])
disp([num2str(errorD) ' errors'])
disp(' ')

totlen = 4*length(PORTA);
skips = skipsA+skipsB+skipsC+skipsD;
errors = errorA+errorB+errorC+errorD;
ERRp100 = errors/totlen*100;
SKPp100 = skips/totlen*100;
disp(['Total skips: ' num2str(skips) ' (' num2str(SKPp100) '%')'])
disp(['Total errors: ' num2str(errors) ' (' num2str(ERRp100) '%')'])
disp(['Total length: ' num2str(totlen)])
```

ANNEXE IV

CODE MATLAB DU RÉCEPTEUR LOGICIEL

```
%% Récepteur logiciel
% By Tommy Bouchard
% École de technologie supérieure
% 12 Janvier 2009
clear all;close all;clc;

%% Chargement et formattage des données
load ../Dataprocess/MAT/244M_648M_cosite_251p5M_-75dbm_QPSK_10ksym
Sig = Sig/1023*0.5 - 0.250;
Fs = 648e6; Fc = 244e6; Fd = 10e3; DSR = 40;
t = 1/Fs*[1:length(Sig)];

%% Mixer
SigBB = Sig .* exp(-j*2*pi*Fc*t);

%% Downsample
[B A] = butter(8, 0.3);
SigBBLP = filter(B, A, SigBB);
SigDS = downsample(SigBBLP, DSR);
clear A B;

%% Filtre de mise en forme (RRC)
IQ = rcosflt(SigDS, Fd, Fs/DSR, 'fir/Fs/sqrt', 0.35, 4);

%% Recouvrement de l'échantillonnage et de la phase
EVM = [];
N = 1;
for offset = 0:Fs/Fd/DSR-1
    symbols = downsample(IQ, Fs/Fd/DSR, offset);
    symbols = symbols(5:end-4);
    % [EVMn phase] = EVMQAM(symbols);
    % [EVMn phase] = EVMQPSK(symbols);
    EVM(N, :) = [offset EVMn phase];
    N = N+1;
end
[EVMmin I] = min(EVM(:, 2));
symbols = downsample(IQ, Fs/Fd/DSR, EVM(I, 1));
symbols = symbols(5:end-4);
disp(['EVM is ' num2str(EVMmin)])
disp(['Mean pos. is ' num2str(mean(abs(symbols)))]);

%% QAM
% symbols1 = abs(symbols(abs(symbols)<0.6));
% symbols2 = abs(symbols(abs(symbols)>0.6 & abs(symbols)<0.9));
% symbols3 = abs(symbols(abs(symbols)>0.9));
% EVMmin =
mean(sqrt(var(symbols1))+sqrt(var(symbols2))+sqrt(var(symbols3))));
```

```

% SNR = 10*log10(mean(mean(abs(symbols1))^2/var(symbols1)+...
% mean(abs(symbols2))^2/var(symbols2)+...
% mean(abs(symbols3))^2/var(symbols3)));

% QPSK
Q1 = symbols(real(symbols)>0 & imag(symbols) >0);
Q2 = symbols(real(symbols)<0 & imag(symbols) >0);
Q3 = symbols(real(symbols)<0 & imag(symbols) <0);
Q4 = symbols(real(symbols)>0 & imag(symbols) <0);

EVMQ1 = mean(abs(Q1-mean(Q1)));
EVMQ2 = mean(abs(Q2-mean(Q2)));
EVMQ3 = mean(abs(Q3-mean(Q3)));
EVMQ4 = mean(abs(Q4-mean(Q4)));
EVMmin = (EVMQ1+EVMQ2+EVMQ3+EVMQ4)/4;

SNR = 10*log10(mean(abs(symbols))^2/EVMmin^2);
disp(['EVM is ' num2str(EVMmin)])
disp(['SNR is ' num2str(SNR) ' dB'])

%% Ajustement de phase
figure
scatter(1:length(symbols),abs(symbols))
symbols = symbols*exp(j*-EVM(I,3));

%% Constellation et diagramme de l'oeil
eyediagram(IQ*exp(j*-EVM(I,3)), Fs/Fd/DSR,1,EVM(I,1))
figure
scatter(real(symbols),imag(symbols),50,'.k')
grid on
xlabel('En phase'); ylabel('En quadrature')

```

ANNEXE V

CODE MATLAB DU CALCULE DE L'AVE

```
function [EVM,phase]= EVMQPSK(symbols)
% AVE Pour une constellation 16QAM
% Par Tommy Bouchard
% Cette fonction calcule la phase et l'AVE d'un groupe de symbole par
% rapport à la position moyenne de chaque groupe de symbole.

% Correction de phase
symbols_ph = symbols(real(symbols)>=0 & imag(symbols)>=0);
phase = mean(angle(symbols_ph))-pi/4;
symbols = symbols*exp(j*-phase);

% Calcul de l'AVE
EVM = mean(abs(abs(symbols)-mean(abs(symbols))));

function [EVM,phase]= EVMQAM(symbols)
% AVE Pour une constellation 16QAM
% Par Tommy Bouchard
% Cette fonction calcule la phase et l'AVE d'un groupe de symbole par
rapport à la
% position moyenne de chaque groupe de symbole.

EVM = 0;
Q1 = [];

% Correction de phase
phasesym = symbols(abs(symbols)<0.4);
for N=1:length(phasesym)
    if real(phasesym(N)) >= 0 && imag(phasesym(N))>= 0
        Q1 = [Q1 phasesym(N)];
    end
end
phase = mean(angle(Q1))-pi/4;
symbols = symbols*exp(j*-phase);

% Calcule de l'AVE
% % 10ksym
% symbols1 = abs(symbols(abs(symbols)<2));
% symbols2 = abs(symbols(abs(symbols)>2 & abs(symbols)<3.5));
% symbols3 = abs(symbols(abs(symbols)>3.5));

% % 250ksym
symbols1 = abs(symbols(abs(symbols)<0.4));
symbols2 = abs(symbols(abs(symbols)>0.4 & abs(symbols)<0.7));
symbols3 = abs(symbols(abs(symbols)>0.7));

EVM = mean(sqrt(var(symbols1))+sqrt(var(symbols2))+sqrt(var(symbols3)));
```

ANNEXE VI

RÉSULTATS COMPLETS DE L'EXPÉRIMENTATION SUR LA VITESSE MAXIMALE D'OPÉRATION

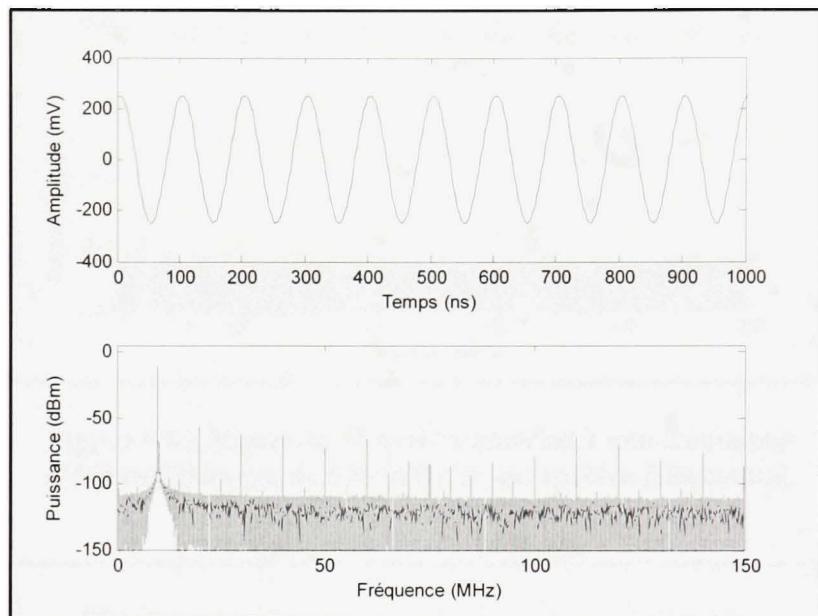


Figure VI.1 Signal de 10 MHz numérisé à une fréquence d'échantillonnage de 300 MHz et son spectre fréquentiel.

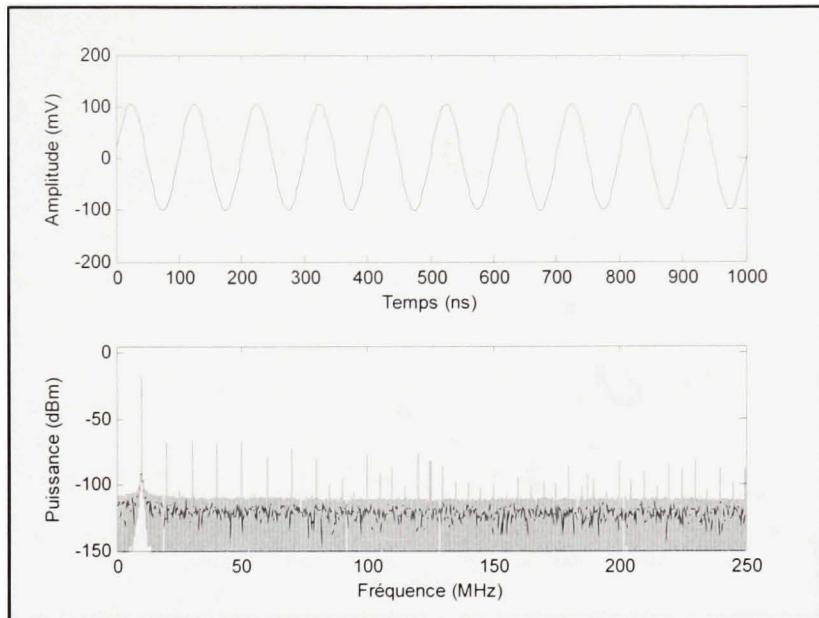


Figure VI.2 Signal de 10 MHz numérisé à une fréquence d'échantillonnage de 500 MHz et son spectre fréquentiel.

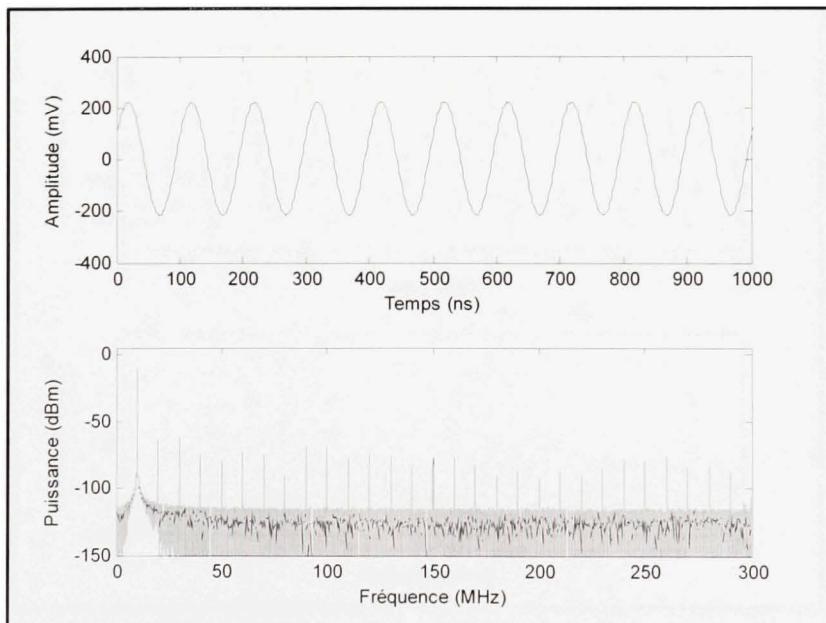


Figure VI.3 Signal de 10 MHz numérisé à une fréquence d'échantillonnage de 600 MHz et son spectre fréquentiel.

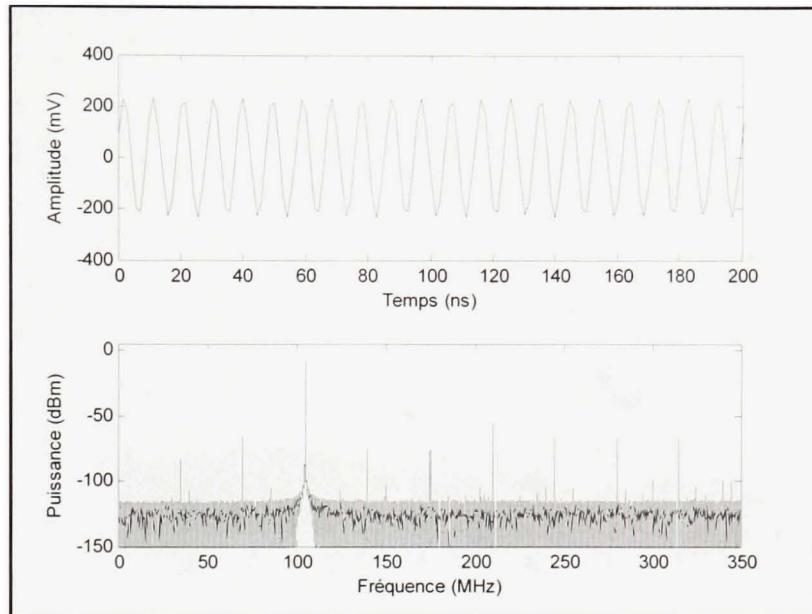


Figure VI.4 Signal de 105 MHz numérisé à une fréquence d'échantillonnage de 700 MHz et son spectre fréquentiel.

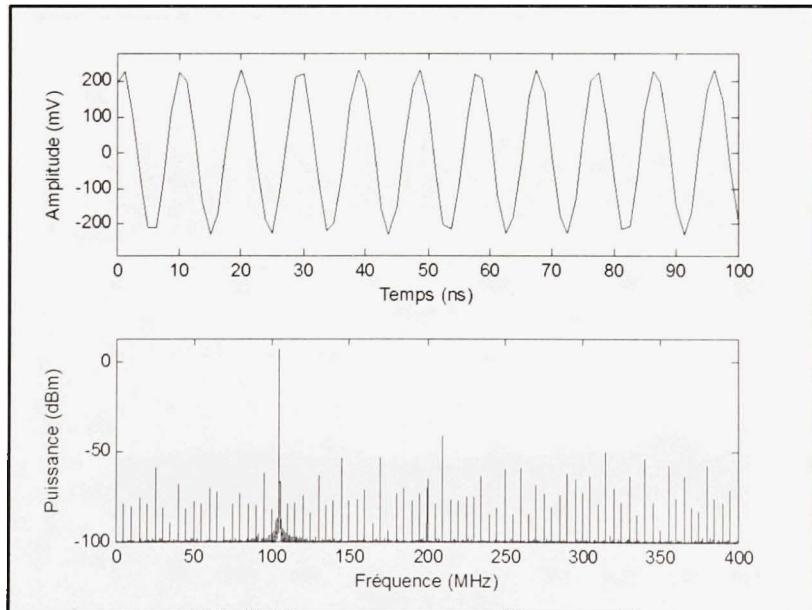


Figure VI.5 Signal de 105 MHz numérisé à une fréquence d'échantillonnage de 800 MHz et son spectre fréquentiel.

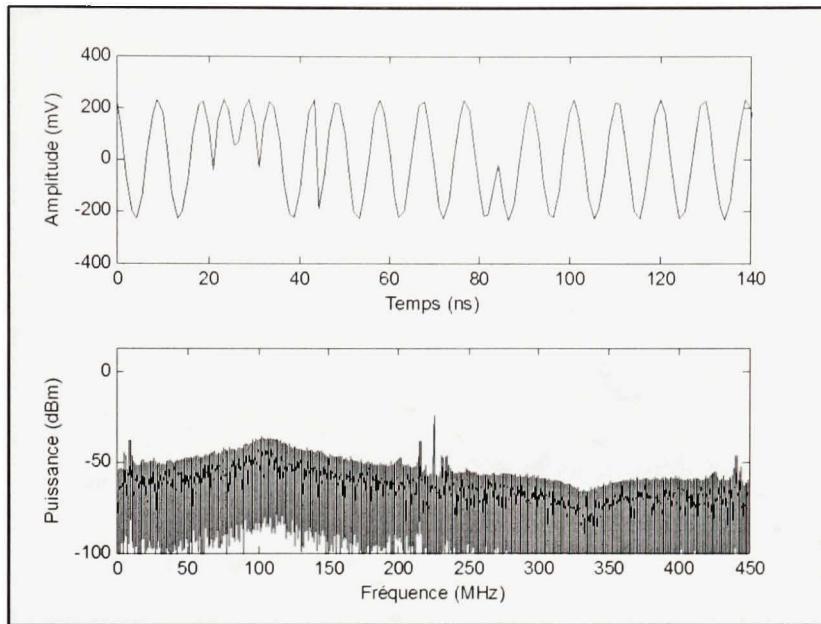


Figure VI.6 Signal de 105 MHz numérisé à une fréquence d'échantillonnage de 900 MHz et son spectre fréquentiel.

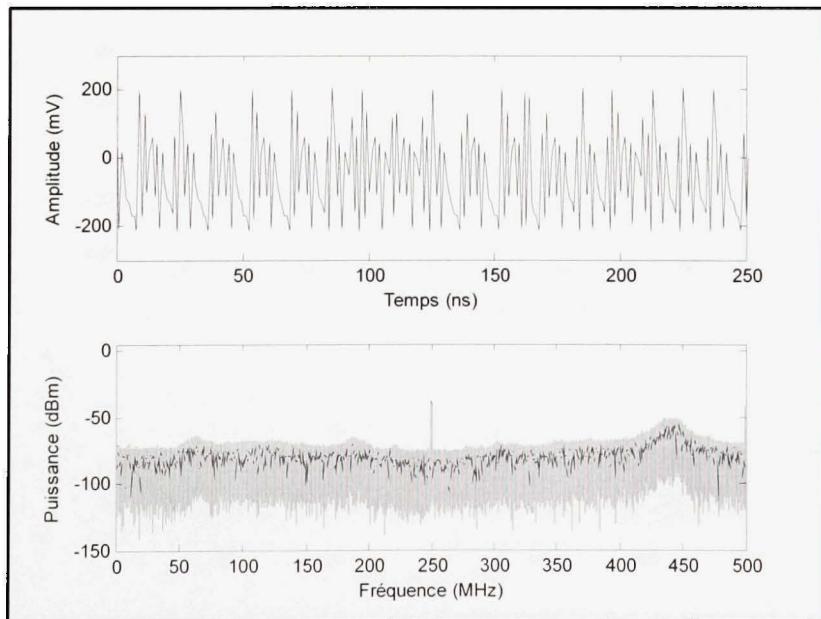


Figure VI.7 Signal de 105 MHz numérisé à une fréquence d'échantillonnage de 1 GHz et son spectre fréquentiel.

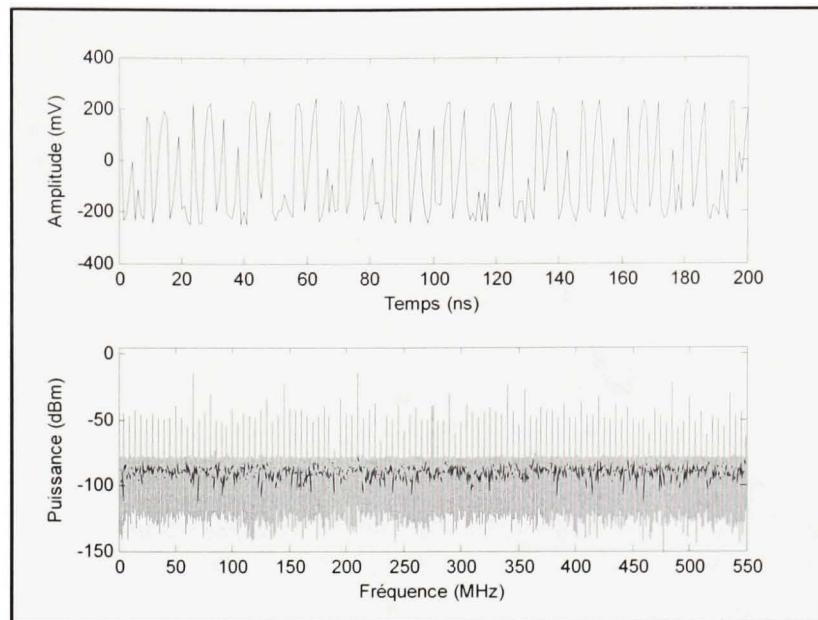


Figure VI.8 Signal de 105 MHz numérisé à une fréquence d'échantillonnage de 1,1 GHz et son spectre fréquentiel.

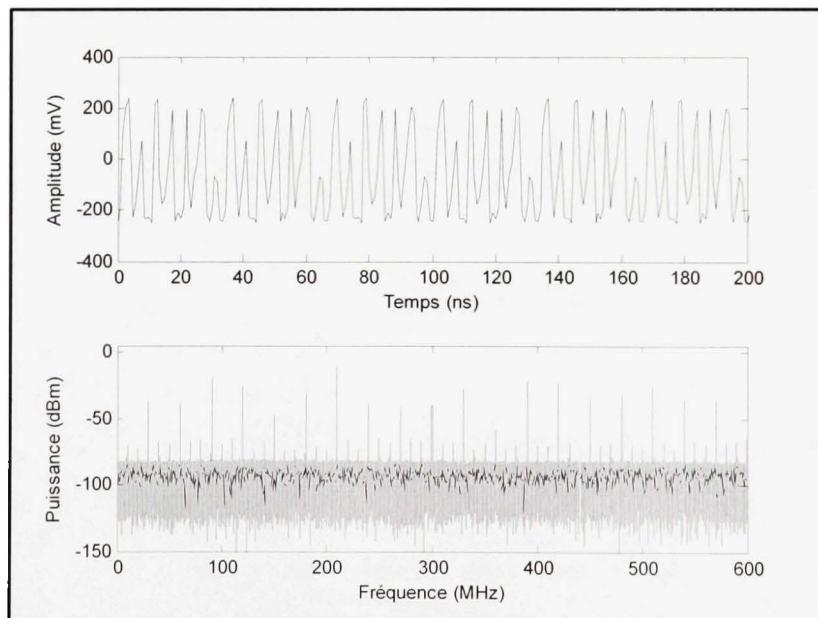


Figure VI.9 Signal de 105 MHz numérisé à une fréquence d'échantillonnage de 1,2 GHz et son spectre fréquentiel.

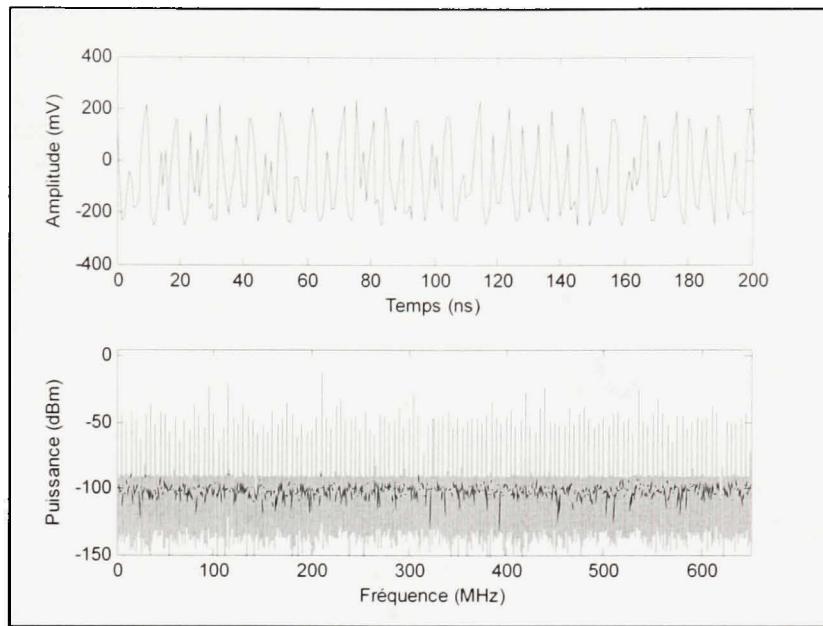


Figure VI.10 Signal de 105 MHz numérisé à une fréquence d'échantillonnage de 1,3 GHz et son spectre fréquentiel.

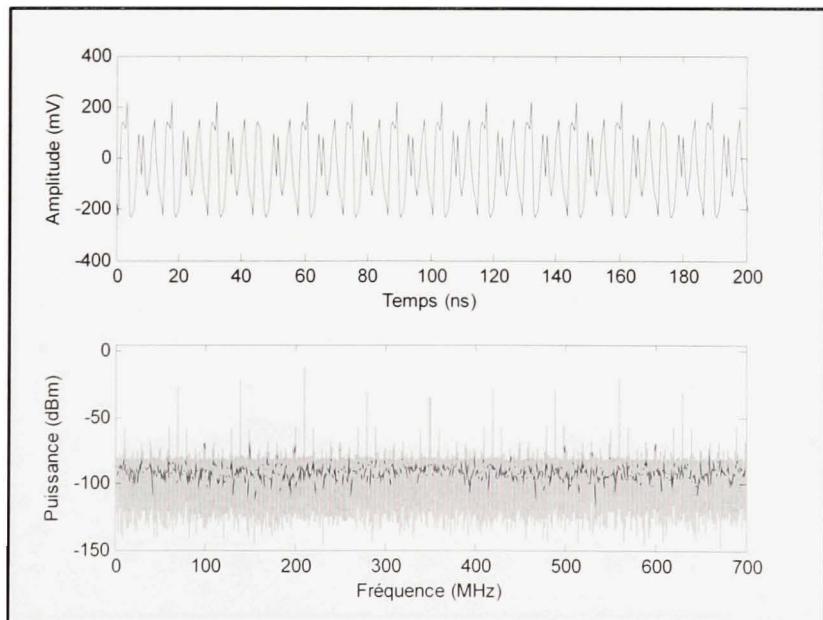


Figure VI.11 Signal de 105 MHz numérisé à une fréquence d'échantillonnage de 1,4 GHz et son spectre fréquentiel.

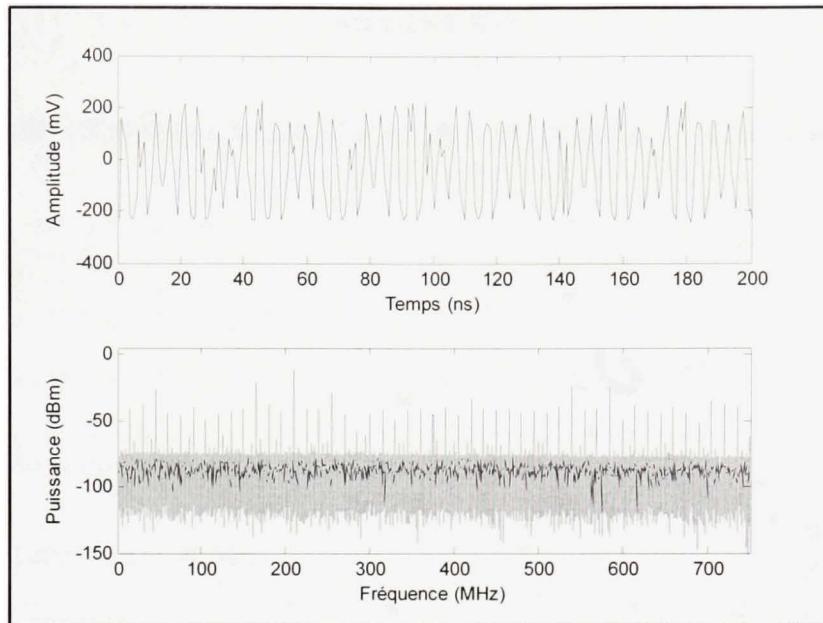


Figure VI.12 Signal de 105 MHz numérisé à une fréquence d'échantillonnage de 1,5 GHz et son spectre fréquentiel.

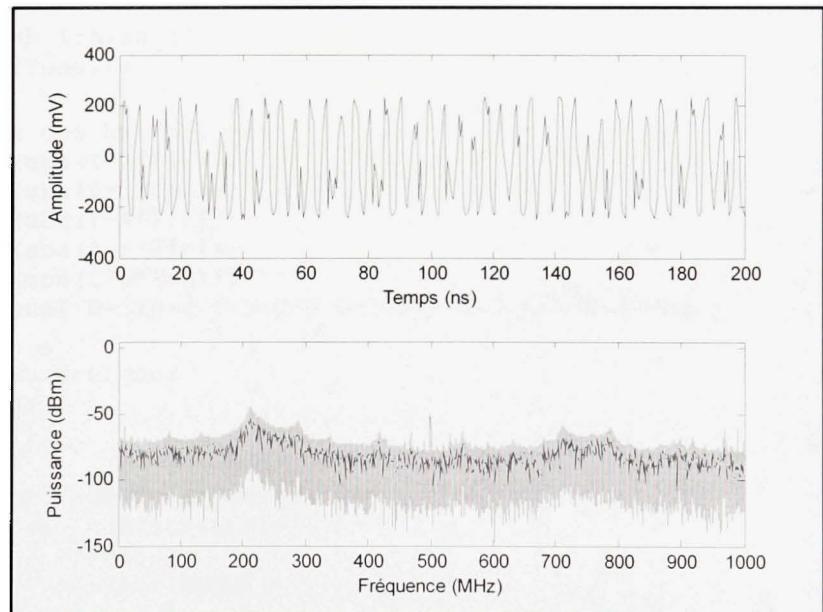


Figure VI.13 Signal de 105 MHz numérisé à une fréquence d'échantillonnage de 2 GHz et son spectre fréquentiel.

ANNEXE VII

CODE MATLAB POUR CALCULER LE S/N D'UN SIGNAL PRÉ-ENREGISTRÉ

```
% Calcul du SNR d'un signal pré-enregistré
% dans un fichier mat
% à l'aide de la fonction pwelch
% de script à partir d'un signal enregistré
clear all;close all;clc

% Chargement :
load('MAT\90M_90M_-_dBm.mat')
Fs = 800e6;
Fin = 90;
Sig = Sig/1023*0.5 - 0.25;

% Calcul du spectre
[Psig, f]=pwelch(Sig,[],[],[],Fs);
f = f/10^6;

% Extraction du signal
[Y A] = min(abs(f-Fin));
nb_I = 1000;
ToneI = [A-nb_I:A+nb_I];
Tone = Psig(ToneI);

% Extraction des harmoniques
[Y B] = min(abs(f-2*Fin));
[Y C] = min(abs(f-3*Fin));
[Y D] = min(abs(f-4*Fin));
[Y E] = min(abs(f-5*Fin));
[Y F] = min(abs(f-6*Fin));
I = [1:10 ToneI B-3:B+3 C-3:C+3 D-3:D+3 E-3:E+3 F-3:F+3];

% Bruit = partie nulle de Psig
noise = Psig;
noise(I) = [];

SNR = 10*log10(sum(Tone)/sum(noise));
disp(['SNR: ' num2str(SNR)])
ENOBI = (SNR-1.76)/6.02;
disp(['ENOB: ' num2str(ENOBI)])

figure()
plot(f,10*log10(Psig/0.001))
xlabel('Fréquence (MHz)');ylabel('Puissance (dB)');
```

LISTE DE RÉFÉRENCES

- Arpaia, P., P. Daponte et S. Rapuano. 2004. « A state of the art on ADC modelling ». *Computer Standards & Interfaces*, vol. 26, n° 1, p. 31-42.
- Baccigalupi, A., et M. D'Apuzzo. 1996. « Analog-to-digital converter modeling: a survey ». *Measurement*, vol. 19, n° 3-4, p. 139-146.
- Bernieri, A., P. Daponte et D. Grimaldi. 1996. « ADC neural modeling ». *Instrumentation and Measurement, IEEE Transactions on*, vol. 45, n° 2, p. 627-633.
- Clark, T. R., Jr. 2001. « High-performance photonic analog-to-digital converters ». In. Vol. 3, p. WV1-1-WV1-3 vol.3.
- El-Sankary, K., A. Assi et M. Sawan. 2003. « New sampling method to improve the SFDR of time-interleaved ADCs ». In *Circuits and Systems, 2003. ISCAS '03. Proceedings of the 2003 International Symposium on*. Vol. 1, p. I-833-I-836 vol.1.
- Furuta, F., K. Saitoh, A. Yoshida et H. Suzuki. 2007. « Experimental Evaluation of Signal-to-Noise Ratio of Sigma-Delta Modulator for Superconducting Analog-to-Digital Converter ». *Applied Superconductivity, IEEE Transactions on*, vol. 17, n° 2, p. 438-441.
- Goldberg, Bar-Giora. 1999. *Digital frequency synthesis demystified : DDS and fractional-N PLLs*. Eagle Rock, VA: LLH Technology, xvi, 336 p. p. <http://www.loc.gov/catdir/toc/els033/99034856.html>
<http://www.loc.gov/catdir/description/els033/99034856.html>.
- Han, Y., O. Boyraz et B. Jalali. 2005. « Ultrawide-band photonic time-stretch a/D converter employing phase diversity ». *Microwave Theory and Techniques, IEEE Transactions on*, vol. 53, n° 4, p. 1404-1408.
- Jiang, P., Y. Chai, I. White, R. Penty, J. Heaton, A. Kuver, S. Clements, C. G. Leburn, A. McWilliam, A. A. Lagatsky, C. T. A. Brown et W. Sibbett. 2005. « 80 GSPS photonic analogue to digital conversion system using broadband continuous wave source ». In. Vol. 2, p. 874-876 Vol. 2.
- Johnson, Howard W., et Martin Graham. 1993. *High-speed digital design : a handbook of black magic*. Englewood Cliffs, N.J.: Prentice Hall, xi, 447 p. p.
- Jridi, M., G. Monnerie, L. Bossuet et D. A. Dallet D. Dallet. 2006. « Two Time-Interleaved ADC Channel Structure: Analysis and Modeling ». In *Instrumentation and Measurement Technology Conference, 2006. IMTC 2006. Proceedings of the IEEE*, sous la dir. de Monnerie, G. p. 781-785.

- Kester, Walt (Editor). 2004. *Analog-Digital Conversion*. United States of America: Analog Devices.
- Kurosawa, N., H. Kobayashi, K. Maruyama, H. Sugawara et K. Kobayashi. 2001. « Explicit analysis of channel mismatch effects in time-interleaved ADC systems ». *Circuits and Systems I: Fundamental Theory and Applications, IEEE Transactions on*, vol. 48, n° 3, p. 261-271.
- Maloberti, F. 2007. *Data converters*. Dordrecht, Netherlands: Springer, xv, 440 p. p. <<http://www.loc.gov/catdir/enhancements/fy0823/2007464072-d.html>>.
<<http://www.loc.gov/catdir/enhancements/fy0823/2007464072-t.html>>.
- Pozar, David M. 1997. *Microwave engineering*, 2nd. New York: Wiley, xvi, 716 p. p.
- Proakis, John G., Salehi, Masoud. 1994. *Communication Systems Engineering*. New Jersey (USA): Prentice Hall, 889 p.
- Thierauf, Stephen C. 2004. *High-speed circuit board signal integrity*. Coll. « Artech House microwave library ». Boston: Artech House, xiv, 243 p. p.
- Yoshida, A., H. Suzuki, A. Taguchi, T. Himi, S. Hasuo, K. Tanabe, H. Takai, F. Furuta et K. Saitoh. 2007. « Characteristics of Superconducting First-Order Sigma-Delta Modulator With Clock-Doubler Circuit ». *Applied Superconductivity, IEEE Transactions on*, vol. 17, n° 2, p. 426-429.

BIBLIOGRAPHIE

- Abuelma'atti, M. T. 2002. « Harmonic and intermodulation performance of analogue-to-digital converters with multibit errors and additive dither ». *Science, Measurement and Technology, IEE Proceedings -*, vol. 149, n° 3, p. 127-137.
- Bernieri, A., P. Daponte et D. Grimaldi. 1996. « ADC neural modeling ». *Instrumentation and Measurement, IEEE Transactions on*, vol. 45, n° 2, p. 627-633.
- Compiet, J., P. de Jong, P. Wambacq, G. A. Vandersteen G. Vandersteen, S. A. Donnay S. Donnay, D. M. A. Engels D. M. Engels et I. A. Bolsens I. Bolsens. 2000. « High-level modeling of a high-speed flash A/D converter for mixed-signal simulations of digital telecommunication front-ends ». In *Mixed-Signal Design, 2000. SSMSD. 2000 Southwest Symposium on*, sous la dir. de de Jong, P. p. 135-140.
- Ding, G., C. Dehollain, M. Declercq et K. Azadet. 2003. « Frequency-interleaving technique for high-speed A/D conversion ». p. I-857-I-860 vol.1.
- Fujimaki, A., K. Nakazono, H. Hasegawa, T. Sato, A. Akahori, N. Takeuchi, F. Furuta, M. Katayama et H. Hayakawa. 2001. « Broad band software-defined radio receivers based on superconductive devices ». *Applied Superconductivity, IEEE Transactions on*, vol. 11, n° 1, p. 318-321.
- Furuta, F., et K. Saitoh. 2005. « A study for an improved design of front-end circuit of Superconducting analog-to-digital converter ». *Applied Superconductivity, IEEE Transactions on*, vol. 15, n° 2, p. 445-448.
- Guerra, P., J. Espinosa, J. E. Ortuno, G. Kontaxakis, J. J. Vaquero, M. Desco et A. Santos. 2006. « New embedded digital front-end for high resolution PET scanner ». *Nuclear Science, IEEE Transactions on*, vol. 53, n° 3, p. 770-775.
- Hentschel, T., M. Henker et G. Fettweis. 1999. « The digital front-end of software radio terminals ». *Personal Communications, IEEE [see also IEEE Wireless Communications]*, vol. 6, n° 4, p. 40-46.
- Irons, F. H., K. J. Riley, D. M. Hummels et G. A. A. Friel G. A. Friel. 2000. « The noise power ratio-theory and ADC testing ». *Instrumentation and Measurement, IEEE Transactions on*, vol. 49, n° 3, p. 659-665.
- Jackson, Leland B. 1991. *Signals, Systems and Transforms*. Massachusetts, USA: Addison-Wesley, 482 p.
- Jiang, P., Y. Chai, I. White, R. Penty, J. Heaton, A. Kuver, S. Clements, C. G. Leburn, A. McWilliam, A. A. Lagatsky, C. T. A. Brown et W. Sibbett. 2005. « 80 GSPS

- photonic analogue to digital conversion system using broadband continuous wave source ». In. Vol. 2, p. 874-876 Vol. 2.
- Juodawlkis, P. W., J. C. Twichell, G. E. Betts, J. J. Hargreaves, R. D. Younger, J. L. Wasserman, F. J. O'Donnell, K. G. Ray et R. C. Williamson. 2001. « Optically sampled analog-to-digital converters ». *Microwave Theory and Techniques, IEEE Transactions on*, vol. 49, n° 10, p. 1840-1853.
- Likharev, K. K., et V. K. Semenov. 1991. « RSFQ logic/memory family: a new Josephson-junction technology for sub-terahertz-clock-frequency digital systems ». *Applied Superconductivity, IEEE Transactions on*, vol. 1, n° 1, p. 3-28.
- Mitola, J., III. 1993. « Software radios: Survey, critical evaluation and future directions ». *Aerospace and Electronic Systems Magazine, IEEE*, vol. 8, n° 4, p. 25-36.
- Moschitta, A., et D. Petri. 2003. « Wideband communication system sensitivity to overloading quantization noise [ADC characterization] ». *Instrumentation and Measurement, IEEE Transactions on*, vol. 52, n° 4, p. 1302-1307.
- Nathawad, L. Y., R. Urata, B. A. Wooley et D. A. B. Miller. 2003. « A 40-GHz-bandwidth, 4-bit, time-interleaved A/D converter using photoconductive sampling ». *Solid-State Circuits, IEEE Journal of*, vol. 38, n° 12, p. 2021-2030.
- Przybysz, J. X., D. L. Miller, E. N. Naviasky et J. H. Kang. 1993. « Josephson sigma-delta modulator for high dynamic range A/D conversion ». *Applied Superconductivity, IEEE Transactions on*, vol. 3, n° 1, p. 2732-2735.
- Reed, Jeffrey Hugh. 2002. *Software radio : a modern approach to radio engineering*. Coll. « Prentice Hall communications engineering and emerging technologies series ». Upper Saddle River, NJ: Prentice Hall, xx, 567 p. p.
- Rodriguez-Pareram, S., A. Bourdoux, F. Horlin, J. A. Carrabina J. Carrabina et L. A. Van der Perre L. Van der Perre. 2007. « Front-End ADC Requirements for Uniform Bandpass Sampling in SDR ». In *Vehicular Technology Conference, 2007. VTC2007-Spring. IEEE 65th*, sous la dir. de Bourdoux, A. p. 2170-2174.
- Romdhane, M. B., et P. Loumeau. 2004. « Analog to digital conversion specifications for ultra wide band reception ». p. 157-160.
- Sklar, Bernard. 2001. *Digital communications : fundamentals and applications*, 2nd. Upper Saddle River, N.J.: Prentice-Hall PTR, xxiv, 1079 p. p.
- Ungerboeck, G. 1982. « Channel coding with multilevel/phase signals ». *Information Theory, IEEE Transactions on*, vol. 28, n° 1, p. 55-67.

- Vun, N., et A. B. Premkumar. 2005. « ADC systems for SDR digital front-end ». p. 359-363.
- Walden, R. H. 1999. « Analog-to-digital converter survey and analysis ». *Selected Areas in Communications, IEEE Journal on*, vol. 17, n° 4, p. 539-550.
- Wolf, J., et G. Ungerboeck. 1986. « Trellis Coding for Partial-Response Channels ». *Communications, IEEE Transactions on [legacy, pre - 1988]*, vol. 34, n° 8, p. 765-773.
- Zareba, G., et O. A. Palusinski. 2004. « Behavioral simulator of analog-to-digital converters for telecommunication applications ». In *Behavioral Modeling and Simulation Conference, 2004. BMAS 2004. Proceedings of the 2004 IEEE International*, sous la dir. de Palusinski, O. A. p. 135-140.